

```

mov     eax, [ecx]
mov     eax, [eax+2D8h]
call   sub_469338
mov     word ptr [ebx+10h], 254h
xor     ecx, ecx
mov     edx, offset aIgnore_1 ; "Ignore"
mov     [ebp+var_10], ecx
lea     eax, [ebp+var_188]
inc     dword ptr [ebx+1Ch]
mov     word ptr [ebx+10h], 8
call   sub_4B23D8
inc     dword ptr [ebx+1Ch]
mov     eax, [eax]
xor     edx, edx
mov     [ebp+var_18C], edx
lea     edx, [ebp+var_18C]
inc     dword ptr [ebx+1Ch]
call   sub_49B5B8
lea     eax, [ebp+var_18C]
xor     ecx, ecx
push   eax
lea     edx, [ebp+var_180]
mov     word ptr [ebx+10h], 260h
mov     inc
mov     mov
call   call
lea     mov
mov     eax, [eax]

```

И. А. Шалатонин

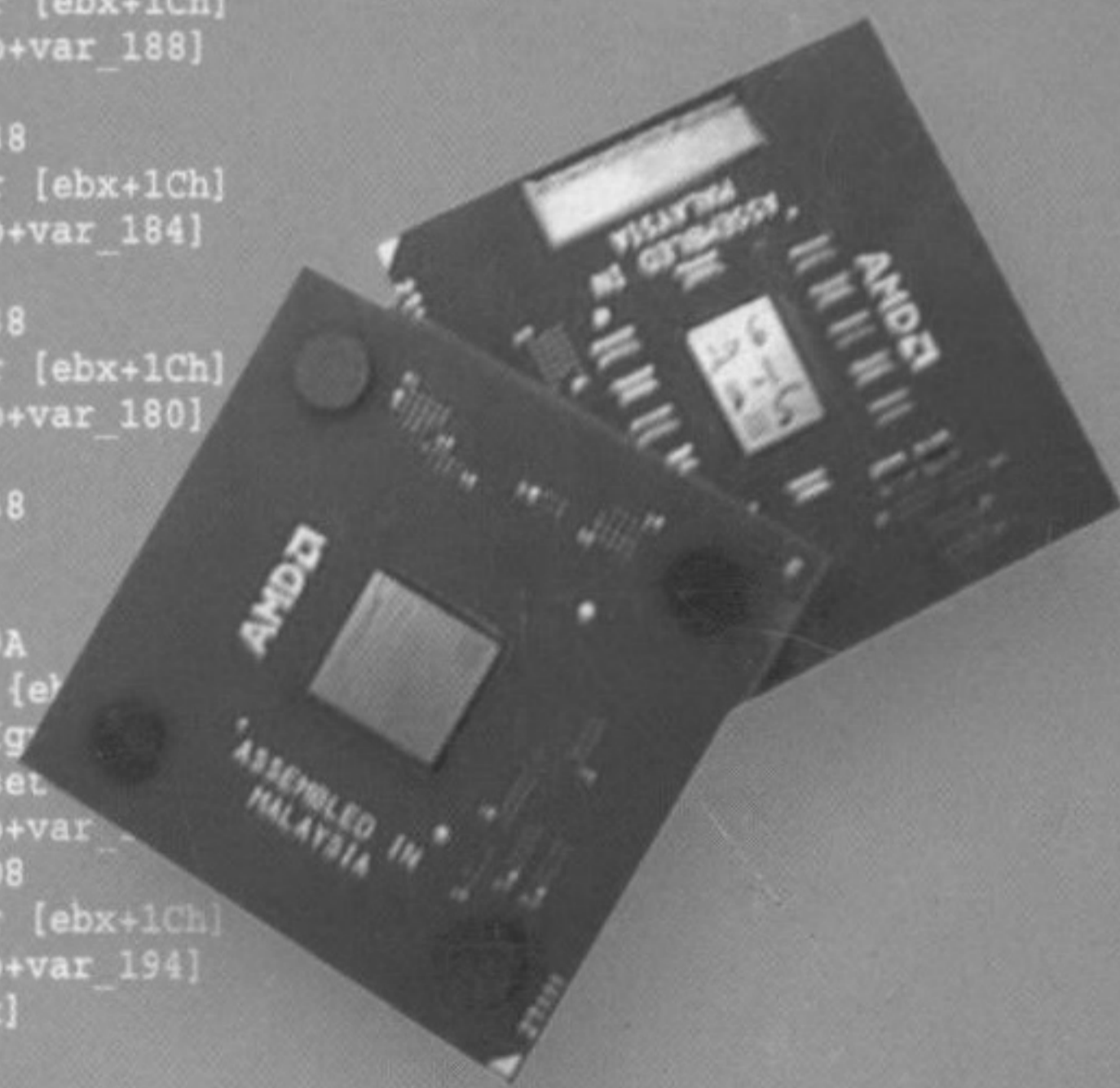
# МИКРО-ПРОЦЕССОРЫ

# И ПЭВМ

```

dec     dword ptr [ebx+1Ch]
lea     eax, [ebp+var_18C]
mov     edx, 2
call   sub_4B2538
dec     dword ptr [ebx+1Ch]
lea     eax, [ebp+var_188]
mov     edx, 2
call   sub_4B2538
dec     dword ptr [ebx+1Ch]
lea     eax, [ebp+var_184]
mov     edx, 2
call   sub_4B2538
dec     dword ptr [ebx+1Ch]
lea     eax, [ebp+var_180]
mov     edx, 2
call   sub_4B2538
pop     eax
test   al, al
jz     loc_406E9A
mov     word ptr [ebp+var_18], [ebp+var_18]
push   offset aIgnore_1 ; "Ignore"
mov     edx, offset aIgnore_1 ; "Ignore"
lea     eax, [ebp+var_18]
call   sub_4B23D8
inc     dword ptr [ebx+1Ch]
lea     edx, [ebp+var_194]
mov     ecx, [eax]
xor     eax, eax
push   ecx
mov     [ebp+var_194], eax
push   edx
inc     dword ptr [ebx+1Ch]
call   sub_409BA0
add     esp, 0Ch
lea     edx, [ebp+var_194]

```



**БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ  
ФАКУЛЬТЕТ РАДИОФИЗИКИ И ЭЛЕКТРОНИКИ  
Кафедра кибернетики**

**И. А. Шалатонин**

**МИКРОПРОЦЕССОРЫ И ПЭВМ**

Конспект лекций

**Для студентов II курса специальности:  
Е 25 01 10 «Коммерческая деятельность на рынке  
радиоэлектронных средств и информационных услуг»**

**Минск  
БГУ  
2004**

УДК 004.3(075.8)  
ББК 32.973я73  
Ш18

**Р е ц е н з е н т ы:**  
доктор технических наук, профессор *А. А. Петровский*;  
кандидат технических наук, доцент *В. С. Садов*

*Печатается по решению  
Редакционно-издательского совета  
Белорусского государственного университета*

**Шалатонин И. А.**

Ш18 Микропроцессоры и ПЭВМ: Курс лекций / И. А. Шалатонин. –  
Мн.: БГУ, 2004. – 141 с.  
ISBN 985-485-177-X.

В курсе лекций рассматриваются основные типы архитектур и структур ПЭВМ, приведены описания основных типов универсальных микропроцессоров и микроконтроллеров ведущих зарубежных компаний. Проанализированы основные идеи построения микропроцессорных систем. Изложено современное состояние средств вычислительной техники, этапы разработки микропроцессорной системы.

Предназначено для студентов факультета радиофизики и электроники специальности Е 1-25 01 10 08 “Коммерческая деятельность на рынке радиоэлектронных средств и информационных услуг”.

**УДК 004.3(075.8)  
ББК 32.973я73**

**ISBN 985-485-177-X**

© Шалатонин И. А., 2004  
© БГУ, 2004

## СОДЕРЖАНИЕ

ВВЕДЕНИЕ. ОСНОВНЫЕ ТЕРМИНЫ И ОПРЕДЕЛЕНИЯ .....	5
1. КЛАССИФИКАЦИЯ АРХИТЕКТУР И СТРУКТУР	
МП И ПЭВМ .....	7
1.1. Вычислительная машина Джона фон Неймана .....	7
1.2. Классификация архитектур ЭВМ по интегральным признакам	9
1.2.1. Классификация архитектур по взаимодействию процес-	
сора, памяти и устройств ввода-вывода .....	10
1.2.2. Классификация архитектур по взаимодействию потока	
команд и потока данных .....	14
2. АРХИТЕКТУРА И СТРУКТУРА МП И МПС .....	17
2.1. История создания МП .....	17
2.2. Компоненты архитектуры МП .....	17
2.3. Архитектурные особенности современных микропроцессоров	19
2.4. Структура рынка универсальных микропроцессоров .....	24
2.5. Кодовые наименования МП .....	34
2.6. Структура микропроцессорной системы .....	37
2.6.1. Программный ввод-вывод .....	39
2.6.2. Ввод-вывод по прерываниям .....	41
2.6.3. Ввод-вывод в режиме прямого доступа к памяти .....	42
2.6.4. Последовательный и параллельный ввод информации ..	43
3. INTEL-СОВМЕСТИМЫЕ МИКРОПРОЦЕССОРЫ .....	46
3.1. Процессоры фирмы Intel .....	46
3.2. Маркетинговая революция в Intel .....	63
3.3. Процессоры фирмы AMD .....	69
3.4. Микропроцессоры компаний Cyrix, Centaur Technology и	
Transmeta .....	74
4. ПРОЦЕССОРЫ ФИРМЫ MOTOROLA .....	75
5. УСТРОЙСТВО ПЕРСОНАЛЬНОГО КОМПЬЮТЕРА .....	85
5.1. Состав типового компьютера .....	85
5.2. Структура персонального компьютера .....	85
5.3. Материнские платы .....	88
5.4. Чипсеты .....	89

5.5. Память ПК .....	92
5.6. Интерфейсы современных ПК .....	99
5.7. Накопители .....	109
5.8. Видеоадаптеры и мониторы .....	110
6. ОЦЕНКА ПРОИЗВОДИТЕЛЬНОСТИ ПК .....	115
7. ПРОИЗВОДИТЕЛИ BRAND-NAME ПК .....	117
7.1. IBM PC и совместимые компьютеры .....	117
7.2. Персональные компьютеры от фирмы Apple .....	121
8. МИКРОКОНТРОЛЛЕРЫ .....	125
8.1. Архитектура и структура микроконтроллеров .....	125
8.2. 8-, 16-, 32-разрядные микроконтроллеры .....	130
8.3. Этапы проектирования микропроцессорной системы .....	137
ЛИТЕРАТУРА .....	141

# ВВЕДЕНИЕ

## ОСНОВНЫЕ ТЕРМИНЫ И ОПРЕДЕЛЕНИЯ

**Информатика** – это наука, которая изучает общие закономерности обработки информации с помощью ЭВМ. В информатике можно выделить три составные части: hardware (аппаратные средства), software (программные средства), brainware (теоретические методы решения задач: brain – мозг, умственная способность).

**ПЭВМ (РС – Personal Computer)** – это электронное устройство, осуществляющее прием, обработку, хранение, выдачу информации в соответствии с командами пользователя.

Следует отметить, что термин “компьютер” устойчиво заменил более длинное слово “электронная вычислительная машина” и аббревиатуру ПЭВМ.

Одним из крупнейших достижений интегральной электроники явилось появление в начале 70-х годов микропроцессоров (МП).

**Микропроцессором (МП)** называется программно-управляемое устройство, осуществляющее прием, обработку и выдачу цифровой информации, построенное на основе одной или нескольких больших интегральных схем (БИС). МП нельзя рассматривать как результат революционного открытия. Это скорее естественный этап в эволюции микроэлектронной технологии.

В процессе более чем 30-летнего развития произошла дифференциация микропроцессоров по функционально-структурным особенностям и областям применения. В настоящее время имеются следующие основные классы микропроцессоров (рис. 1): универсальные микропроцессоры; микроконтроллеры; сигнальные процессоры.



Рис. 1. Основные классы микропроцессоров

**Универсальные микропроцессоры** предназначаются для применения во всех типах вычислительных устройств: персональных ЭВМ, рабочих станциях, а в последнее время и в массово-параллельных супер-ЭВМ. Кроме того, универсальные микропроцессоры используются в телекоммуникационном оборудовании, системах автоматического управления и встроенной промышленной автоматике. Основной характеристикой этих микропроцессоров является наличие развитых устройств для эффективной реализации операций с плавающей точкой над 32- и 64-разрядными и более длинными операндами. В последнее время в состав этих микропроцессоров включаются функциональные блоки для обработки мультимедийной информации.

**Микроконтроллер (МК, MCU – MicroController Unit)** – это микропроцессорное устройство, специализированное на выполнение определенных функций управления, регулирования, идентификации. От обычного микропроцессора он отличается наличием встречных таймеров, счетчиков, ПЗУ, ОЗУ, схем сравнения, аналого-цифрового преобразования, последовательной связи и т. д. Общее число типов кристаллов МК с различными системами команд превышает 500, и все они, в силу существования изделий с их использованием, занимают свою устойчивую долю рынка. Лидером в производстве микроконтроллеров является фирма Motorola (около 15 % общемирового выпуска), в числе ведущих производителей этих изделий находятся также фирмы NEC, Mitsubishi, Hitachi, Intel, Texas Instruments, Philips, Atmel, ST – Microelectronics, Microchip.

**Сигнальные процессоры (Digital Signal Processor (DSP), цифровой процессор обработки сигналов (ЦПОС))** – относятся к классу специализированных микропроцессоров, ориентированных на выполнение алгоритмов цифровой обработки сигналов (ЦОС) в реальном времени. Это обуславливает их сравнительно малую разрядность и преимущественно целочисленную обработку. Однако современные сигнальные процессоры способны проводить вычисления с плавающей точкой над 40-разрядными операндами.

Основными производителями DSP являются фирмы Texas Instruments, Analog Devices, Motorola, NEC.

В курсе лекций будут рассмотрены универсальные процессоры и микроконтроллеры. Изучению ЦПОС будут посвящены соответствующие дисциплины.

# 1. КЛАССИФИКАЦИЯ АРХИТЕКТУР И СТРУКТУР МП И ПЭВМ

---

**Архитектура** – это совокупность возможностей, предоставляемых МП или ПЭВМ пользователю, работающему на уровне машинных команд. В первом приближении можно сказать, что архитектура микропроцессора – это набор его команд. Под **структурой** будем понимать совокупность блоков устройства и связей между ними.

Термин “архитектура ЭВМ” был введен в начале 60-х годов одной из групп специалистов фирмы IBM, работающей над реализацией проекта ЭВМ семейства IBM-360. Этот термин предназначался для описания общей программной модели семейства IBM-360 на уровне языка ассемблера. В соответствии с понятием архитектура модели ЭВМ могут иметь одну и ту же архитектуру, но отличаться схемной реализацией.

## 1.1. Вычислительная машина Джона фон Неймана

Общепринятая сегодня архитектура компьютеров не менялась с 1946 года, т. е. в течение примерно 50 лет.

В начале 40-х годов практически все разработки компьютеров выполнялись на базе электромеханических реле. Первой подобной разработкой был небольшой компьютер на основе нескольких электромеханических реле, выполненный немецким инженером Конрадом Цузе. Но из-за войны работы Цузе не были опубликованы. В США в 1943 году на одном из предприятий фирмы IBM американец Говард Эйкен создал более мощный компьютер под названием “Марк-1”. В качестве устройства ввода-вывода в компьютере использовались перфокарты. Компьютер уже позволял проводить вычисления в сотни раз быстрее, чем вручную (с помощью арифмометра), и реально использовался для военных расчетов. Однако электромеханические реле работали весьма медленно и недостаточно надежно. Поэтому, начиная с 1943 года, в США группа специалистов под руководством Джона Мочли и Преспера Эккерта начала конструировать компьютер ENIAC на основе электронных ламп. Созданный ими компьютер работал в тысячу раз быстрее, чем “Марк-1”. Однако обнаружилось, что большую часть времени этот компьютер простаивал – ведь для задания метода расчетов (программы) в этом компьютере приходилось в течение нескольких часов или даже нескольких дней подсоединять нужным образом провода. А сам расчет после этого мог занять всего лишь несколько минут или даже секунд. Чтобы упростить и



ускорить процесс задания программ, Мочли и Эккерт стали конструировать новый компьютер, который мог бы хранить программу в своей памяти. В 1945 году к работе был привлечен талантливый венгерский математик и физик Джон фон Нейман. Основные архитектурно-функциональные принципы построения ЦВМ были разработаны и опубликованы в 1946 году Джоном фон Нейманом и его коллегами Г. Голдстейном и А. Берксом в ставшем классическим отчете “Предварительное обсуждение логического конструирования электронного вычислительного устройства”.

Вот эти основные принципы:

- Программное управление работой ЦВМ.
- Принцип условного перехода.
- Принцип хранимой программы.
- Принцип использования двоичной системы счисления для представления информации в ЭВМ.
- Принцип иерархичности ЗУ.

Эти принципы Джона фон Неймана показались вначале простыми и очевидными. К ним долго еще не относились как к фундаментальным положениям, определившим на многие годы бурное развитие цифровой вычислительной техники и кибернетики (что называют иногда второй промышленной революцией).

До этого времени вычислительные машины могли выполнять только команды, поступающие извне, например, с пульта оператора, перфоленты. Иногда при этом подключении проводки к электрическому табло установка системы переключателей и их настройка для решения всего одной задачи занимали целый рабочий день. А для перенастройки машины на решение новой задачи операторам приходилось проделывать всю работу заново.

В противоположность этому у современных компьютеров, работающих в соответствии с фоннеймановскими принципами, оператор-программист вводит команды и данные в закодированном виде обычно с клавиатуры, магнитных дисков и других устройств ввода-вывода в память ЭВМ.

Эти основные идеи определяют и структуру ЭВМ фоннеймановского типа, в состав которой входят четыре основных блока: устройство управления (УУ), арифметико-логическое устройство (АЛУ), память, устройство ввода-вывода (рис. 2). Из рис. 2 следует еще одно определение процессора:  $УУ + АЛУ = \text{Процессор}$ .

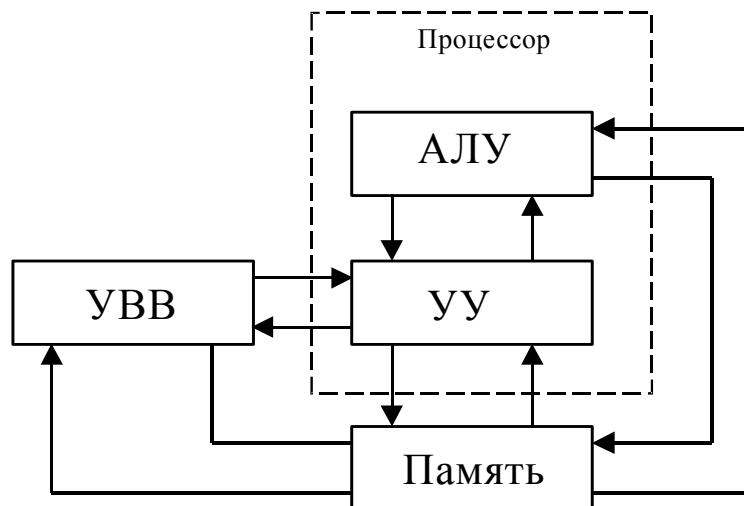


Рис. 2. Структура ЭВМ фоннеймановского типа

Условно ЭВМ, работающая в соответствии с фоннеймановскими принципами, изображена на рис. 3.

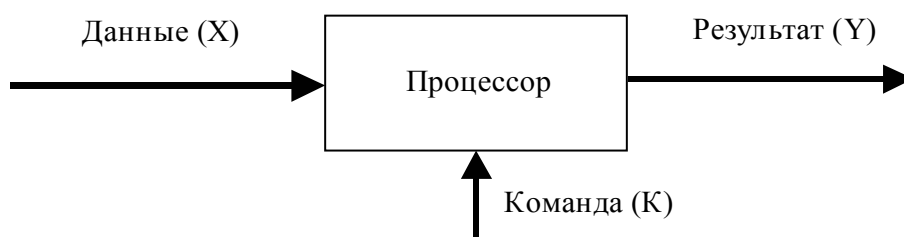


Рис. 3. Структура типа ОКОД (SISD)

Таким образом, в архитектуре фон Неймана процесс обработки информации заключается в выполнении последовательности команд программы, написанной программистом. При этом команды должны выполняться именно в заданной последовательности (управление от потока команд). Сокращенно будем называть этот тип архитектуры ОКОД (Одиночный поток команд и данных) или SISD (Single instruction single Data).

В машинах, построенных на базе традиционной фоннеймановской архитектуры, обязательно присутствует программный счетчик (PC program counter).

## 1.2. Классификация архитектур ЭВМ по интегральным признакам

Дополним понятие архитектуры ЭВМ двумя новыми признаками:

1) Характер информационных связей между процессором, периферией и памятью.

2) Взаимодействие и структура потока команд и потока данных ввода-вывода.

### 1.2.1. Классификация архитектур по взаимодействию процессора, памяти и устройств ввода-вывода

Многообразие ПЭВМ в зависимости от характера связей процессора, памяти и устройств ввода-вывода можно свести к двум структурам:

1. С использованием каналов ввода-вывода.
2. Магистральная структура.

Особенность первого варианта – непосредственная связь ЦП и ОЗУ. Связь же с внешними устройствами осуществляется посредством специальных процессоров ввода-вывода, называемых часто каналами ввода-вывода (рис. 4). Использование нескольких каналов обеспечивает параллельное выполнение операций ввода-вывода с несколькими устройствами ввода-вывода.

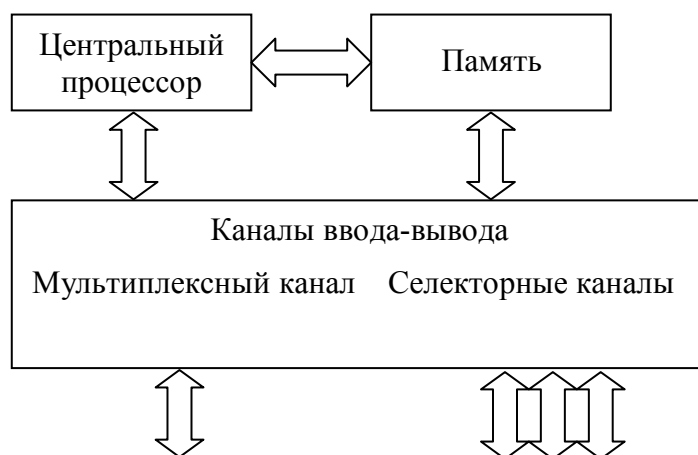


Рис. 4. Структура ЭВМ с каналами ввода-вывода

Концепция магистральной структуры представлена на рис. 5.



Рис. 5. Магистральная структура ЭВМ

В этом случае все функциональные блоки ЭВМ единым образом подключены к единой системной магистрали.

**Гарвардская и принстонская архитектуры.** Много лет назад правительство Соединенных Штатов дало задание Гарвардскому и Принстонскому университетам разработать архитектуру компьютера для военно-морской артиллерии. Принстонский университет разработал компьютер, который имел общую память для хранения программ и данных. Такая архитектура компьютеров больше известна как архитектура фон Неймана по имени научного руководителя этой разработки (рис. 6).

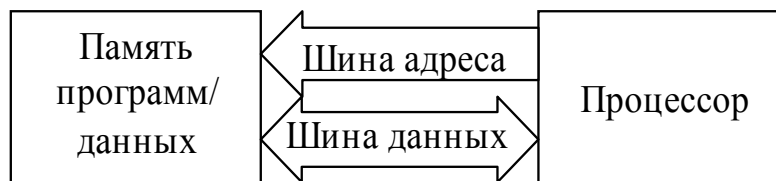


Рис. 6. Структура компьютера с архитектурой фон Неймана (принстонская архитектура)

Машины фон Неймана хранят программу и данные в одной и той же области памяти. В машинах этого типа команды содержат указание, что выполнить, и адрес данных, подлежащих обработке. Может показаться, что блок интерфейса в процессоре в этом случае является наиболее узким местом, так как одновременно с данными требуется выбирать из памяти очередную команду. Однако во многих процессорах с принстонской архитектурой эта проблема решается путем выборки следующей команды во время выполнения предыдущей. Такая операция называется предварительной выборкой (предвыборка), и она реализуется в большинстве процессоров с такой архитектурой. Данная архитектура обладает рядом положительных черт. Она является более дешевой, требует меньшего количества выводов шины.

Гарвардский университет представил разработку компьютера, в котором для хранения программ и данных использовались отдельные банки памяти (рис. 7). Гарвардская архитектура имеет две физически разделенные шины данных. Это позволяет осуществить два доступа к памяти одновременно. Подлинная гарвардская архитектура выделяет одну шину для выборки инструкций (шина адреса PM – Program Memory), а другую для выборки операндов (шина данных DM – Data Memory).



Рис. 7. Структура компьютера с гарвардской архитектурой

Принстонская архитектура выиграла соревнование, так как она больше соответствовала уровню технологии того времени. Использование общей памяти оказалось более предпочтительным из-за ненадежности ламповой электроники (это было до широкого распространения транзисторов) – при этом возникало меньше отказов.

Гарвардская архитектура почти не использовалась до конца 70-х годов, когда производители микропроцессоров поняли, что эта архитектура дает преимущества устройствам, которые они разрабатывали. В архитектуре МК и ЦПОС многих фирм применен именно гарвардский принцип организации памяти, для которого характерно использование отдельной памяти программ и данных со своими шинами адресов и данных (рис. 7, 8).

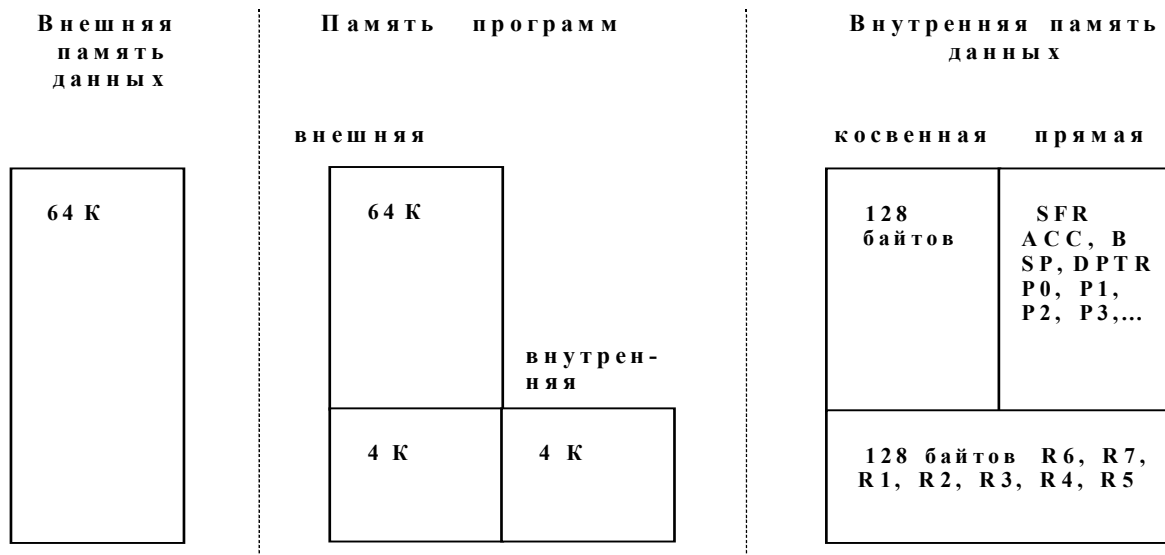


Рис. 8. Особенности структуры памяти микроконтроллеров с гарвардской архитектурой (структура памяти соответствует МК MCS 51)

Основным преимуществом архитектуры фон Неймана (принстонской архитектуры) является то, что она упрощает устройство микропроцессора, так как реализует обращение только к одной общей памяти. Для микропроцессоров самым важным является то, что содержимое ОЗУ (RAM – Random Access Memory) может быть использовано как для хранения данных, так и для хранения программ. В некоторых приложениях программе необходимо иметь доступ к содержимому стека. Все это предоставляет большую гибкость для разработчика программного обеспечения, прежде всего в области операционных систем реального времени.

Гарвардская архитектура выполняет команды за меньшее количество тактов, чем архитектура фон Неймана. Это обусловлено тем, что в гарвардской архитектуре больше возможностей для реализации параллельных операций. Выборка следующей команды может происходить одновременно с выполнением предыдущей команды, и нет необходимости останавливать процессор на время выборки команды. В гарвардской архитектуре, обеспечивающей более высокую степень параллелизма операций, выполнение текущей операции может совмещаться с выборкой следующей команды.

Важно отметить, что часто необходимо произвести выборку трех компонент – инструкции и двух операндов, на что, собственно, гарвардская архитектура не способна. В таком случае данная архитектура включает в себя кэш-память. Она может быть использована для хранения тех инструкций, которые будут использоваться вновь. При использовании кэш-памяти шина адреса (PM) и шина данных (DM) остаются свободными, что делает возможным выборку двух операндов. Такое расширение – гарвардская архитектура плюс кэш – называют расширенной гарвардской архитектурой, или SHARC (Super Harvard ARChitecture). Эта архитектура предпочтительна для приложений, требующих больших объемов математических вычислений, например, таких, как БПФ и КИХ-фильтрация, используемых при обработке звука и речи и обеспеченных развитыми программными средствами и коммуникационными возможностями при построении параллельных многопроцессорных систем. Расширенная гарвардская архитектура представлена на рис. 9.

## ВЫВОДЫ

1. Таким образом, в большинстве случаев в ПЭВМ и универсальных МП реализуется **принстонская** магистральная архитектура, т. е. архитектура с общей магистралью данных и магистралью адресов при обращении к командам и данным. При этом архитектурном решении осу-

ществляется последовательная выборка и передача адресов команд и самих команд, адресов данных и самих данных по общей системе информационных магистралей – магистрали адреса, магистрали данных (МА, МД).

2. В микроконтроллерах (MCU) и цифровых процессорах обработки сигналов (DSP) чаще всего используется другая магистральная архитектура – **гарвардская**, при которой реализуется раздельная память данных и программ, что позволяет увеличить загрузку МП.

3. Расширенная гарвардская архитектура SHARC (Super Harvard Architecture) предпочтительна для приложений, требующих больших объемов математических вычислений, например, таких, как БПФ и КИХ-фильтрация.

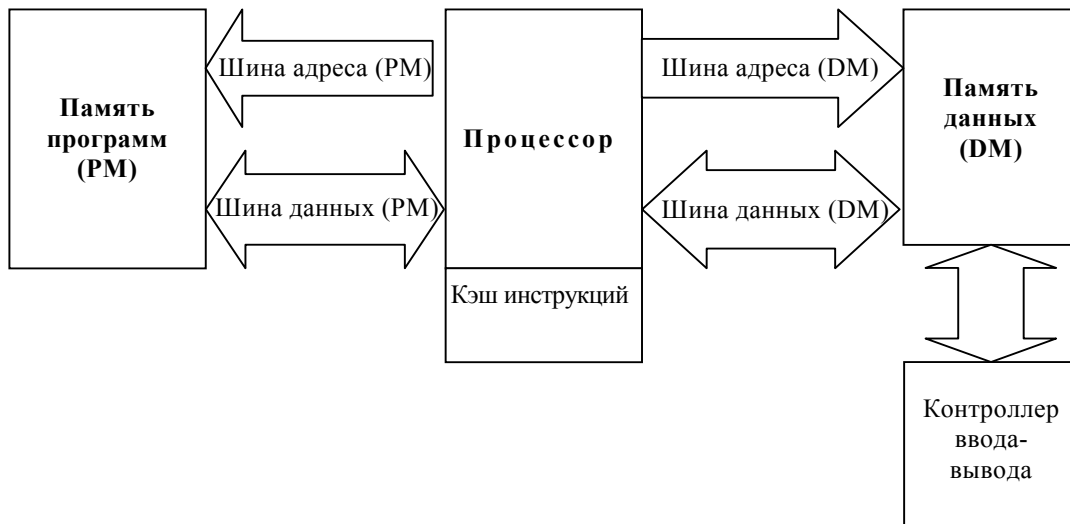


Рис. 9. Расширенная гарвардская архитектура микропроцессоров (SHARC)

### 1.2.2. Классификация архитектур по взаимодействию потока команд и потока данных

Предыдущая классификация охватывала взаимодействие трех основных групп устройств: память, ВУ, процессор.

В 1970 году, анализируя архитектуру ЭВМ, Г. Флинн выбрал основным определяющим архитектурным параметром взаимодействие потока команд и потока данных (операндов). В ЭВМ классической архитектуры ведется последовательная обработка данных. Команды поступают одна за другой (за исключением точек ветвления программы), и для них из ОЗУ или регистров также последовательно поступают операнды.

Одной команде (операции) соответствует один необходимый для нее набор операндов (как правило, два для бинарных операций). Архитектура этого типа, как мы уже знаем, называется ОКМД или SISD (рис. 10). Это классический фоннеймановский тип архитектуры.

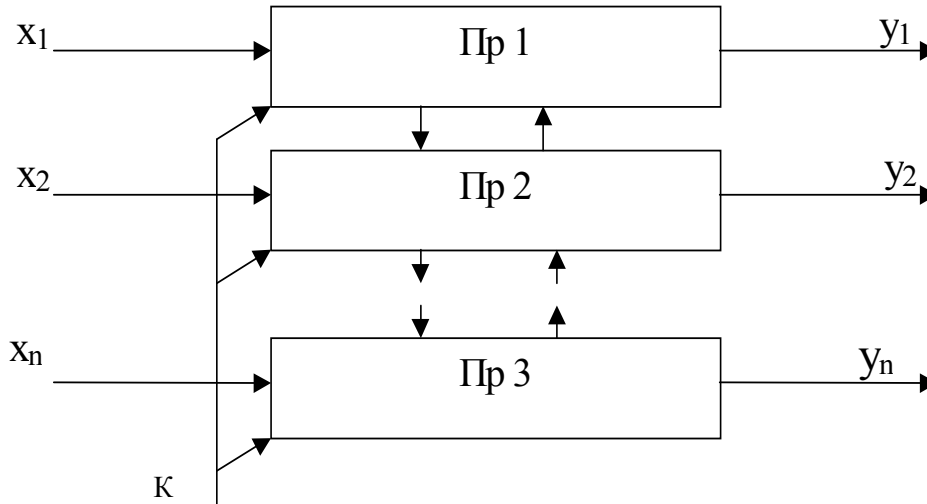


Рис. 10. Структура типа ОКМД (SIMD)

Тип ОКМД (Одиночный поток Команд и Множественный поток Данных) (SIMD – Single Instruction – Many Data). Охватывает такие системы, в которых одной командой обрабатывается набор из множества данных. Этот тип архитектуры используется, если задача легко делится на слабозависимые части и следует применять так называемую параллельную обработку, которая выполняется параллельно работающими процессорами. На рис. 10 изображена такая система из  $n$  взаимосвязанных процессоров (Пр), обрабатывающих  $n$  потоков данных  $x_1, x_2, \dots, x_n$ , преобразуемых в  $n$  потоков результатов  $y_1, y_2, \dots, y_n$ . Связи между процессорами позволяют им обмениваться необходимой промежуточной информацией. Такую систему обработки обозначают аббревиатурой ОКМД (Одиночный поток Команд и Множественный поток Данных). Одиночный поток команд называют потому, что каждый процессор выполняет одновременно только одну команду  $K$  (рис. 10). Эту схему обработки часто называют векторной, а мультипроцессор – векторным процессором. С его помощью очень удобно обрабатывать  $n$ -мерные векторы, например траекторию движения летательного аппарата (в этом случае  $n = 3$ ).

На этой основе строятся ассоциативные процессоры, специальные процессоры для обработки изображений и др. Число обрабатывающих



элементов может быть большим (порядка тысячи), но они работают синхронно над множеством данных.

Структура типа MISD предназначена для обработки множественного потока команд и одиночного потока данных (МКОД): при обработке одного потока данных одновременно выполняется сразу несколько команд на разных процессорах. Такая схема получила название конвейерной обработки. Она очень удобна при работе с программами, которые нельзя разбить на полностью независимые части, но можно выделить фрагменты, связанные лишь через данные, которые обрабатывает программа.

Этот вид обработки похож на промышленный конвейер: роль рабочих мест играют процессоры, а заготовок – данные. Как и у промышленного конвейера, производительность конвейерной обработки определяется числом и трудоемкостью операций, выполняемых каждым процессором. Чем она меньше, тем быстрее работает конвейер (рис. 11).

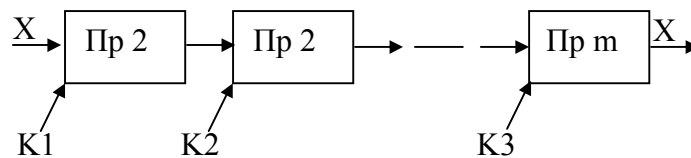


Рис. 11. Структура типа МКОД (MISD)

Тип МКМД (MIMD – Many Instruction – Many Data) предусматривает наиболее полное и независимое распараллеливание процесса. Эта формула: МКМД – Множественный поток Команд и Множественный поток Данных – объединяет две предыдущие схемы (рис. 12). Такой мультипроцессор называют матричным, или векторно-конвейерным.

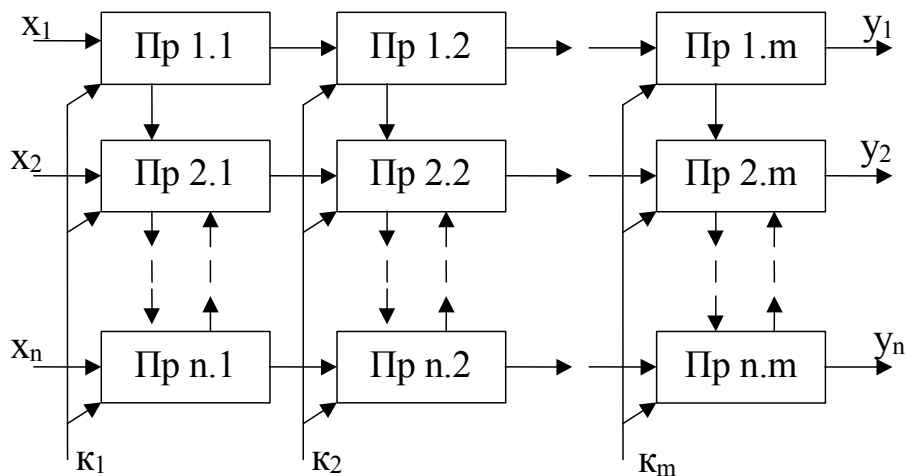


Рис. 12. Структура типа МКМД (MIMD)

## **2. АРХИТЕКТУРА И СТРУКТУРА МП И МПС**

---

### **2.1. История создания МП**

В 1969 г. фирма Intel (год основания фирмы – 1968) объявила о создании микросхемы, содержащей 1 Кбит памяти типа RAM (на тот момент эта память была самой емкой). Тогда еще не существовало других микрокомпьютерных чипов, к которым можно было подключить эту микросхему памяти.

Создание микропроцессора началось с малого: японская компания Busicom попросила Intel разработать микросхемы для мощных программируемых калькуляторов. Первоначально предполагалось, что будет создано двенадцать микросхем, но Тед Хофф из Intel предложил более интересное решение: одну универсальную микросхему, выбирающую команды из полупроводниковой памяти. Таким образом, полученное ядро могло справиться не только с требованиями Busicom, но и с множеством других задач.

Эта разработка оказалась настолько интересна, что Хоффу удалось убедить руководство компании выкупить права на нее у Busicom за \$ 60 тыс. и развить идею. В результате в конце 1971 года была представлена микросхема 4004 стоимостью \$ 200, содержащая 2800 транзисторов и обладающая вычислительной мощностью праотца компьютеров – ENIAC, который занимал целый дом и состоял из 18 000 ламп.

Термин “микропроцессор” впервые был употреблен в 1972 году, хотя годом рождения этого прибора следует считать 1971 год, когда фирма Intel выпустила микросхему серии 4004 – “интегральное микропрограммируемое вычислительное устройство”.

Последующие поколения МП от корпорации Intel, представляющие собой 8-, 16-, 32- и 64-разрядные приборы, появились соответственно в 1972, 1978, 1985, 2000 г.

### **2.2. Компоненты архитектуры МП**

Архитектура МП – это совокупность функциональных возможностей, доступных пользователю, работающему на уровне машинных команд. Другими словами, под архитектурой процессора понимается его представление с точки зрения программиста. Понятие архитектуры является комплексным и включает в себя:

- 1) структурную схему МП;

- 2) число и имена программно-доступных регистров (регистровая модель);
- 3) разрядность машинного слова;
- 4) систему команд;
- 5) формат команд;
- 6) доступный размер памяти  $V$  ( $V=2^n$ , где  $n$  – разрядность шины адреса);
- 7) режимы адресации памяти и внешних устройств;
- 8) организацию стека;
- 9) организацию прерываний (обработку нештатных ситуаций-исключений);
- 10) организацию интерфейса (interface – сопрягать, согласовывать).

Разрабатывая программное обеспечение для МПС, программист должен знать архитектуру и технические характеристики МП.

Для облегчения анализа архитектурных особенностей современных процессоров, поясним следующие термины:

**Тактовая частота ядра.** В современных компьютерах процессор обменивается данными с внешними устройствами и памятью по системной шине с тактовой частотой, как правило, 66, 100, 133, 200 МГц. Вычислительное устройство процессора работает на более высоких частотах. Сначала материнская плата с помощью нескольких сигналов, подаваемых на вход процессора, выясняет, во сколько раз ядро процессора быстрее шины. После этого процессор самостоятельно начинает генерировать внутренний такт ядра.

**Кэш-память первого уровня (L1) и второго уровня (L2).** Все процессоры обладают встроенной промежуточной памятью, функционирующей с полной частотой ядра. С ее помощью ядро процессора может постоянно обращаться к данным, которые в течение короткого интервала времени используются многократно. Обычно предусматриваются два кэша; для программного кода и для данных. От их емкости непосредственно зависит производительность ЦП. Так, процессор Pentium MMX (P55C) работает быстрее своего предшественника Pentium, так как Intel вдвое расширила его кэш-память. Начиная с процессоров Pentium Pro и Pentium II, помимо L1-кэшей, имеется и дополнительный внутренний кэш второго промежуточного уровня (L2), функционирующий с частотой, превышающей частоту системной шины.

**Внутренняя гарвардская структура МП.** Разделение потока команд и данных с помощью введения отдельных блоков кэш-памяти пер-

вого уровня (L1) для хранения команд и данных, а также шин для их передачи.

**Динамическое исполнение команд.** Все микропроцессоры, начиная с Pentium, располагали минимум двумя параллельно работающими блоками выполнения многочисленных операций – конвейерами, выполняющими программный код в несколько этапов. Если параллельно (суперскалярно) обрабатываются инструкции, не связанные друг с другом непосредственно, их результаты не обязательно получать одновременно (Out of Order Completion). Следовательно, один конвейер не должен простаивать в ожидании, пока другой не завершит выполнение команды (выполнение команд с опережением – спекулятивное выполнение).

**Предварительное исполнение команд.** В период, когда те или иные команды находятся в обработке, процессоры могут загружать и частично декодировать уже следующие программные инструкции. Если из-за ошибочного прогноза ветвления эта подготовительная работа окажется напрасной, процессору придется потратить значительное время на восстановление порядка. В связи с этим эффективность предварительного выполнения напрямую зависит от качества предсказания результатов ветвлений.

**Буфер целевых адресов переходов (ВТВ).** Чтобы команды ветвления, встречающиеся в программном коде, не слишком задерживали процесс его выполнения, МП пытается предсказать их результат без проверки тех или иных условий перехода. Для этого служит буфер целей переходов, в котором процессор запоминает цели последних встреченных переходов. Весьма вероятно, что один и тот же многократно выполненный условный переход (например, в цикле) будет иметь тот же целевой адрес и в следующий раз. Поэтому процессор заранее загружает код, считающийся предполагаемой целью перехода. В зависимости от размера ВТВ это предположение сбывается более или менее часто.

**Таблица предыстории ветвлений (ВНТ):** в отличие от ВТВ ВНТ регистрирует лишь решения, принятые при выполнении последних операторов условных переходов, а не целевые адреса, которые процессор вынужден определять каждый раз заново, путем декодирования машинных команд.

### **2.3. Архитектурные особенности современных микропроцессоров**

Анализ кода программ, генерируемого компиляторами языков высокого уровня, показал, что чаще всего используется только

ограниченный набор простых команд форматов “регистр, регистр → регистр” и “регистр ↔ память”. Компиляторы не в состоянии эффективно использовать сложные команды. Это наблюдение способствовало формированию концепции процессоров с сокращенным набором команд, так называемых RISC-процессоров (**RISC – Reduced Instruction Set Computer**).

Дейв Паттерсон и Карло Секуин сформулировали 4 основных принципа построения RISC-процессоров:

1. Любая операция должна выполняться за один такт, вне зависимости от ее типа.

2. Система команд должна содержать минимальное количество наиболее часто используемых простейших инструкций одинаковой длины.

3. Операции обработки данных реализуются только в формате “регистр ← регистр” (операнды выбираются из оперативных регистров процессора, и результат операции записывается также в регистр, а обмен между оперативными регистрами и памятью выполняется только с помощью команд загрузки/записи).

4. Состав системы команд должен быть “удобен” для компиляции операторов языков высокого уровня.

Таким образом, RISC-процессоры компьютеров с сокращенным набором команд имеют команды обработки типа “регистр ← регистр, регистр” и команды сохранения (store) и загрузки (load) типа “память ← регистр” и “регистр ← память” соответственно. Функциональные преобразования могут выполняться только над содержимым регистров, а результат помещается только в регистр.

После обособления RISC-процессоров в отдельный класс процессоры с традиционными наборами команд стали называться “CISC-процессорами” (CISC – Complicated Instruction Set Computer) с полным набором команд. Как правило, в этих процессорах команды имеют много разных форматов и требуют для своего представления различное число байтов памяти. Это обуславливает определение типа команды в ходе ее дешифрации при исполнении, что усложняет устройство управления процессора и препятствует повышению тактовой частоты до уровня, достижимого в RISC-процессорах на той же элементной базе.

Микропроцессоры с классической CISC-архитектурой реализуют на уровне машинного языка комплексные наборы команд различной сложности (от простых, характерных для микропроцессора первого поколения, до сложных, характерных для 32-разрядных микропроцессоров типа 80486, 68040 и др.). Лидером в этой области является фирма Intel и

ее клонмейкеры, микропроцессорами которой комплектуется более 80 % выпускаемых персональных компьютеров. Микропроцессоры семейства M68xxx фирмы Motorola использовались в персональных компьютерах типа Macintosh. Микропроцессоры этого семейства широко применяются также в устройствах управления, встраиваемых в различные приборы и системы: контрольно-измерительную и связную аппаратуру, лазерные принтеры и контроллеры дисководов, роботы и системы промышленной автоматизации.

Микропроцессоры с RISC-архитектурой применяются, в основном, в рабочих станциях и мощных серверах. Широкое применение находят RISC-микропроцессоры семейств SPARC фирмы Sun Microsystems и Rх000 фирмы MIPS Computer Systems (с 1992 года является самостоятельным отделением Silicon Graphics). За последние годы очень активно внедряются в различную аппаратуру RISC-микропроцессоры семейства PowerPC – совместная разработка фирм IBM, Motorola и Apple Computers (альянс IMA). Процессоры PowerPC 7XX (G3), PowerPC 74XX (G4), PowerPC 970 (G5) являются основой построения персональных компьютеров iMac от фирмы Apple Computers. Среди фирм, выпускающих RISC-микропроцессоры, находятся также Intel, Hewlett-Packard, Digital Equipment. Необходимо также отметить транспьютеры – оригинальные RISC-микропроцессоры, разработанные фирмой Inmos для построения мультипроцессорных систем.

Развитие микропроцессоров происходит при постоянном стремлении сохранения преемственности программного обеспечения (ПО) и повышения производительности за счет совершенствования архитектуры и увеличения тактовой частоты. Сохранение преемственности ПО и повышение производительности, вообще говоря, противоречат друг другу. Так, например, процессоры с системой команд x86, относящиеся к классу CISC-процессоров вплоть до Pentium Pro, имели более низкие тактовые частоты по сравнению с микропроцессорами ведущих компаний производителей RISC-процессоров, изготавливаемых по одним и тем же технологическим нормам. Для этих процессоров существовали приложения, на которых производительность x86 микропроцессоров была значительно ниже, чем у RISC-процессоров, реализованных на той же элементной базе. Однако возможность использования совместимого программного обеспечения для различных поколений x86 процессоров обеспечивала им устойчивое доминирующее положение на рынке.

Затем на основе “пионерских” разработок компаний NexGen и AMD, позднее подхваченных компанией Intel, была реализована успешная попытка решения проблемы повышения производительности в рам-

ках архитектуры x86. Эти компании, сохраняя преемственность по системе команд с CISC-микропроцессорами семейства x86, создали новые устройства с использованием элементов RISC-архитектуры. Первыми примерами такого подхода могут служить микропроцессоры Nx586 (NexGen), K5, K6 (AMD), использующие концепцию RISC-ядра. В микропроцессор встраивается аппаратный транслятор, превращающий команды x86 в команды внутреннего RISC-процессора. Компания Intel впервые использовала этот подход в своих микропроцессорах с архитектурой P6.

Важным элементом архитектуры, появившимся в МП i80486 фирмы Intel, стал **конвейер** – специальное устройство, реализующее такой метод обработки команд внутри микропроцессора, **при котором исполнение команды разбивается на несколько этапов**, i80486 имеет пятиступенчатый конвейер. Соответствующие пять этапов включают:

- выборку команды из кэш-памяти или оперативной памяти;
- декодирование команды;
- генерацию адреса, при которой определяются адреса операндов в памяти;
- выполнение операции с помощью АЛУ;
- запись результата (куда будет записан результат, зависит от алгоритма работы конкретной машинной команды).

Таким образом, на стадии выполнения каждая машинная команда как бы разбивается на элементарные операции. В чем преимущество такого подхода? Очередная команда после ее выборки попадает в блок декодирования. Таким образом, блок выборки свободен и может выбрать следующую команду. В результате на конвейере могут находиться в различной стадии выполнения пять команд. Скорость вычисления в результате существенно возрастает. Микропроцессоры, имеющие один конвейер, называются **скалярными**, а два и более – **суперскалярными**. Микропроцессор Pentium имеет два конвейера, то есть использует суперскалярную архитектуру, и поэтому может выполнять две команды за машинный такт. Внутренняя структура конвейера такая же, как и у i486. Микропроцессоры семейства P6 (Pentium Pro/II/III) имеют другую структуру конвейера.

Современные микропроцессоры могут содержать десять и более конвейеров. В случае эффективной загрузки параллельно функционирующих устройств возможно получение в одном такте нескольких результатов операций, представленных скалярами: целочисленными операндами или операндами с плавающей точкой.

Эффективная загрузка параллельно функционирующих конвейеров обеспечивается либо аппаратурой процессора, либо компилятором, на входе которого поступают программы на традиционном последовательном языке программирования, либо совместно аппаратурой и компилятором. В компиляторах используется особая техника извлечения параллелизма из последовательных программ. Аппаратура микропроцессоров ориентирована на выделение более простых форм параллелизма, в том числе естественного.

Есть два крайних подхода к отображению присущего микропроцессору внутреннего параллелизма обработки данных на архитектурном уровне в системе команд.

**Первый подход** более консервативен и состоит в том, что никакого указания на параллельную обработку внутри процессора система команд не содержит. Именно такие процессоры относятся к классу суперскалярных. Такое название, с одной стороны, отличает эти процессоры от векторных процессоров, а с другой стороны, подчеркивает присущий этим процессорам внутренний параллелизм, обеспечивающий получение в одном такте нескольких скалярных результатов.

**Второй подход**, напротив, полностью открывает пользователю все возможности параллельной обработки. В специально отведенных полях команды каждому из параллельно работающих обрабатывающих устройств предписывается действие, которое устройство должно совершить. Такие процессоры называются процессорами с длинным командным словом (VLIW – Very Long Instruction Word). Предполагается, что существуют компиляторы с языков высокого уровня, которые готовят программы для загрузки их в микропроцессоры. Представители этой архитектуры: Crusoe от Transmeta, Itanium от Intel и российский Эльбрус 2000 (архитектура E2K).

Дальнейшее повышение производительности микропроцессоров связывается в настоящее время со статическим и динамическим анализом кода с целью выявления параллелизма уровня программных сегментов с использованием информации, предоставляемой компилятором языка высокого уровня. Исследования в данном направлении привели к разработке мультитредовой архитектуры процессоров, которые являются дальнейшим развитием суперскалярной архитектуры.

Суперскалярные микропроцессоры и микропроцессоры с длинным командным словом имеют один счетчик команд и в силу этого могут быть названы однитредовыми. В этих микропроцессорах команды, исследуемые на предмет возможности их параллельного совместного ис-



полнения, привязаны к счетчику команд процессора либо окном исполнения как в суперскалярных микропроцессорах, либо длинной командой как в микропроцессорах с длинным командным словом. Для того чтобы более агрессивно выбирать для параллельного исполнения команды одной или нескольких программ, в микропроцессор вводится несколько счетчиков команд. Микропроцессоры с несколькими счетчиками команд получили название **мультиплатформных**. Уже появился первый мультиплатформный микропроцессор фирмы Intel (старшие представители семейства Pentium 4 и процессоры Xeon). Мультиплатформность в терминологии Intel получила название **Hyper-Threading** (гиперпоточность). Процессоры, в полной мере использующие все преимущества, предоставляемые мультиплатформной архитектурой, разрабатываются фирмами IBM и SUN.

Суть технологии Hyper-Threading заключается в том, что в кристалл процессора добавлено несколько блоков, позволяющих одному физическому процессору распознаваться и работать в системе как два логических процессора, каждый из которых может быть загружен своей задачей. Основная часть блоков процессора используется совместно, но некоторые продублированы и могут выполнять разные задачи.

Технология Hyper-Threading помогает сократить периоды простоя процессора путем задействования ресурсов, не занятых одной задачей, исполнением инструкций другой задачи, например, в случае:

- задержек при доступе к памяти;
- выполнения последовательности взаимозависимых инструкций;
- ошибок предсказания ветвлений;
- одновременных вычислений в целочисленном и экспоненциальном форматах.

В результате пропускная способность основных ресурсов процессора возрастает, а суммарное время выполнения двух задач сокращается.

## **2.4. Структура рынка универсальных микропроцессоров**

Доминирующее положение на рынке универсальных микропроцессоров занимают МП компании Intel и их клоны (микропроцессоры компаний AMD, VIA и др.) с системой команд **x86** (80 % рынка). Остальные производители универсальных микропроцессоров выпускают RISC-процессоры, суммарная доля которых составляет около 20 % рынка. Ар-

хитектура МП, выпущенных фирмой Intel, с системой команд x86 принято обозначать IA-32 (Intel Architecture – 32).

В настоящее время на рынке присутствуют следующие микропроцессорные архитектуры, поддерживаемые соответствующими компаниями-разработчиками (указаны в скобках):

- Архитектура x86 (Intel, AMD, Cyrix, IDT, Transmeta);
- Архитектура IA-32 (Intel);
- Архитектура IA-64 (Intel);
- Архитектура Power PC (Motorola, IBM, Apple);
- Архитектура Power (IBM);
- Архитектура PA (Hewlett-Packard);
- Архитектура Alpha (Hewlett-Packard (DEC));
- Архитектура SPARC (SUN);
- Архитектура MIPS (MIPS).

Исторически микропроцессоры с архитектурой x86 доминировали в ПЭВМ, а RISC-процессоры использовались в рабочих станциях, высокопроизводительных серверах и суперкомпьютерах. В настоящее время процессоры с архитектурой x86 несколько потеснили RISC-процессоры в их традиционных областях применения, в то же время некоторые производители рабочих станций, например SUN, пытаются выйти со своими процессорами на рынок персональных ЭВМ.

На сегодняшний день основные производители микропроцессоров обладают примерно равными технологическими возможностями, поэтому в “борьбе за скорость” на первое место выходит фактор архитектуры. Архитектура микропроцессоров на протяжении ряда лет развивается по двум магистральным направлениям.

Первое направление получило условное название **Speed Daemon**. Оно характеризуется стремлением к достижению высокой производительности главным образом за счет высокой тактовой частоты при упрощенной внутренней структурной организации микропроцессора.

**Второе направление – Brainiac** – связано с достижением высокой производительности за счет усложнения логики планирования вычислений и внутренней структуры процессора. Каждое из направлений имеет собственных противников и сторонников и, по-видимому, право на существование.

В поисках способов достижения максимальной производительности разработчики микропроцессоров с RISC-архитектурой все чаще позволяют себе отходить от ее канонических принципов. В то же время в

микропроцессорах CISC-архитектуры, яркими представителями которых является семейство x86, внедряются решения, наработанные при создании RISC-процессоров.

**Архитектура микропроцессора IA-32.** История архитектуры IA-32 насчитывает уже более 15 лет. Эта архитектура является общей для всех 32-разрядных микропроцессоров Intel, начиная с i386. В табл. 1 приведены основные модели процессоров, в которых используется эта архитектура, и некоторые их характеристики.

Таблица 1.

**Некоторые характеристики процессоров архитектуры IA-32**

Модель, начало выпуска	Число транзисторов	Тактовая частота, МГц	Объем внутренней кэш-памяти (L1)
i386, октябрь 1985 г.	275 тыс.	до 40	Нет
i486, апрель 1989 г.	1,2 млн	до 100	8 Кбайт – команды 8 Кбайт – данные
Pentium, март 1993 г.	3,1 млн	до 200	8 Кбайт – команды 8 Кбайт – данные
Pentium Pro, ноябрь 1995 г.	5,5 млн	до 200	8 Кбайт – команды 8 Кбайт – данные
Pentium MMX, январь 1997 г.	4,5 млн	до 233	16 Кбайт – команды 16 Кбайт – данные
Pentium II, май 1997 г. (Хеон, июнь 1998 г.)	7,5 млн	до 450	16 Кбайт – команды 16 Кбайт – данные
Celeron, апрель 1998 г.		от 300	16 Кбайт – команды 16 Кбайт – данные
Pentium III, февраль 1999 г. (Хеон, март 1999 г.)	8,5 млн	до 1200 (до 700)	16 Кбайт – команды 16 Кбайт – данные
Pentium 4, ноябрь 2000 г. (Foster, 2001 г.)	от 42 млн	от 1400 (от 2000)	от 12 Кбайт – микрокоманды 8 Кбайт – данные от 256 Кбайт – общий (L2)

В процессе развития архитектуры IA-32 расширились возможности обработки данных, представленных в различных форматах (рис. 13). Процессоры i386 выполняли обработку только целочисленных операндов.

Для обработки чисел с “плавающей точкой” использовался внешний сопроцессор i387, подключаемый к микропроцессору. В состав процессоров i486 и последующих моделей Pentium введен специальный блок FPU (Floating-Point Unit), выполняющий операции над числами с “пла-

вающей точкой”. В процессорах Pentium MMX была впервые реализована групповая обработка нескольких целочисленных операндов разрядностью 1, 2, 4 или 8 байт с помощью одной команды. Такая обработка обеспечивается введением дополнительного блока MMX (Multi Media Extension – мультимедийное расширение). Название блока отражает его направленность на обработку видео- и аудиоданных, когда одновременное выполнение одной операции под несколькими операндами позволяет существенно повысить скорость обработки изображений и звуковых сигналов.

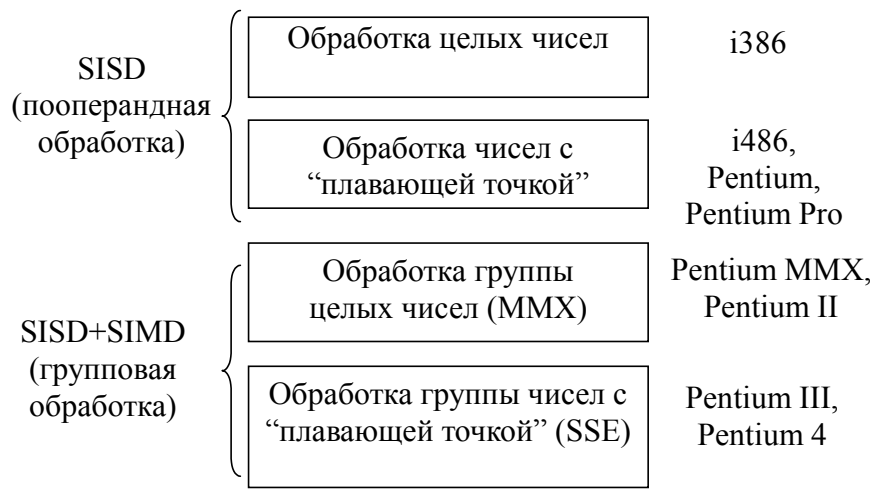


Рис. 13. Эволюция структуры AI-32

Начиная с модели Pentium III, в процессоры вводится блок SSE (Steaming SIMD Extension – потоковое SIMD-расширение) для групповой обработки чисел с “плавающей точкой”.

Таким образом, если первые модели процессоров Pentium выполняли только пооперандную обработку данных по принципу “Одна команда – одни данные” (SISD – Single Instruction – Single Data), то, начиная с процессора Pentium MMX, реализуется также их групповая обработка по принципу “Одна команда – много данных” (SIMD – Single Instruction – Multiple Data). Соответственно расширяется и **набор регистров процессора, используемых для промежуточного хранения данных** (рис. 14). Кроме 32-разрядных регистров для хранения целочисленных операндов, процессоры Pentium содержат 80-разрядные регистры, которые обслуживают блоки FPU и MMX. При работе FPU регистры ST0-ST7 образуют кольцевой стек, в котором хранятся числа с “плавающей точкой”, представленные в формате с расширенной точностью (80 разрядов). При реализации MMX-операций они используются как

64-разрядные регистры MM0-MM7, где могут храниться несколько операндов (восемь 8-разрядных, четыре 16-разрядных, два 32-разрядных или один 64-разрядный), над которыми одновременно выполняется поступившая в процессор команда (арифметическая, логическая, сдвиг и ряд других).

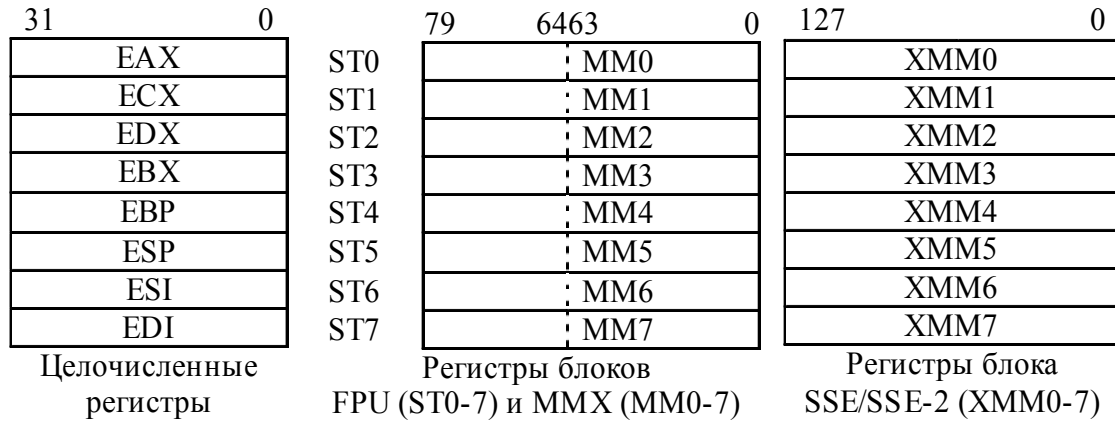


Рис. 14. Регистры хранения данных в процессорах Pentium

Блок SSE-2, введенный в состав процессора Pentium 4, значительно расширяет возможности обработки нескольких операндов по принципу SIMD по сравнению с блоком SSE в модели Pentium III. Этот блок реализует 144 новые команды, обеспечивающие одновременное выполнение операций над несколькими операндами, которые располагаются в памяти и в 128-разрядных регистрах XMM0-XMM7. В регистрах могут храниться и одновременно обрабатываться 2 числа с “плавающей точкой” в формате двойной точности (64 разряда) или 4 числа в формате одинарной точности (32 разряда). Этот блок может также одновременно обрабатывать целочисленные операнды: шестнадцать 8-разрядных, восемь 16-разрядных, четыре 32-разрядных или два 64-разрядных. В результате производительность процессора Pentium 4 при выполнении таких операций оказывается вдвое выше, чем Pentium III.

Операции SSE-2 позволяют существенно повысить эффективность процессора при реализации трехмерной графики и интернет-приложений, обеспечении сжатия и кодирования аудио- и видеоданных и в ряде других применений.

Введение большой группы команд SSE-2 является основной особенностью реализованного в Pentium 4 варианта архитектуры IA-32. Что касается базового набора команд и используемых способов адресации операндов, то они практически полностью совпадают с набором команд и способов адресации в предыдущих моделях Pentium. Процессор обеспечивает реальный и защищенный режимы работы, реализует сегмент-

ную и страничную организации памяти. Таким образом, пользователь имеет дело с хорошо знакомым набором регистров и способов адресации, может работать с базовой системой команд и известными вариантами реализации прерываний и исключений, которые характерны для всех моделей семейства Pentium.

**Архитектура микропроцессора IA-64** реализует концепцию EPIC (Explicitly Parallel Instruction Computing – явное параллельное выполнение команд) и существенно отличается от архитектуры предыдущих, 32-разрядных микропроцессоров компании Intel.

Основными особенностями EPIC являются: большое количество регистров; масштабируемость по количеству функциональных устройств (возможность увеличения числа функциональных устройств в последующих моделях микропроцессора); явное задание параллелизма в машинном коде; предикатное исполнение инструкций; упреждающая загрузка данных по предположению.

Основные отличия архитектуры процессора IA-64 от архитектуры процессора x86 (IA-32) приведены ниже в табл. 2.

*Таблица 2*

**Отличия архитектур процессоров x86 и IA-64**

Процессор x86 (IA-32)	Процессор IA-64
Использование сложных инструкций переменной длины, обрабатываемых по одной	Использование простых инструкций, сгруппированных по три, одинаковой длины
Переупорядочивание и оптимизация инструкций во время выполнения	Переупорядочивание и оптимизация инструкций во время компиляции
Попытки предсказания переходов	Исполнение нескольких последовательностей команд одновременно без предсказания переходов
Загрузка данных из памяти по мере необходимости	Загрузка данных до того, как они требуются

Архитектура IA-64 объединяет в себе лучшие качества суперскалярных микропроцессоров и микропроцессоров с длинным командным словом (VLIW-Very Long Instruction Words). Микропроцессор Itanium является первым представителем 64-разрядных микропроцессоров Intel. В микропроцессоре Itanium, как и в других микропроцессорах VLIW-архитектуры, последовательность команд и план загрузки исполнительных устройств формируются на этапе компиляции. В ходе выполнения программы последовательность команд не изменяется. В микропроцессоре используются: динамическое предсказание переходов, спекулятивное (по предположению) исполнение команд, аппаратная поддержка

конвейерного выполнения циклов, отложенные операции обращения к памяти, предварительная загрузка данных в кэш.

**Архитектура Power (микропроцессоры Power 3, Power 4 )** разрабатывается компанией IBM с конца 1980-х годов. В ее основе лежат принципы RISC-архитектуры: фиксированный формат команд, регистровые операции, однопиковое выполнение команд, простые способы адресации, большой регистровый файл. В то же время имеется несколько существенных особенностей, отличающих данную архитектуру от архитектур других RISC-процессоров. К ним относятся: независимый набор регистров для каждого из исполнительных устройств; включение в систему отдельных CISC-подобных инструкций (например, команды групповой загрузки/сохранения, команды манипуляции битовыми полями, смешанные команды умножения-сложения с плавающей точкой); отсутствие механизма “задержанных переходов” (т. е. опережающее выполнение команды, следующей за командой условного перехода); оригинальный способ реализации условных переходов (наличие разряда условного выполнения в коде операции каждой команды и нескольких регистров условий). Основной областью применения микропроцессоров с архитектурой являются высокопроизводительные серверы и суперкомпьютеры.

**Архитектура PowerPC** появилась в результате стремления разработчиков применить созданную архитектуру Power и в менее производительных, дешевых системах для персональных компьютеров и рабочих станций начального уровня.

Первый микропроцессор с данной архитектурой (PowerPC 601) появился в 1991 году в результате совместных усилий трех компаний: автора архитектуры Power – IBM, одного из лидеров в производстве персональных компьютеров – Apple и производителя микропроцессоров для компьютеров Apple – Motorola.

В настоящее время архитектура PowerPC используется в микропроцессорах IBM и Motorola, применяемых в контроллерах, телекоммуникационном оборудовании, персональных компьютерах, серверах и рабочих станциях. В то же время IBM продолжает самостоятельно разрабатывать микропроцессоры с архитектурой Power, ориентированные на использование в высокопроизводительных мультипроцессорных системах.

В последних разработках Motorola и IBM новые архитектурные решения сочетаются с прогрессивной технологией производства микросхем (медные соединения, SOI), позволяющей уменьшить размер кристалла, снизить энергопотребление и поднять тактовую частоту микропроцессоров. К наиболее интересным разработкам последнего времени

относятся микропроцессоры, G3 (PowerPC 750/740), G4 (PowerPC 7400), G5 (PowerPC 970), Power 3, Power 4. Технология обработки мультимедийных данных AltiVec, предложенная компанией Motorola, впервые была реализована в микропроцессоре PowerPC G4. 64-разрядный микропроцессор Power3 разработан компанией IBM как альтернатива высокопроизводительным процессорам Intel и Alpha. Микропроцессор Power 4 имеет систему команд IBM ISA, реализованную в ЭВМ RS/6000 и AS/400 и полностью совместимую с системой команд PowerPC.

**Архитектура микропроцессоров Alpha** впервые была представлена в феврале 1992 года компанией DEC, а уже в феврале 1993 года был выпущен первый из микропроцессоров Alpha 21064 с тактовой частотой 200 МГц, выполненный по 0,75 мкм КМОП технологии с 4 слоями металлизации. Процессор содержал 1,68 млн транзисторов на кристалле площадью 238 мм<sup>2</sup>.

Благодаря высокой тактовой частоте и высокой степени конвейеризации выполняемых операций (до 10 тактов на операцию) этот микропроцессор надолго занял лидирующее положение по производительности. Основной областью использования процессора явились высокопроизводительные рабочие станции и серверы.

На протяжении ряда лет микропроцессоры Alpha, разработанные компанией DEC, являлись лидерами в производительности. Первые 64-рядные микропроцессоры разрабатывались в рамках концепции Spread Daemon, затем, начиная с модели 21264, разработчики начали использовать решения, характерные для концепции Brainiac.

Микропроцессор нового поколения Alpha 21264 был представлен в мае 1997 года. Микропроцессор содержал 15,2 млн транзисторов на кристалле площадью 310 мм<sup>2</sup> и изготовлялся по КМОП-технологии с 6 слоями металлизации.

В отличие от предыдущих микропроцессоров семейства, наряду с высокой тактовой частотой, в Alpha 21264 использовался сложный механизм динамического исполнения команд: динамическое планирование с изменением последовательности команд, переименование регистров, спекулятивное выполнение команд.

Новый микропроцессор компании Hewlett-Packard Alpha 21364 (в 1998 год компания DEC, разработчик архитектуры микропроцессоров Alpha, была куплена Compaq, которая в свою очередь влилась в Hewlett-Packard) был выпущен в конце 2002 года.

Процессор содержит то же самое ядро, что и Alpha 21264, однако имеет ряд существенных дополнений. В отличие от предыдущего про-



цессора на кристалле размещена 6-входовая множественно-ассоциативная кэш-память второго уровня объемом 1,75 Мбайт, восьмиканальный контроллер динамической памяти Direct Rambus и сетевой интерфейс памяти.

**Архитектур PA (Precision Architecture)** была впервые реализована в 32-разрядном микропроцессоре PA-RISC компании Hewlett-Packard (HP) в 1986 году. Последовательно развивая принципы RISC архитектуры, в 1996 году HP выпустила микропроцессор PA-8000, в котором в полной мере воплощены основные принципы динамического исполнения команд (“интеллектуального выполнения” – в терминах Hewlett-Packard).

Следующим микропроцессором семейства стал PA-8600, представленный HP в конце 1999 года. В микропроцессоре использованы новые алгоритмы работы с кэш-памятью (алгоритм замещения квази-LRU (Least Recently Used Removal – удаляются долго не используемые страницы памяти)). Для повышения надежности кэш-память реализована с механизмом обнаружения и исправления ошибок. Улучшен алгоритм предсказания переходов. Суперскалярное устройство вычислений в формате с плавающей точкой позволяет за один такт получать до 4 результатов, что обеспечивает производительность микропроцессора 2,2 Gflops на тактовой частоте 550 МГц.

В марте 2000 года был выпущен очередной микропроцессор семейства – PA-8700. Новый микропроцессор изготавливается по 0,18-микронной КМОП-технологии “кремний на изоляторе” (SOI – Silicon on Insulator) с семислойными медными соединениями, что позволило разместить на кристалле 2,25 Мбайт кэш-памяти первого уровня (кэш данных – 1,5 Мбайт, кэш команд – 750 Кбайт), использовать пониженное напряжение питания и повысить тактовую частоту до 800 МГц и выше. Производительность микропроцессора составила 3,2 млрд. операций в секунду.

Одна из последних разработок компании HP – микропроцессор PA-8800 (кодовое название Мако) – представляет собой двухпроцессорную систему на основе модифицированного ядра PA-8700, выполненную на одном кристалле и размещенную в одном картридже с кэш-памятью второго уровня объемом 32 Мбайт.

Системная шина Мако такая же, как в процессоре Intel McKinley: ширина 128 бит, частота 400 МГц, пропускная способность 6,4 Гбайт/с. Процессор производится по 0,13 мкм технологии, с медными соединениями, изолятором с низкой диэлектрической постоянной и изолированной подложкой (SOI).

В дальнейших планах HP предусматривается выпуск еще одного микропроцессора PA-8900, рассчитанного на тактовую частоту 1,2–1,3 ГГц, и совместная с Intel работа над микропроцессорами с архитектурой IA-64.

**Архитектура SPARC** была создана компанией Sun Microsystems в 1985 г. В частности, в архитектуру SPARC вошла предложенная в Беркли концепция “регистровых окон”, упрощающая создание однопроходных компиляторов и существенно снижающая количество команд обращения к памяти по сравнению с другими реализациями RISC-архитектуры. Семейство микропроцессоров с архитектурой SPARC включает 32-разрядные микропроцессоры MicroSPARC, SuperSPARC, HiperSPARC и 64-разрядный микропроцессор UltraSPARC. Основной областью применения SPARC-процессоров являются высокопроизводительные рабочие станции, серверы и суперкомпьютеры.

**Микропроцессоры с архитектурой MIPS** компании MIPS (с 1992 года является самостоятельным отделением фирмы Silicon Graphics) применяются в игровых приставках, карманных компьютерах, высокопроизводительных серверах, рабочих станциях и являются хорошей иллюстрацией воплощения концепции “Brainiac” в архитектуре процессора.

Разработанный компанией MIPS Technology Inc 64-разрядный микропроцессор R10000 построен на базе предыдущих поколений RISC-процессоров (R2000, R3000, R4000 и R5000).

В основе этого микропроцессора лежит суперскалярная RISC-технология пятого поколения, реализованная ранее в ориентированном на суперЭВМ процессоре R8000. Однако, в отличие от многокристального R8000, оптимизированного для высокопроизводительных научных расчетов, R10000 представляет собой однокристалльный процессор общего назначения для настольных ПК, рабочих станций и серверов. Он обеспечивает лучший, чем в R8000, баланс между целочисленными операциями и операциями с плавающей точкой, что делает его более подходящим для широкого класса приложений. R10000 проектировался так, чтобы его можно было с равным успехом применять в бытовых ПК с Windows NT, на рабочих станциях с UNIX или в многопроцессорных серверах баз данных.

R10000 содержит высокоскоростной (до 1,6 Гбайт/с) внутрикристалльный интерфейс “процессор-шина”, позволяющий объединять в многопроцессорной конфигурации до четырех процессоров без использования дополнительных интерфейсных схем.

Следующий микропроцессор – R12000 – по архитектуре немногим отличается от R10000:

- в R12000 в 4 раза возросла емкость таблицы предсказания переходов – до 2048 строк;
- появилась кэш-память адресов перехода емкостью 32 строки;
- с 32 до 48 увеличено максимальное число инструкций, которые могут выполняться с нарушением порядка следования;
- улучшена работа с кэш-памятью второго уровня;
- увеличены длины конвейеров.

В 2001 году Silicon Graphics (SG) выпустила очередной микропроцессор семейства – R14000. Этот микропроцессор производится по 0,13-микронной медной технологии и работает на частоте 500 МГц. Существенных изменений по сравнению с R12000 архитектура микропроцессора не претерпела.

В планах SG – выпуск R16000 с частотой 600 МГц, R18000 с частотой 800 МГц и ожидаемой пиковой производительностью 3,2 Gflops, а также R20000 с частотой 1 ГГц и пиковой производительностью 4 Gflops. После 2005 года SG планирует свернуть микропроцессорное производство и в дальнейшем использовать в своих серверах и рабочих станциях микропроцессоры Intel/HP с архитектурой IA-64.

## 2.5. Кодовые наименования МП

Кодовые наименования различным изделиям присваивают во всех крупных фирмах и во всех странах. Это намного удобнее, чем в служебных разговорах и переписке использовать длинные и неудобоваримые официальные наименования. Иногда внутрифирменные кодовые наименования становятся известны широким слоям пользователей, и в очень редких случаях они входят в повседневный обиход.

С кодовыми наименованиями процессоров за последние два-три года произошло невероятное – ими не только стали пользоваться в разговорах, но они вошли в официальные документы и маркировку процессоров. Ниже приводится ряд кодовых наименований некоторых процессоров.

**Корпорация Intel** применяет следующие кодовые наименования:

- Banias – кодовое наименование процессоров с модифицированной архитектурой Pentium III, предназначенных для серверных приложений;

- Cascades – кодовое наименование процессоров Pentium III Xeon, в которых использовалась технология 0,18 мкм;
- Coppermine – наименование ядра процессоров Pentium III, а также процессоров Celeron, начиная с тактовой частоты 533 МГц. Такие процессоры отличаются пониженным напряжением питания ядра – от 1,5 В до 1,7 В. Установка на системную плату, не снабженную регулятором напряжения, приводит к выходу процессора из строя;
- Covington – первые варианты процессоров Celeron (1998 год);
- Deschutes – наименование ядра процессоров Pentium II, которые выпускались по технологии 0,25 мкм (1998 год);
- Dixon – наименование ядра мобильных процессоров Pentium II;
- Gallatin – наименование нового варианта ядра Foster;
- Foster – наименование ядра и процессоров Pentium 4 для серверных приложений с архитектурой Willamette;
- Itanium – торговая марка для 64-разрядных процессоров;
- Katmai – наименование ядра процессоров Pentium III (1999 год);
- Klamath – наименование ядра первых процессоров Pentium II (1997 год);
- Madison – новый вариант ядра McKinley;
- McKinley – наименование ядра и процессоров второго поколения с 64-разрядной архитектурой;
- Mendocino – наименование ядра процессоров Celeron (1998 год). Такой тип ядра использовался до тактовой частоты 533 МГц;
- Merced – предварительное наименование процессора с архитектурой IA-64, официальное наименование – Itanium;
- Northwood – наименование ядра процессоров Pentium 4, для которых используется технология 0,13 мкм;
- Pentium – торговая марка процессоров с суперскалярной архитектурой, зарегистрирована корпорацией Intel, чтобы избежать возможности использования названия другими фирмами (под маркой “486” выпускали процессоры многие фирмы);
- Prestonia – наименование ядра и процессоров Pentium 4, развитие процессоров Xeon с микроархитектурой NetBurst;
- Prescott – наименование ядра процессоров Pentium 4, выполненного по 90-нм технологии с 1 Мбайт кэша второго уровня, усовершенствованной технологией HT и новыми командами;
- Tejas – последователь ядра Prescott, с той же архитектурой Netburst, будет обладать, согласно предварительным данным, увеличен-

ным кэшем L1 (24/32 Кб), поддержкой улучшенной версии технологии HyperThreading. Вслед за этим ядром появится Nehalem, который будет обладать принципиально новой архитектурой. По предварительным подсчетам, чипы с ядром Tejas “стартуют” с частот от 4,4 ГГц. К тому времени Prescott достигнет 4,0–4,2 ГГц;

- Tanner – кодовое наименование процессоров Pentium III Xeon;
- Tualatin – наименование ядра и процессоров Pentium III, для которых используется технология 0,13 мкм и уменьшенное напряжение;
- Willamette – наименование ядра первых процессоров Pentium 4, для которых используется технология 0,18 мкм.

**Корпорация AMD** применяет следующие кодовые наименования:

- Athlon x86 – наименование процессоров седьмого поколения;
  - Athlon 64, Athlon 64 FX – наименование процессоров восьмого поколения;
- Barton – процессор с ядром Thoroughbred, выполненный по улучшенной технологии;
  - Duron – дешевый вариант процессора Athlon;
  - Hammer – наименование 64-разрядных процессоров (в дальнейшем для продвижения на рынке корпорация AMD присвоила ему торговую марку Opteron;
  - Morgan – наименование ядра нового поколения процессоров Duron, выполненных на ядре Palomino;
  - Palomino – наименование ядра второго поколения процессоров Athlon;
  - Thunderbird – наименование ядра процессоров Athlon, в которых используется технология 0,18 мкм.

**Корпорация VIA** применяет следующие кодовые наименования (для совместных разработок фирм Cyrix, National Semiconductors, TSMC и VIA):

- Samuel – наименование ядра и процессора – аналогов Celeron;
- Ezra – наименование ядра и процессора с тактовой частотой от 750 МГц; О Ezra-T – наименование ядра и процессора, совместимого с процессором Tualatin.

**Корпорация Centaur** применяет кодовое наименование Winchip для процессоров – аналогов второго поколения процессоров Pentium и Celeron.

**Корпорация Compaq** применяет кодовое наименование Alpha для процессоров с архитектурой, отличной от семейства x86.

**Корпорация Transmeta** применяет кодовое наименование Crusoe для процессоров с архитектурой, отличной от семейства x86.

## 2.6. Структура микропроцессорной системы

Микропроцессор всегда работает совместно с системой памяти (микросхемы ОЗУ, ПЗУ, ППЗУ), устройствами ввода-вывода (УВВ) информации (рис. 15). В памяти хранится программа решаемой задачи, исходные, промежуточные и окончательные результаты (данные), УВВ осуществляет ввод и вывод данных.

МП выполняет программу и управляет всеми перечисленными устройствами. Вычислительная система, представленная на рис. 15, называется **микропроцессорной системой** и реализуется на микропроцессорных БИС. Система построена по модульному принципу и имеет магистральную (шинную) организацию межмодульных связей.

Взаимодействие МП с памятью и УВВ требует выбора способа обращения к устройствам памяти и ввода-вывода, разработки системы адресации и внутреннего интерфейса МП-системы.

По способу организации взаимодействия устройств памяти и УВВ возможны два варианта организации системы:

- разделение адресов;
- выделение подсистемы.

При разделении адресов все элементы системы адресуются как ячейки памяти в том смысле, что для идентификации УВВ и устройств памяти не генерируется никаких специальных сигналов. Адрес, подаваемый на шину, дешифрируется памятью и системой ввода-вывода с целью определения его назначения, и в таких системах можно не использовать специальных команд ввода-вывода. Все поле адресов распределяется в этом случае между памятью и УВВ. Разделение адресов между памятью и УВВ достигается выделением одной (или нескольких) адресной линии для указания используемого устройства (память или ввод-вывод). Этот способ уменьшает в два (или более) раза емкость адресуемой памяти, поэтому может использоваться лишь в системах с небольшой емкостью памяти.

Использование одной (или более) адресной линии для идентификации устройств можно представить как перевод одной (или более) адресной линии в шину управления.

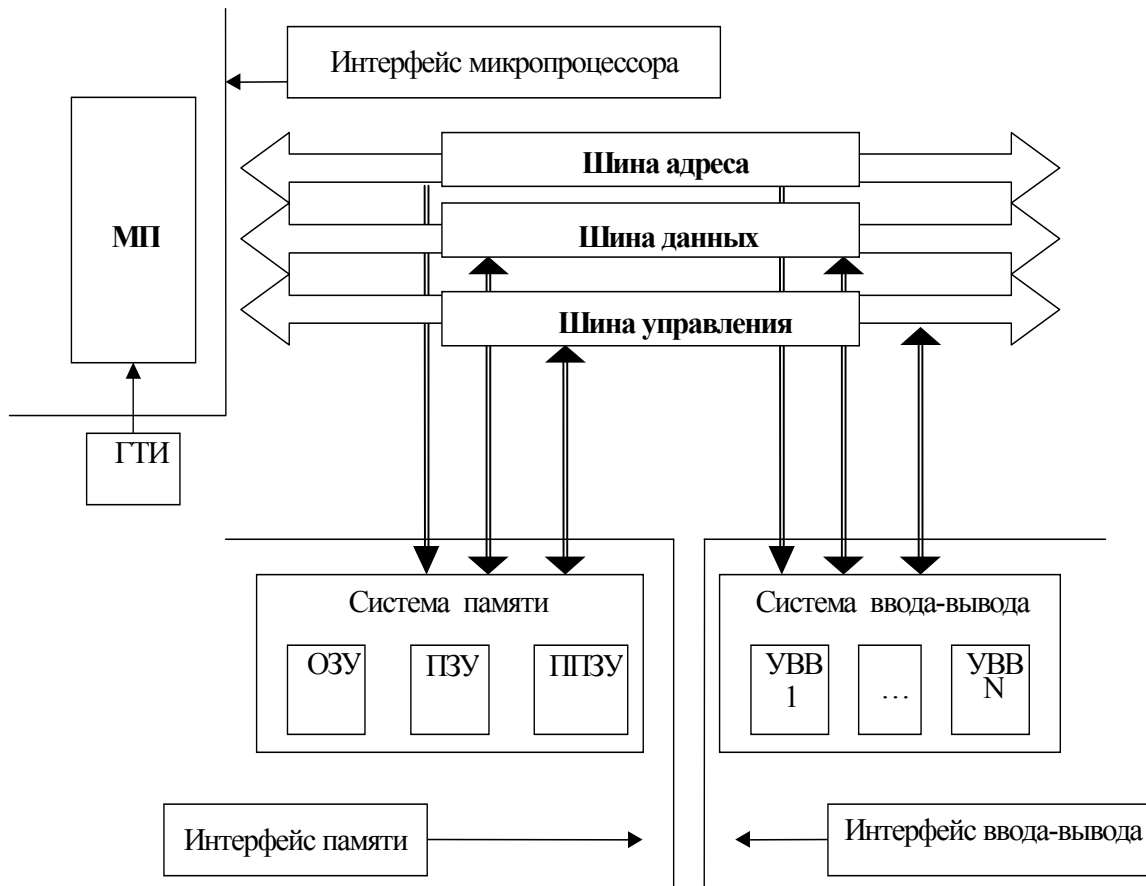


Рис. 15. Обобщенная структура МПС:  
**ГТИ** – генератор тактовых импульсов; **ПЗУ**, **ППЗУ** – перепрограммируемое запоминающее устройство; **ЗУ** – оперативное запоминающее устройство; **УВВ** – устройство ввода-вывода

В небольших МП-системах в дополнение к простоте адресации этот метод обеспечивает преимущества в использовании команд обращения к памяти вместо команд ввода-вывода. По командам ввода в МП-системах осуществляется просто загрузка требуемых данных в аккумулятор микропроцессора. Команды с обращением к памяти имеют более гибкие возможности по обработке данных.

При выделении подсистем вся МП-система разделяется на ряд подсистем (память, ввод, вывод, стек). В рамках каждой подсистемы используется вся совокупность адресов. Разделение всей системы на подсистемы осуществляется с помощью управляющих сигналов, которые появляются на специальных выводах микропроцессора. Обычно эти сигналы поддерживаются на выводах МП или шине данных в течение ограниченного интервала времени (в течение такта, например). Если необходимо запомнить и хранить слово состояния или управляющие сигналы

более длительное время, в состав МП-системы вводят специальный регистр – регистр состояния системы.

В архитектуре магистрального типа важное значение приобретает интерфейс. На рис. 15 показаны интерфейсы МП, системы памяти и системы ввода-вывода (ВВ). В узком смысле интерфейсом (от англ. *Interfase* – сопрягать, согласовать) называют устройство сопряжения; в широком смысле под интерфейсом понимают совокупность аппаратных, программных и конструктивных средств, обеспечивающих взаимодействие функциональных модулей системы.

Таким образом, для представленной на рис.15 микропроцессорной системы необходимым условием высокой эффективности использования является совместимость интерфейсов МП, системы памяти и системы ввода-вывода (ВВ). Работа рассматриваемой системы синхронизируется генератором тактовых импульсов (ГТИ).

Система работает с командами пересылки информации: МП – память, МП – УВВ, память – УВВ.

Для МП-системы разработано **три основных режима ввода-вывода:**

- программно-управляемый ввод-вывод,
- ввод-вывод по прерываниям,
- режим прямого доступа к памяти (ПДП).

### **2.6.1. Программный ввод-вывод**

Программный ввод-вывод – это наиболее простой способ обмена данными между процессором и внешним устройством. В этом случае всеми действиями по организации обмена управляет процессор, а всем другим элементам системы отводится пассивная роль сигнализации о своей готовности (асинхронный способ обмена). Непроизводительные потери времени МП на ожидание сигнала готовности от УВВ могут оказаться неприемлемыми для систем, работающих в реальном времени.

Известны два типа программно-управляемой передачи данных: синхронная, асинхронная.

Синхронная передача данных характерна для периферийных устройств, для которых известны временные соотношения. При этом типе передачи устройство ввода-вывода должно быть готово к приему или передаче данных за время, равное времени выполнения определенной команды процессора. Синхронная передача реализуется при минимальных затратах технических и программных средств.



Асинхронная передача данных, иногда называемая обменом посредством “рукопожатия”, широко используется в микроЭВМ. При такой передаче данных ЭВМ перед выполнением операции ввода-вывода проверяет состояние периферийного устройства. Блок-схема алгоритма асинхронного программного обмена (фрагмента некоторой программы) приведена на рис. 16.

Обычно при обмене необходимо:

- проверить состояние устройства (чтение регистра состояния (РС));
- активизировать устройство, если последнее готово к обмену;
- передать данные (чтение регистра данных (РД), запись РД);
- деактивировать устройство.

Асинхронная передача является идеальной в смысле согласования временных различий между периферийными устройствами и процессором. Недостаток ее в том, что процессор вынужден ожидать, пока периферийное устройство не будет готово к обмену. Это приводит не только к непроизводительным затратам времени МП (при наличии длительных задержек), но и во многих случаях является просто недопустимым. Например, в процессах управления в этом случае возникает необходимость сохранения уровня сигналов управления на время ожидания передачи. Методом, позволяющим устранить подобные трудности, является передача данных с прерыванием программы.

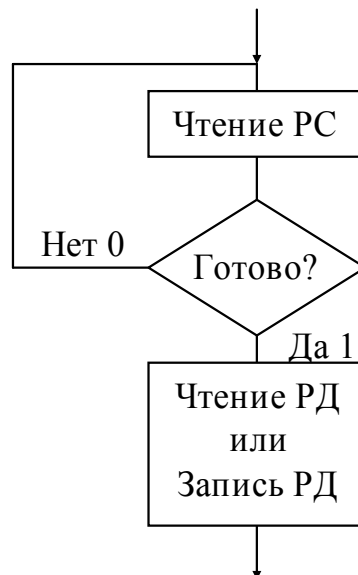


Рис. 16. Блок-схема алгоритма асинхронного программного обмена

### 2.6.2. Ввод-вывод по прерываниям

Ввод-вывод по прерываниям подразумевает, что действия по обмену информацией инициируют сами периферийные устройства, генерируя сигнал прерывания. При восприятии сигнала прерывания микропроцессор приостанавливает выполнение текущей программы, временно запоминает ее состояние (как минимум, запоминается содержание PSW, PC) идентифицирует прерывающее устройство и осуществляет обмен информацией. После завершения обмена восстанавливается состояние прерванной программы и возобновляется ее выполнение (рис. 17). В данном режиме на ввод-вывод расходуется гораздо меньше времени микропроцессора, чем в программно-управляемом ВВ, поэтому система может выполнить больше полезной работы или обслужить больше периферийных устройств.

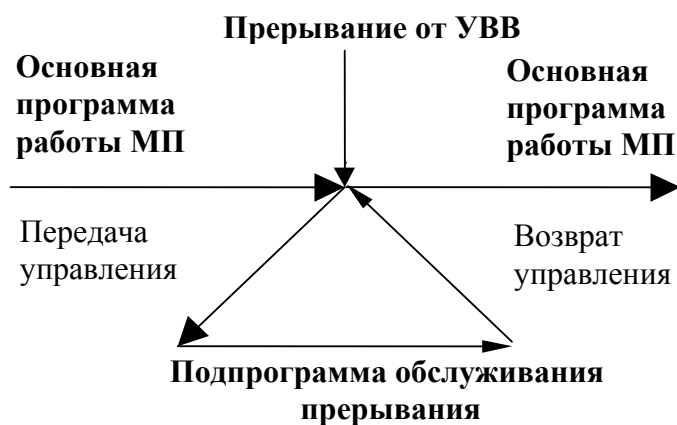


Рис. 17. Обслуживание прерывания в МП-системе

Для повышения производительности системы необходимо освободить процессор от опроса готовности ВУ к обмену. Эту функцию берет на себя контроллер прерываний ВУ. Получив команду ввода-вывода, контроллер передает ее ВУ и следит за временем ее выполнения. По окончании действий в ВУ (печати, перфорации и т. п.) контроллер посылает в процессор сигнал требования прерывания, получает очередную команду ввода-вывода, и действия повторяются. Процессор в этом случае, передав в контроллер очередную команду ввода-вывода, может выполнять другие операции основной программы до получения сигнала требования прерывания. Получив его, он обслуживает это прерывание, то есть формирует и выдает в контроллер очередную команду ввода-вывода, а затем возвращается к выполнению прерванной основной программы.

Ввод-вывод по прерываниям, однако, требует усложнения аппаратных средств – создания системы прерываний.

### **2.6.3. Ввод-вывод в режиме прямого доступа к памяти**

Два рассмотренных выше способа обмена – программный и по прерываниям – имеют малую скорость обмена данными. Для передачи одного слова данных процессор должен выполнить несколько команд, среди них вспомогательные – изменение адреса памяти, изменение и анализ содержимого счетчика слов. В некоторых микропроцессорах (МП с архитектурой x86) невозможно в одной команде передать данные из ВУ в память. Сначала необходимо их принять в процессор, а затем из процессора передать в память. Однако во многих случаях требуется передавать большие массивы информации между памятью и внешним устройством (например, накопители на магнитных дисках). В этом случае процессор выступает в роли “лишнего звена”, транзитом пропуская через себя информацию.

В то же время память ПЭВМ обычно позволяет выполнять чтение-запись данных со скоростью нескольких Мбайт в секунду. Нередко и ВУ позволяют вводить или выводить данные с такими скоростями. Очевидно, что процессор, участвуя в таком обмене, становится “узким местом”, снижает возможные скорости обмена. Связь с такими устройствами удобно реализовать в режиме прямого доступа к памяти (ПДП, DMA – Direct Memory Access). В этом режиме на время передачи действия МП приостанавливаются, и он отключается от шины адреса и данных. Инициирование и управление обменом информации между периферийными устройствами и системой памяти осуществляется контроллером прямого доступа к памяти (КПДП). Контроллер ПДП позволяет быстродействующим периферийным устройствам обращаться к ОЗУ непосредственно. Межмодульный обмен осуществляется с помощью магистрали в режиме ПДП. Во время цикла обмена МП приостанавливает работу (находится в режиме ожидания), это несколько снижает его производительность.

Условием возможности реализации режима ПДП является способность МП отключаться от своих внешних шин, то есть переводить буферные регистры данных и адреса по выходу в высокое импедансное состояние.

Типовой микропроцессор имеет возможность работать в каждом из вышеописанных режимов обмена. Структура интерфейса МП-системы для каждого из режимов приведена на рис. 18.

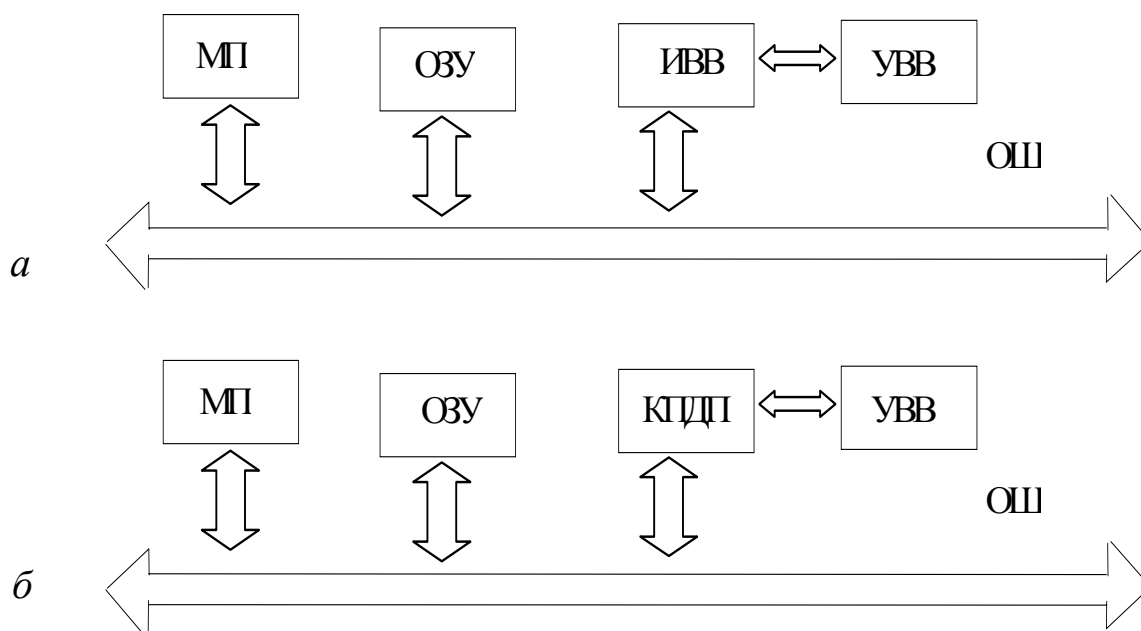


Рис. 18. Структура интерфейса МП-системы:  
 а) программно-управляемый ВВ, ввод-вывод по прерываниям (ИВВ – интерфейс ввода-вывода, ОШ – общая шина); б) режим ПДП (КДП – контроллер прямого доступа к памяти)

Функции контроллера интерфейса чаще всего выполняет сам МП.

Контроллер ПДП – сложное устройство. В случае необходимости обмена контроллер сообщает об этом процессору сигналом “Запрос на захват шины” (HOLD-) или “Требование прямого доступа”. Освободив шины, процессор отвечает сигналом “Подтверждение захвата” (“Подтверждение прямого доступа”, HLDA-Hold Acknowledge), и с этого момента контроллер ПДП получает шины интерфейса в свое распоряжение.

#### 2.6.4. Последовательный и параллельный ввод информации

С использованием разнообразных специализированных БИС ввода-вывода упрощается сопряжение, уменьшается количество компонентов, стоимость и увеличивается эффективность системы. Самым простым из таких кристаллов является программируемый параллельный интерфейс (ППИ) КР580ВВ55 (функциональный аналог Intel8255). Он представляет собой 40-выводную ИС, содержащую 3 шины ввода-вывода (рис. 19).

Каждая из шин используется как входная или выходная шина. Направление каждой шины управляется регистром на кристалле. Программа инициализации, находящаяся в ПЗУ системы, устанавливает управляющий регистр в нужную комбинацию входных и выходных шин. Такие БИС являются очень гибкими, так как каждая шина может изменять-

ся программой. Кроме того, они обычно включают управляющую логику для синхронизации работы.

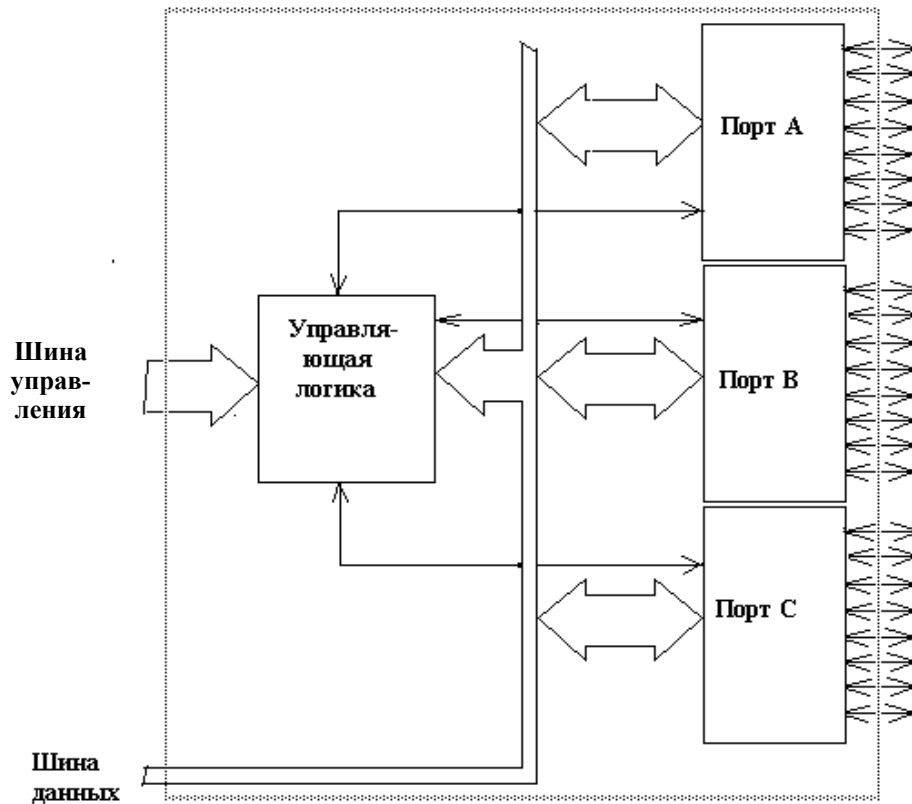


Рис. 19. Периферийное интерфейсное устройство, содержащее три 8-разрядных шины ввода-вывода

Другой общий тип интерфейсных кристаллов, обеспечивающих последовательные входы и выходы (рис. 20), – универсальные асинхронные передатчики и приемники. Они принимают байт данных с МП, а затем выдают его по одному биту, т. е. действуют подобно регистру параллельно-последовательного ввода-вывода. Кроме того, могут автоматически вводиться биты старта, останова и другие синхронизирующие и управляющие сигналы.

Формат управляется управляющим регистром. Рассматриваемый интерфейс также может обрабатывать данные в другом направлении, преобразовывая поток последовательных битов в параллельную форму, подходящую для непосредственного использования МП. К данному типу интерфейсных кристаллов можно отнести микросхемы UART 8250/16450/16550, используемые при реализации СОМ-портов ПЭВМ, а также универсальные синхронно-асинхронные приемо-передатчики (УСАПП) K580BB51A (аналог Intel 8251A).

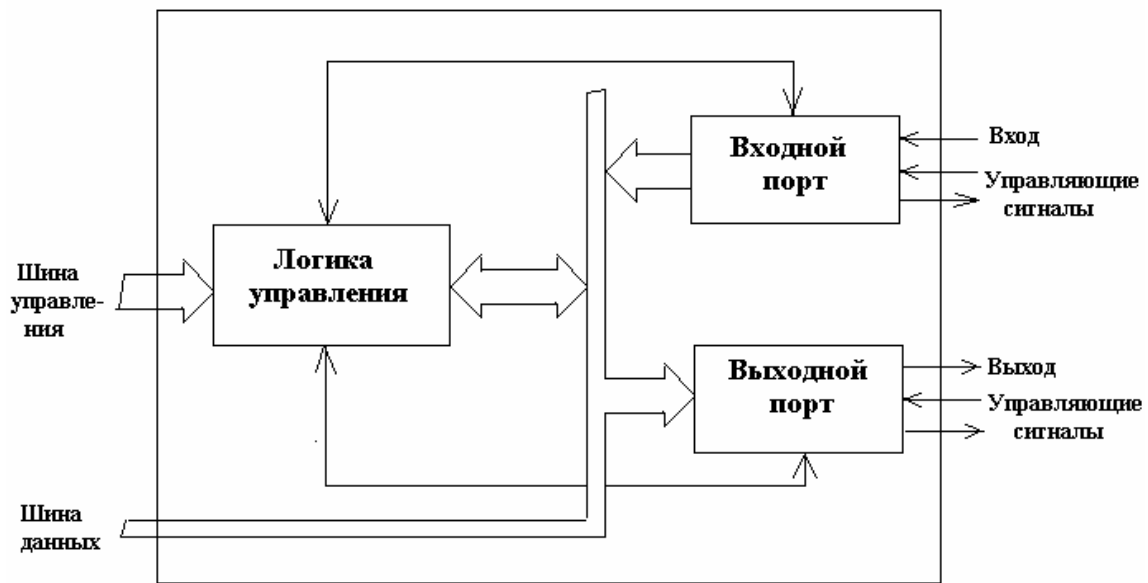


Рис. 20. Интерфейс, обеспечивающий последовательную связь между двумя системами

Имеются также разнообразные специализированные интерфейсные кристаллы, включающие контроллеры гибких дисков, контроллеры ЭЛТ, контроллеры ЗУ с прямым доступом, контроллеры клавиатур и дисплея. Многие из этих БИС являются такими же сложными, как и МП.

## 3. INTEL-СОВМЕСТИМЫЕ МИКРОПРОЦЕССОРЫ

---

### 3.1. Процессоры фирмы Intel

18 июля 1968 года *Гордон Мур (Gordon Moore)* и *Боб Нойс (Bob Noyce)* основали фирму *INTEL (INTEGRAL ELECTRONICS)*. Практически сразу после основания компании к ним присоединился нынешний председатель совета директоров – *Эндрю Гроув (Andrew Grove)*. В 1974 году в корпорацию пришел ее будущий президент и главный управляющий *Крейг Барретт (Craig Barrett)*.

Первой идеей нового предприятия было создание полупроводниковых запоминающих устройств, призванных заменить запоминающие устройства на магнитных сердечниках. Первой продукцией компании была микросхема памяти на биполярных транзисторах Шотки. И хотя в данной области Intel добилась заметных успехов, тем не менее мировую славу ей принесли совсем другие изделия – микропроцессоры. Динамика развития первых микропроцессоров и микроконтроллеров фирмы Intel представлена на рис. 21.

**Порядок наименования первых изделий Intel.** Почему в названии всех микропроцессоров, вплоть до появления семейства Intel® Pentium®, фигурировало число 80? Ответ на этот вопрос дает приведенная ниже таблица цифрового принципа наименования продукции Intel.

Название микропроцессора 4004, созданного в 1971 году, принято по маркетинговым соображениям и отражает 4-рядную архитектуру. Созданный Intel в 1972 году, 8-рядный PMOS-микропроцессор унаследовал принцип наименования микропроцессора 4004. Этот чип получил обозначение 8008. Аналогичным образом в семейство продукции “8xxx” вошли все микросхемы RAM, ROM и EPROM, поддерживающие микропроцессор 8008. Тот, однако, не отличался простотой в эксплуатации, и в 1974 году появился более мощный NMOS-микропроцессор, известный под названием 8080, основанный на несколько иной комбинации тех же самых цифр. Микропроцессор 8080 работал под напряжением +12, +5 и -5 вольт. Одновременно Intel выпустила три вспомогательных чипа, обслуживавших 12-вольтовый генератор тактовой частоты и обеспечивавших декодирование управляющих сигналов шины. В 1976 году вышла 5-вольтовая версия со встроенными вспомогательными чипами, по силе напряжения питания названная “8085”. Тот же принцип лег в основу наименования микропроцессора 8086, представленного в 1978 году.

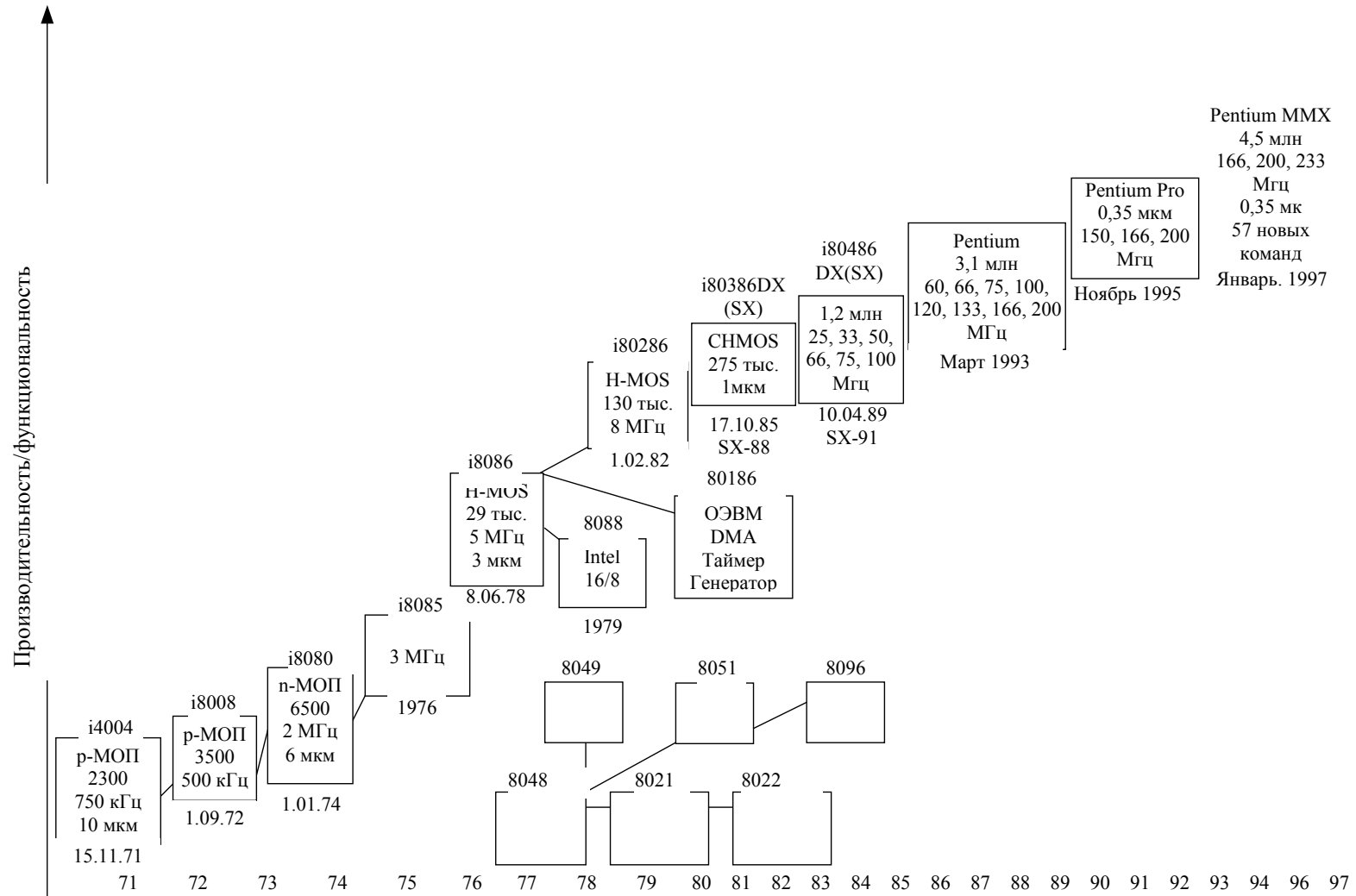


Рис. 21. Динамика развития первых микропроцессоров и микроконтроллеров фирмы Intel



### Схема позицированного принципа наименования продукции Intel

Пример: чип **2 7 1 6 16К** (NMOS EPROM)

Категория продукции		Порядковый номер		Тип продукции	
<u>Категория продукции</u>	<u>Примеры</u>		<u>Тип продукции</u>	<u>Примеры</u>	
0	Контрольные чипы	Нет	0	Процессоры	4004*, 4040
1	Микросхемы PMOS	1101*, 1103	1	Микросхемы статической и динамической памяти RAM	3101*, 2102, 2104
2	Микросхемы NMOS	2101, 2401, 2107B	2	Контроллеры	2201, 8251, 8253
3	Биполярные микросхемы	3101*	3	Микросхемы ROM	3301*
4	4-разрядные микропроцессоры	4004*, 4008, 4009	4	Сдвиговые регистры~	1406*, 2401
5	Микросхемы CMOS	5101, 5201*	5	Микросхемы EPLD~	
6	(не использовалась)		6	Микросхемы PROM	1601*
7	Память на магнитных доменах	7110*	7	Микросхемы EPROM	1710*, 1702, 2716
8	8-ми и более зарядные микропроцессоры и микроконтроллеры	8008*, 8080, 8085, 8086, 8088, 8048, 8051, 8096	8	Чипы наблюдения и схемы синхронизации в генераторах импульсов	5801*, 5810
9	(не использовалась)		9	Чипы для телекоммуникаций	2910*, 2920

\* Первое изделие в данной категории.

~ Поначалу было несколько исключений. Сдвиговые регистры для военных и коммерческих целей получили наименование, соответственно, 1406, 1906. Изделие 3404 было не сдвиговым регистром, а регистром-защелкой для подсистем памяти.

Это название частично отражало 16-разрядную архитектуру. Дорогостоящие 16-разрядные системы спустя год столкнулись с достойным конкурентом в лице микропроцессора 8088, по сути дела представлявшего собой несложную модификацию процессора 8086 с восьмиразрядной (отсюда и наименование) внешней шиной данных. Принятие корпорации-

ей IBM на вооружение архитектуры 8086/88 при разработке первого персонального компьютера резко взвинтило маркетинговую ценность этого наименования, сохраненного последующими процессорами в виде 5-значного обозначения: 80286, 80386 и, наконец, 80486. Однако Intel не удалось зарегистрировать обозначение “x86” в качестве товарного знака. Так родилось новое название процессоров – Intel® Pentium®.

**Pentium – P5 (1993 год).** Рабочая тактовая частота 60 – 200 МГц, 100 – 200 млн операций в секунду. 3,2 млн транзисторов, внутренняя разрядность 32 бит, шина данных 64 бит, шина адреса 32 бит, адресное пространство 4 Гбайт. Используются 2 отдельных по 8 Кбайт кэш (L1) – кэш для программ и данных; внутренний усовершенствованный математический сопроцессор повышенного быстродействия; суперскалярная архитектура, предоставляющая возможность обрабатывать информацию в двух пятиступенчатых конвейерах одновременно, что позволяет Pentium-60 при тактовой частоте 60 МГц обрабатывать более 100 млн операций в секунду; выпущены разные модификации этого процессора, отличающиеся тактовыми частотами, напряжениями питания, токами потребления, внутренней структурой и т. д. Производительность выпущенного в 1993 году процессора Pentium в пять раз превысила показатель такового i486.

**Процессоры Pentium с технологией MMX** являются существенным шагом вперед в семействе Pentium. Процессоры Pentium MMX появились несколько позднее, чем следующий тип процессора – Pentium Pro, но для облегчения понимания развития компьютерных технологий следует сначала остановиться на технологии MMX.

Технология MMX включает 57 новых команд и 8 новых 64-разрядных регистров, реализующих параллельную обработку данных по методу SIMD (Single Instruction Multiple Data – одна команда, несколько данных).

Прирост производительности от использования MMX определяется типом приложения и степенью поддержки этой технологии (от 10 до 60 %).

Главная изюминка технологии MMX – это ускорение 2D- и 3D-графики, т. е. ускорение работы графических приложений – игр и видео – в среде операционной системы Windows 95.

Фактически появление процессоров Pentium MMX ознаменовало тот факт, что “железо” и программы должны шагать в ногу. До этого обычно сначала появлялся новый процессор, а потом создавались программы, в которых учитывались особенности нового процессора. А про-

цессор Pentium MMX был разработан под конкретный программный продукт – операционную систему Windows 95.

О выпуске процессора Pentium с технологией MMX с тактовой частотой 166 и 200 МГц было объявлено в январе 1997 года. Количество транзисторов на кристалле процессора достигло 4,5 млн (технология 0,35 мкм). О последнем процессоре, предназначенном для настольных персональных компьютеров, с тактовой частотой 233 МГц было объявлено в июне 1997 года. Для применения в мобильных ПК и ноутбуках выпускались процессоры Pentium MMX с тактовыми частотами 200 и 233 МГц (сентябрь 1997), 266 МГц (январь 1998) и 300 МГц (январь 1999).

**Микроархитектура Intel P6.** Отсчет шестого поколения процессоров начался с Pentium Pro, выпущенного в 1995 году. Сейчас к этому поколению относятся Pentium II (1997 год), Celeron, Xeon (1998 год) и Pentium III (1999 год). От предыдущего поколения эти процессоры главным образом отличает применение **“динамического исполнения” (изменения порядка исполнения инструкций) и архитектура двойной независимой шины DIB (Dual Independent Bus)**. Здесь вторичному кэшу, введенному в процессор (но не во все модели), выделяется отдельная высокоскоростная магистраль. В ходе эволюции поколения к системе команд Pentium Pro, расширенной относительно Pentium с целью сокращения условных переходов, было добавлено расширение MMX – так появился Pentium II. Теперь идею MMX – одновременное исполнение одной инструкции над группой операндов – распространили и на инструкции с плавающей точкой: SSE (Streaming SIMD Extensions) – основной козырь Pentium III.

27 марта 1995 года Intel представила микропроцессор шестого поколения, заслуженно получившего название Pentium PRO. Рабочая тактовая частота 160 – 200 МГц, 5,5 млн транзисторов без кэша второго уровня, 15,5 млн транзисторов при 256 Кбайт и 31 млн транзисторов при 512 Кбайт. Внутренняя разрядность 32 бит, шина данных 64 бит, шина адреса 36 бит. Вместо двух 5-ступенчатых конвейеров новый ЦП имеет три, в каждом из которых 14 ступеней. Тактовая частота 160 – 200 МГц. Для повышения производительности была применена буферная память второго уровня емкостью 256 Кбайт. Используется кэш-память 1-го уровня (L1) – 8 Кбайт программ + 8 Кбайт данных, кэш-память 2-го уровня – 256 Кбайт или 512 Кбайт, внутренний усовершенствованный математический сопроцессор, суперконвейерная и суперскалярная архитектура, динамическое исполнение команд, RISC-ядро, предсказание ветвления алгоритма, исполнение команд по предположению. Число

транзисторов на кристалле – 5,5 млн транзисторов без кэш второго уровня, 15,5 млн транзисторов при 256 Кбайт и 31 млн транзисторов при 512 Кбайт. Команды MMX отсутствовали. Pentium Pro использовался в ПК и серверах. Процессоры Pentium Pro выпускались в модифицированных корпусах SPGA (Staggered Pin Grid Array) с матрицей штырьковых выводов, часть из которых расположена в шахматном порядке (Socket-8 с 387 выводами). В одном корпусе (микросхеме) установлены 2 кристалла – ядро процессора и вторичный кэш собственного изготовления. Этот кэш работал на частоте ядра процессора, которая за всю историю Pentium Pro с начальных 150 МГц поднялась всего только до 200 МГц. Объем кэша в разных модификациях был от 512 Кбайт до 2 Мбайт, для повышения надежности применялся ECC-контроль. Интерфейс позволяет непосредственно объединять до 4 процессоров для симметричной мультипроцессорной обработки (SMP).

На этом история процессоров для сокета 8 останавливается.

**Pentium II.** 6 января 1997 года был анонсирован процессор Pentium II. Процессоры Pentium II являются следующими представителями семейства процессоров фирмы Intel. Эти процессоры выпущены с тактовой частотой 233, 266, 300, 333, 350, 400, 450 МГц. Процессоры Pentium II сочетают архитектуру Pentium Pro с технологией MMX. По сравнению с Pentium Pro удвоен размер первичного кэша (16+16 Кбайт), размер вторичного кэша варьируется от 0 до 2 Мбайт, встроенная технология динамического исполнения, увеличивающая производительность 32-битных приложений; технология MMX; двойная независимая шина (Dual Independent Bus) – разработка фирмы Intel, устраняющая (или значительно ослабляющая) ограничения на пропускную способность; поддержка двухпроцессорной архитектуры и другие функциональные возможности.

Необходимо отметить, что архитектура процессоров Pentium II во многом базируется на архитектуре и технологиях, созданных в процессе разработки и эксплуатации процессоров Pentium Pro. В первую очередь это касается использования в составе процессора кэш-памяти второго уровня большой емкости, работающей на высокой частоте. В случае Pentium Pro кэш-память работала на частоте процессора. Однако 0,5–0,3 мкм технологии производства электронных компонент приводили к высокой себестоимости процессоров с интегрированными элементами кэш-памяти второго уровня. Так, например, себестоимость процессоров Pentium Pro значительно превосходила 1000 долларов США весь период их производства и продажи. Поэтому для процессоров Pentium II был

выбран другой путь. С целью снижения себестоимости было принято решение о вынесении элементов кэш-памяти второго уровня за пределы кристалла процессора и размещении их вместе с микросхемой процессора на отдельной плате. Эта плата вместе с расположенными на ней элементами фактически и стала процессором Pentium II. Конструктивно процессор Pentium II размещен в картридже (Single Edge Contact Cartridge – SECC – картридж с односторонним расположением контактов). Внутри пластмассово-металлического картриджа на специальной плате расположены кристалл процессора и чипы кэш-памяти второго уровня (L2), в качестве которых используются широкодоступные элементы синхронной памяти типа SRAM или BSRAM (burst SRAM – пакетная SRAM). К материнской плате картридж подключается через специальный разъем Slot 1 (242 контакта). Для процессоров, предназначенных для установки на рабочих станциях и серверах высшего уровня, используется разъем Slot 2 (330 контактов).

**Процессор Pentium II Xeon** с частотой 400 МГц – это первый представитель семейства процессоров Intel, разработанный для применения в мощных современных серверах и рабочих станциях. Процессор построен на базе архитектуры Pentium II. В дальнейшем процессоры Intel Xeon выпускались на базе новых специально разработанных ядер, ориентированных на работу в серверах и рабочих станциях.

**Pentium III.** Фирма Intel 1 марта 1999 года анонсировала новый процессор Pentium III. Процессор Pentium III является результатом дальнейшего совершенствования архитектуры процессоров Pentium II и возможностей технологического процесса. Вначале основой послужило ядро с кодовым наименованием Katmai. Линейка этих процессоров состояла из устройств с тактовой частотой 450, 500, 533, 550, 600 МГц.

Основные характеристики процессоров Pentium III на ядре Katmai:

- 0,25 – микронная технология, 9,5 млн. транзисторов;
- корпус SECC/SECC2 (Slot 1);
- 32 Кбайт L1 (16 Кбайт + 16 Кбайт);
- 512 Кбайт интегрированной кэш-памяти второго уровня (L2) типа PFSRAM (этот тип памяти рассматривается далее);
- 70 новых команд, в том числе расширения инструкций, получившие название SSE (Streaming SIMD Extensions – потоковые SIMD-расширения);
- архитектура потоковой памяти (memory streaming);
- параллельная архитектура SIMD для вычислений с плавающей запятой;

- новые команды для работы с мультимедиа;
- собственный серийный номер.

В конце 1999 года фирма выпустила усовершенствованную версию процессора Pentium III. Основой этих устройств, выполненных по технологии 0,18 мкм, послужило новое ядро, носящее кодовое наименование Coppermine. Это ядро содержало интегрированную кэш-память второго уровня объемом 256 Кбайт, работающую на полной частоте процессора. Процессоры Pentium III с ядром Coppermine были разработаны с учетом ранее накопленного опыта эксплуатации процессоров Pentium II, Pentium III (Katmai) и Celeron (Mendacino). Как и ранее выпущенные процессоры Pentium III с ядром Katmai, новые процессоры поддерживают MMX и SSE команды. Однако больший размер кэш-памяти L2, ее расширенная с 64 до 256 бит внутренняя шина, улучшенный алгоритм работы (256-разрядный Advanced Transfer Cache), а также более совершенная архитектура ядра позволили добиться более высокой производительности по сравнению с процессорами Pentium III (Katmai), эксплуатируемыми при тех же внутренних и внешних частотах. Следует отметить, что в линейке процессоров Pentium III с ядром Coppermine присутствуют модели как для частоты шины процессора 100 МГц, так и ориентированные на частоту 133 МГц. Последние имеют в обозначении букву “В”, чтобы отличить их от процессоров, предназначенных для частоты шины 100 МГц. Для моделей, имеющих те же частоты, что и процессоры Pentium III с ядром Katmai, в названии используется буква “Е”. Процессоры Pentium III с ядром Coppermine рассчитаны на внутренние частоты от 500 МГц. Линейка этих процессоров содержит изделия 500Е, 533ЕВ, 550Е, 600Е, 600ЕВ, 650, 667, 700, 733, 750, 800, 800В, 850, 866, 933, 1000В.

В качестве конструктива процессоров с ядром Coppermine используются SECC2 для Slot 1 и FC-PGA (Flip-Chip PGA) для разъема Socket 370. При этом постепенно сокращен выпуск первых и увеличено производство вторых с преобладанием процессоров в конструктиве FC-PGA к началу 2001 года.

Необходимо напомнить, что использование конструктивов SECC и SECC2, ориентированных на пользование стандарта Slot 1, явилось вынужденной мерой и было обусловлено экономическими причинами. Вынесение микросхем кэш-памяти за пределы кристалла процессора позволило значительно снизить себестоимость и, следовательно, цену процессоров. Кроме того, это позволило в целом улучшить температурный режим процессора в условиях существовавшего технологического процес-

са 0,5–0,3 мкм. Совершенствование технологий и переход от 0,25 к процессу 0,18 мкм коренным образом изменило эту ситуацию. Более того, в новых условиях производство процессоров в конструктиве FC-PGA оказалось дешевле своих аналогов, выпущенных в конструктиве SECC/SECC2. Переход к новому конструктиву потребовал изменения стандарта подключения для новых процессоров Pentium III, основанных на использовании ядра Coppermine. Такой переход породил проблему совместимости процессоров в FC-PGA с ранее выпущенными материнскими платами, предусматривающими использование процессоров предыдущего стандарта. Однако постепенное наращивание выпуска процессоров в конструктиве FC-PGA и прекращение производства процессоров SECC/SECC2 вовсе не означало немедленного отказа от существующих материнских плат, предусматривающих использование процессорного разъема Slot 1.

Основные характеристики Pentium III с ядром Coppermine:

- 0,18 – микронная технология производства;
- SSE-конвейер;
- кэш-память первого уровня 32 Кбайт (16 Кбайт данных + 16 Кбайт инструкций);
- кэш-память второго уровня 256 Кбайт, работающая на частоте ядра, с поддержкой режима обнаружения и коррекции ошибок (ECC) при обмене данными с ядром (технология Advanced Trasfer Cache);
- частота системной шины 100 МГц или 133 МГц;
- напряжение питания ядра 1,65 В;
- поддержка многопроцессорных конфигураций (кроме моделей в корпусах FC-PGA);
- конструктивное исполнение – SECC2 картридж (для интерфейса Slot-1) или Flip Chip Pin Grid Array (для интерфейса FC-PGA 370).

К исходу 2001 года Intel прекратила прием заказов на Pentium III. Основным продуктом, в том числе и для массовых систем, становится Pentium 4. **Процессор Pentium III с новым ядром Tualatin**, выполненный по техническим нормам 0,13 мкм, оставался какое-то время в производственной программе Intel и выпускался в трех модификациях: Pentium III – А для массовых ПК, Pentium III – М для мобильных ПК, Pentium III – S для серверов (объем кэш-памяти второго уровня увеличен до 512 Кбайт). Несомненно, Intel невыгодно разжигать конкуренцию между Pentium III, Celeron и Pentium 4, и, как следствие этого, компания прекратила выпуск чипов Pentium III, заменив их Celeron – Т.

**Микропроцессор Pentium 4**, выпущенный Intel в июне 2000 года, с одной стороны, является продолжением линии микропроцессоров с архитектурой x86, с другой стороны, он, несомненно, стал новым словом в этой архитектуре. Как и в случае с Pentium II, III, фирма Intel выпустила целое семейство новых микропроцессоров: для персональных компьютеров, для серверов, рабочих станций и мобильных компьютеров.

К числу наиболее значимых достижений архитектуры Pentium 4, получившей название NetBurst (пакетно-сетевая), следует отнести значительное повышение тактовой частоты процессорного ядра и системной шины, а также появившуюся в старших представителях семейства технологию Hyper-Threading (гиперпоточность).

Микроархитектура процессора Pentium 4 ориентирована на эффективную работу с Internet-приложениями.

К основным нововведениям архитектуры Pentium 4 можно отнести:

- работу с системной шиной, имеющей эффективную частоту 400 (533, 800) МГц;
- удвоение частоты работы блоков АЛУ микропроцессора;
- значительное увеличение длины исполнительного конвейера;
- добавление 144 новых команд поточной SIMD-обработки SSE2;
- использование кэша трассы команд в качестве кэш-памяти команд первого уровня;
- размещение кэш-памяти второго уровня на кристалле.

Блок-схема микроархитектуры NetBurst приведена на рис. 22. Гарвардская внутренняя структура реализуется путем разделения потоков команд и данных, поступающих от системной шины через блок внешнего интерфейса и размещенную на кристалле процессора общую кэш-память 2-го уровня (L2) емкостью от 256 Кбайт. Такое размещение позволяет сократить время выборки команд и данных по сравнению с Pentium III, где эта кэш-память располагается на отдельном кристалле, смонтированном в общем корпусе (картридже) с процессором. Пропускная способность кэш-памяти увеличена в 2 раза по сравнению с процессорами предыдущего поколения.

Блок внешнего интерфейса реализует обмен процессора с системной шиной, включающей 64-разрядную двунаправленную шину данных и 41-разрядную шину адреса. Процессор может адресовать до 64 Гбайт внешней памяти.



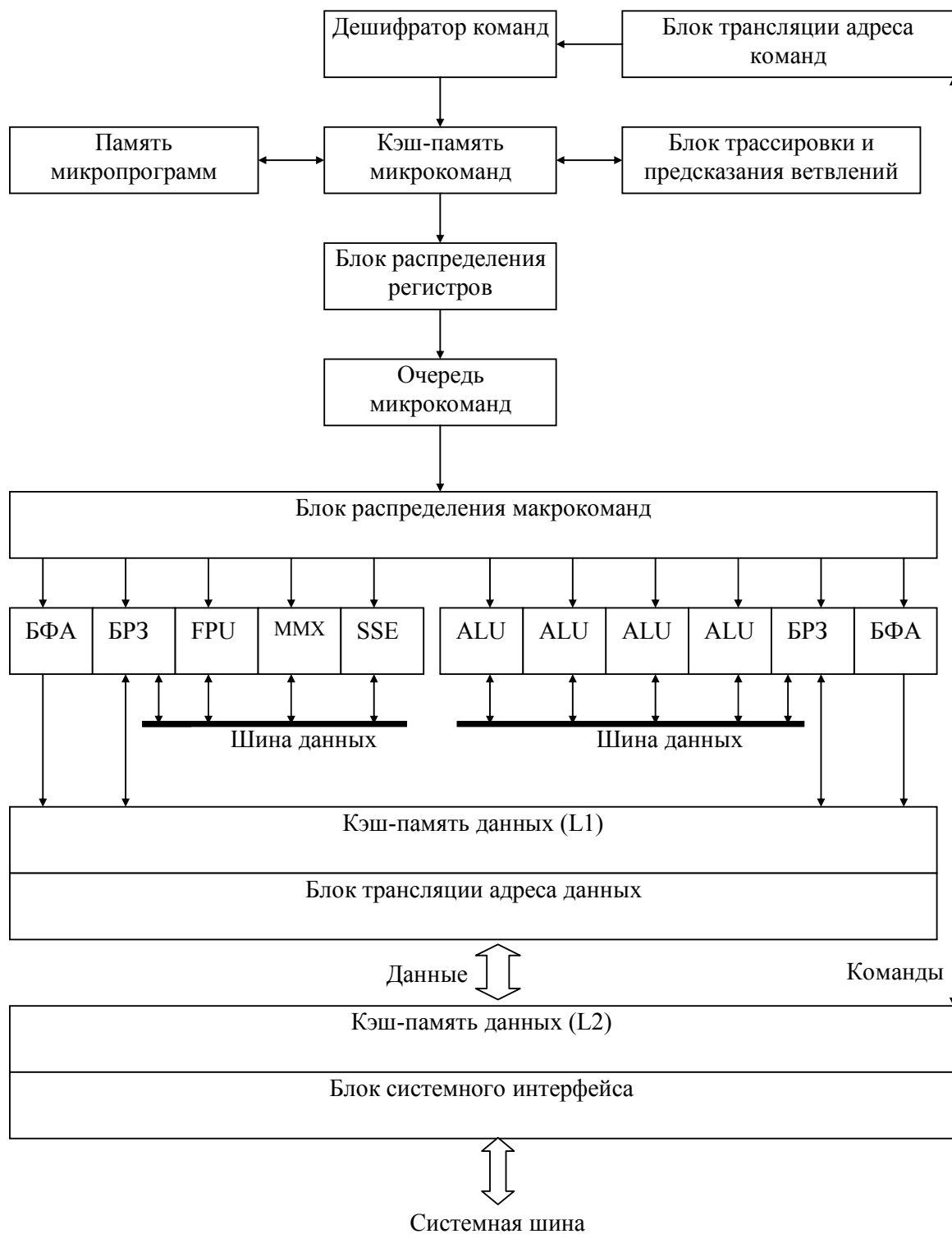


Рис. 22. Блок-схема процессора Pentium 4

Четырехкратная передача данных по шине за такт при частоте тактирования 100 (133, 200) МГц обеспечивает эффективную частоту рабо-

ты шины 400 (533, 800) МГц и скорости передачи данных от 3,2 до 6,4 Гбайт/с.

В Pentium 4 используется гиперконвейерная технология выполнения команд – число ступеней конвейера достигает 20 (в Pentium – 5 ступеней, в Pentium III – 11). Таким образом, одновременно в процессе выполнения может находиться до 20 команд, находящихся на разных стадиях (ступенях) их реализации. Благодаря разбиению цикла выполнения каждой команды на более мелкие этапы, каждый из которых может выполняться быстрее, удастся увеличить частоту работы процессора. В то же время удлинение конвейера увеличивает потери, связанные с его перезагрузкой в случае выполнения команд ветвлений, когда требуется произвести очистку всех ступеней конвейера и выбрать команду из другой ветви программы. Сократить эти потери позволяет предсказание направлений переходов, осуществляемое блоком предсказания ветвления. Уходящая в состав блока предсказания ветвлений ассоциативная память – буфер адресов ветвлений (ВТВ) содержит 4092 адреса ранее выполненных переходов с предысторией их выполнения. Блок предсказания ветвления, используемый в Pentium 4, обеспечивает вероятность правильного предсказания перехода 0,9.

Первые МП Pentium 4 на ядре Willamette содержали 42 млн транзисторов и производились по технологии КМОП 0,18 мкм с тактовыми частотами от 1,4 до 1,7 ГГц. С 2001 года компания Intel перешла на 0,13 мкм технологию (ядро Northwood) с 6-слойной металлизацией для тактовых частот от 2 до 3,4 ГГц. Число транзисторов на кристалле возросло до 55 млн. Размер кэш-памяти L2 в МП Pentium 4 на ядре Northwood увеличен до 512 Кб.

Семейство серверных процессоров Intel в архитектуре Pentium 4 представлено микропроцессорами Foster (на ядре Willamette выпускается с 2001 года) и Prestonia (на ядре Northwood), выпуск которого был начат в 2002 году. Данные микропроцессоры продолжают линию Xeon предыдущих поколений (Pentium II, Pentium III) и обеспечивают возможность работы в мультипроцессорных конфигурациях. Кроме того, Prestonia поддерживает технологию Hyper-Threading (гиперпоточность).

Впервые использованная в процессорах семейства Intel® Xeon™, технология Hyper-Threading (HT), поддерживается и на настольных ПК, и на рабочих станциях на базе процессоров Intel® Pentium® 4, и на ноутбуках с процессорами Intel® Pentium® 4 для мобильных ПК (Pentium M).

Процессоры Pentium 4 с поддержкой технологии HT выпускаются с различными тактовыми частотами – 3,40 ГГц, 3 ГГц, 2,80 ГГц, 2,60 ГГц

и 2,40 ГГц. Для реализации технологии Hyper-Threading необходима вычислительная система на базе процессора Intel Pentium 4 с поддержкой технологии HT, операционная система, оптимизированная для работы с Hyper-Threading.

Модельный ряд наиболее распространенных микропроцессоров семейства Pentium 4 приведен в табл. 4. В модельном ряде присутствуют также два процессора Intel Pentium 4 Extreme Edition с дополнительной встроенной кэш-памятью 3-го уровня объемом 2 Мб.

На смену ядру Northwood Pentium 4 приходит ядро Prescott. Семейство процессоров на ядре Prescott отличается от процессоров Northwood новой микроархитектурой (в частности, исполнительный конвейер удлинён с 20 до 31 стадии), применением кэшей больших объемов (16 Кбайт вместо 8 Кб кэша данных 1-го уровня и 1 Мбайт вместо 512 Кбайт кэша 2-го уровня), добавленной поддержкой 13 новых SIMD-инструкций (SSE 3), технологией LaGrande (технология защиты конфиденциальных данных на аппаратном уровне). Выпущено 4 новых процессора на ядре Prescott – с частотами 2,8, 3,0, 3,2, и 3,4 ГГц. От аналогичных МП на ядре Northwood их можно будет отличить по букве “Е” в маркировке. Процессоры на ядре Prescott производятся по новому 90-нм техпроцессу на напряженном кремнии. За счет этого размер ядра составляет всего 112 мм<sup>2</sup> (у Northwood – 131 мм<sup>2</sup>), при том, что транзисторов в Prescott значительно больше (125 млн против 55 млн у Northwood). Новый техпроцесс (90-нм, “напряженный кремний” и т. д.) использован корпорацией Intel также при производстве чипов под кодовым названием Dothan (новое поколение процессоров Pentium M, 140 млн. транзисторов, 2 Мб кэша второго уровня).

Корпорация Intel маркирует модели процессоров по тактовым частотам. Однако эта система уже отказывается работать. Во-первых, в линейке Pentium 4 есть модели с одинаковыми частотами, но разными шинами (400, 533 и 800 МГц) и объемом кэша L2 (512 кб, 1Мб и 2Мб). Отличаются они (например, Pentium 4 с частотой 2,8 ГГц) одной добавленной буквой – А, В, С или Е (ядро Prescott). На данный момент Intel предлагает следующее наименование ее CPU: основной бренд (Intel), бренд линейки (к примеру, «Pentium M Processor» или «Pentium 4 Extreme Edition Processor», «Pentium 4 Processor», «Celeron Processor»), далее следует своего рода «серия» (первая цифра в processor number, соответственно, 7xx, 5xx, 3xx), затем уточнение в виде еще двух цифр XX, образующее вместе с первой уникальный идентификатор конкретной модели.

Таблица 4

### Модельный ряд микропроцессоров Pentium 4

Ядро процессора	Тактовая частота	Размер кэш-памяти	Технология НТ	Системная шина	Название продукции
Northwood (0,13 мк)	2,0 ГГц	512 Кб 2 ур.	нет	400 МГц	Процессор Intel Pentium 4 с тактовой частотой 2,0 ГГц
Northwood (0,13 мк)	2,26 ГГц	512 Кб 2 ур.	нет	533 МГц	Процессор Intel Pentium 4 с тактовой частотой 2,26 ГГц
Northwood (0,13 мк)	2,40 ГГц	512 Кб 2 ур.	нет	400 МГц	Процессор Intel Pentium 4 с тактовой частотой 2,40 ГГц
Northwood (0,13 мк)	2,40В ГГц	512 Кб 2 ур.	нет	533 МГц	Процессор Intel Pentium 4 с тактовой частотой 2,40 ГГц
Northwood (0,13 мк)	2,40С ГГц	512 Кб 2 ур.	есть	800 МГц	Процессор Intel Pentium 4 с технологией НТ с тактовой частотой 2,40 ГГц
Northwood (0,13 мк)	2,50 ГГц	512 Кб 2 ур.	нет	400 МГц	Процессор Intel Pentium 4 с тактовой частотой 2,50 ГГц
Northwood (0,13 мк)	2,52 ГГц	512 Кб 2 ур.	нет	533 МГц	Процессор Intel Pentium 4 с тактовой частотой 2,52 ГГц
Northwood (0,13 мк)	2,60 ГГц	512 Кб 2 ур.	нет	400 МГц	Процессор Intel Pentium 4 с тактовой частотой 2,60 ГГц
Northwood (0,13 мк)	2,60С ГГц	512 Кб 2 ур.	есть	800 МГц	Процессор Intel Pentium 4 с тактовой частотой 2,60 ГГц
Northwood (0,13 мк)	2,66 ГГц	512 Кб 2 ур.	нет	533 МГц	Процессор Intel Pentium 4 с тактовой частотой 2,66 ГГц
Northwood (0,13 мк)	2,80 ГГц	512 Кб 2 ур.	нет	533 МГц	Процессор Intel Pentium 4 с тактовой частотой 2,80 ГГц
Northwood (0,13 мк)	2,80С ГГц	512 Кб 2 ур.	есть	800 МГц	Процессор Intel Pentium 4 с технологией НТ с тактовой частотой 2,80 ГГц
Northwood (0,13 мк)	3 ГГц	512 Кб 2 ур.	есть	800 МГц	Процессор Intel Pentium 4 с технологией НТ с тактовой частотой 3 ГГц
Northwood (0,13 мк)	3,06 ГГц	512 Кб 2 ур.	есть	533 МГц	Процессор Intel Pentium 4 с технологией НТ с тактовой частотой 3,06 ГГц
Northwood (0,13 мк)	3,2 ГГц	512 Кб 2 ур.	есть	800 МГц	Процессор Intel Pentium 4 с технологией НТ с тактовой частотой 3,2 ГГц
Northwood (0,13 мк)	3,2 ГГц	512 Кб 2 ур. 2 Мб 3 ур.	есть	800 МГц	Intel Pentium 4 Extreme Edition с технологией НТ с тактовой частотой 3,2 ГГц
Northwood (0,13 мк)	3,4 ГГц	512 Кб 2 ур.	есть	800 МГц	Intel Pentium 4 с технологией НТ с тактовой частотой 3,4 ГГц
Northwood (0,13 мк)	3,4 ГГц	512 Кб 2 ур. 2 Мб 3 ур.	есть	800 МГц	Intel Pentium 4 Extreme Edition с технологией НТ с тактовой частотой 3,4 ГГц
Northwood (0,13)	2,80А ГГц	1 Мб 2 ур.	нет	533 МГц	Процессор Intel Pentium 4 с тактовой частотой 2,80 ГГц
Prescot (0,09 мк)	2,80Е ГГц	1 Мб 2 ур.	есть	800 МГц	Процессор Intel Pentium 4 с технологией НТ с тактовой частотой 2,80 ГГц
Prescot (0,09 мк)	3Е ГГц	1 Мб 2 ур.	есть	800 МГц	Процессор Intel Pentium 4 с технологией НТ с тактовой частотой 3 ГГц
Prescot (0,09 мк)	3,20Е ГГц	1 Мб 2 ур.	есть	800 МГц	Процессор Intel Pentium 4 с технологией НТ с тактовой частотой 3,20 ГГц
Prescot (0,09 мк)	3,40Е ГГц	1 Мб 2 ур.	есть	800 МГц	Процессор Intel Pentium 4 с технологией НТ с тактовой частотой 3,40 ГГц

**Диверсификация рынка ПК. Появление процессоров Celeron.** Прежняя стратегия Intel основывалась на стремлении ко всемерному наращиванию мощности процессоров, ориентированных на верхний сектор компьютерного рынка – по мере того как микросхемы предыдущих поколений вытеснялись на его нижние ступени. Сегодня корпорация придерживается иной стратегии, в основе которой лежит единая базовая технология, применяемая при разработке множества модификаций процессоров для удовлетворения специфических потребностей разнообразных секторов рынка. “ПК начального уровня”, сочетающие в себе все основные функции компьютера для дома и для бизнеса с ограниченными возможностями их расширения, отвечают насущным требованиям многочисленной категории пользователей. (Под ПК начального уровня понимаются ПК, отвечающие основным требованиям начинающих пользователей, включая цену.)

4 марта 1998 года корпорация Intel объявила, что процессоры, разрабатываемые для так называемых ПК начального уровня (Basic PC) с архитектурой P6, будут выпускаться под новым товарным знаком Celeron.

Фактически появление процессора Celeron, как и процессора Pentium II, вначале было обусловлено несовершенством технологического процесса при изготовлении кремниевых кристаллов. Наиболее сильно подвержены повреждению области кэша второго уровня, т. к. занимают большую площадь на кристалле и создаются из наиболее мелких транзисторов. Заметим, что именно из-за проблем с кэшем в качестве временного решения проблемы кэш второго уровня процессора Pentium II выполнялся на отдельных микросхемах.

Однако в дальнейшем идея выпуска упрощенных моделей процессоров так понравилась потребителям, что корпорация Intel продолжила выпуск процессоров Celeron и после появления Pentium III и Pentium 4. Таким образом, процессоры Celeron являются упрощенными вариантами выпускающихся в данный момент процессоров. Поэтому потребителю надо не забывать, что под одной торговой маркой скрываются значительно отличающиеся друг от друга процессоры, а это может вызвать проблемы при апгрейде компьютера.

На данный момент, как сообщается на сервере корпорации Intel, были выпущены процессоры Celeron с тактовыми частотами 2,6, 2,5, 2,4, 2,3, 2,2, 2,1, 2,0, 1,80, 1,70, 1,40, 1,30, 1,20, 1,10, 1 ГГц и 950, 900, 850, 800, 766, 733, 700, 667, 633, 600, 566, 533, 533А, 500 МГц и ниже. Частота системной шины 66 МГц, 100 МГц, 400 МГц, 533 МГц. Для этих процес-

соров использовались корпуса SECC2 (Single Edge Contact Cartridge 2), PPGA (Plastic Pin Grid Array), FC-PGA (Flip-Chip Pin Grid Array) и FC-PGA2 (Flip-Chip Pin Grid Array 2).

Первые чипы Celeron с ядром Prescott появятся во втором квартале 2004 года с тактовыми частотами 3,06 ГГц и 2,80 ГГц, 256 Кб кэша L2 и поддержкой 533 МГц FSB.

**Процессор Itanium.** Информация о том, что корпорация Intel разрабатывает полноценный 64-разрядный процессор, стала достоянием общественности в середине 90-х годов прошлого века. Этой разработке дали красивое название Merced. 20 ноября 2000 года состоялось торжественное “рождение” нового процессора, который получил торговую марку Itanium.

Первый процессор Itanium был изготовлен по технологии 0,18 мкм и мог работать на тактовых частотах 1,4 и 1,5 ГГц. Объем кэша второго уровня у него оказался достаточно скромным – 256 Кбайт, но зато системная шина работала на частоте 400 МГц (точнее, за один такт читалось 4 слова). А в 2001 году появились процессоры с тактовыми частотами 1,7, 1,9 и 2 ГГц.

Процессоры Itanium входят в семейство процессоров IA-64, для которых был предложен новый набор команд EPIC (Explicitly Parallel Instruction Computing, вычисления с явным параллелизмом команд), а сама концепция разработана совместно корпорациями Intel и Hewlett-Packard. Причем корпорация Intel сразу стала работать над двумя моделями процессора – Merced и McKinley – для массового (общего) применения и для высокопроизводительных серверов.

Микропроцессор Itanium 2, имеющий кодовое название McKinley, является вторым микропроцессором в семействе 64-разрядных микропроцессоров компании Intel.

Микропроцессор выпускается по 0,18 мкм технологии для тактовых частот 1 и 0,9 ГГц. Частота работы системной шины составляет 400 МГц, что при 128-разрядной шине обеспечивает пропускную способность интерфейса 6,4 Гбайт/с. Itanium 2 содержит кэш-память большой емкости: кэш третьего уровня емкостью 1,5 или 3 Мбайт, кэш второго уровня емкостью 256 Кбайт и кэш первого уровня емкостью 32 Кбайт. При размере кристалла 464 мм<sup>2</sup> Itanium 2 является одной из самых крупных микросхем и содержит 221 млн транзисторов.

В 2003 году начался массовый выпуск обновленной версии Itanium 2 с ядром Madison. Этот микропроцессор производится по технологии 0,13 мкм, содержит кэш-память третьего уровня объемом 6 Мбайт

и работает на тактовой частоте 1,5 ГГц. В этом же году начался выпуск версии микропроцессора по технологии 0,09 мкм с ядром Deerfield, предназначенного для использования в системах с низким энергопотреблением. Производительность процессора Itanium 2 на сегодняшний день является рекордной.

**Микропроцессор Pentium M.** Одним из последних достижений компании Intel, призванным предоставить пользователям новые возможности мобильной работы, стала разработка технологии Centrino.

Centrino Mobile Technology (CMT) – первый случай объединения компанией Intel нескольких технологий (в данном случае – “мобильных”) под одной торговой маркой. Технологий, обеспечивающих снижение энергопотребления, увеличение производительности и качественную беспроводную связь (Wi-Fi, 802.11b). Строго говоря, Centrino представляет собой сочетание процессора Pentium M, набора системной логики Intel 855 (855GM – со встроенной графикой, 855PM – со внешней) и сетевого интерфейса Intel PRO/Wireless 2100.

Pentium M (шина – 400 Mhz) производится по 0.13-микронной технологии и очень эффективно управляет собственным энергопотреблением (Intel SpeedStep. Чипсет также поддерживает Intel SpeedStep, а также режим “глубокой спячки” Deep Sleep и другие усовершенствования, направленные на снижение энергопотребления. Intel 855 поддерживает до 2 GB PC2100 DDR памяти и USB 2.0.

Intel PRO/Wireless 2100 отвечает за связь с точками доступа 802.11b Wi-Fi и призван также минимизировать помехи от использования продуктов на Bluetooth. Основной упор в Centrino сделан на “мобильность” (беспроводной Wi-Fi доступ) и увеличение длительности “жизни” ноутбука при питании от батарей.

Микропроцессор Pentium M, который является основным элементом технологии Centrino, содержит ряд новых решений, отличающих его от мобильных версий микропроцессоров Pentium III и Pentium 4. К их числу относятся:

- усовершенствованное прогнозирование ветвлений;
- объединение микроопераций;
- усовершенствованное управление стекком;
- улучшенная технология управления энергопотреблением Enhanced SpeedStep.

Микропроцессор содержит блок векторных операций SSE2, раздельную кэш-память команд и данных первого уровня размером 32 Кбайт каждая, общую кэш-память второго уровня размером 1 Мбайт.

Эффективная частота процессорной шины составляет 400 МГц, а частота работы процессорного ядра – от 0,9 до 1,6 ГГц. Мощность, потребляемая микропроцессором для тактовой частоты 1,6 ГГц, составляет 24,5 Вт. В дальнейшем корпорация планирует перевести Pentium M на новую шину 533МГц.

Процессор производится по технологии 0,13 мкм и содержит на кристалле более 77 млн транзисторов.

### **3.2. Маркетинговая революция в Intel**

Маркетинговые акции Intel Inside – самая масштабная и революционная рекламная кампания в мировом компьютерном бизнесе. Это единственная кампания, которая рекламировала не сам продукт – персональный компьютер, а некую деталь продукта. По большому счету, чаще всего покупателю нет дела до того, что внутри – его интересует конечный продукт. Покупателя “Ягуара” не волнует, что внутри машины – моторы от “Форда”, равно как и покупателя “Мерседеса” – что тормоза на его машине – фирмы “Бош”. Однако для Intel донести до пользователя информацию о том, что внутри его ПК – это был единственный способ раскрутить свой брэнд. Программа увенчалась успехом – более того, нередко конечный пользователь знает, какой процессор на его PC, но не сразу назовет марку самого PC. Как к этому удалось прийти? Программа Intel Inside является одной из крупнейших в мире маркетинговых кампаний, охватившей около полутора тысяч производителей комплектного оборудования на базе готовых компоновочных блоков (их называют OEM-производителями), которые получили лицензию на право использования логотипов Intel Inside. В одной только Европе насчитывается примерно 800 таких лицензиатов. С начала осуществления программы (в 1991 году) общие затраты на рекламу под логотипом Intel Inside значительно превысили 4 млрд долларов. За этот же период логотип Intel Inside воспроизводился около 700 млрд раз. Задачи программы относительно просты: сформировать в сознании покупателя образ товарного знака Intel как устойчивого символа безопасности, надежности, передового технического уровня и высокого качества микропроцессоров, изготавливаемых корпорацией, наряду с поддержкой усилий по сбыту и маркетингу, предпринимаемых лицензированными OEM-производителями, участвующими в реализации программы Intel Inside. На протяжении 80-х годов сбыт ПК расширялся главным образом благодаря изощренным маркетинговым программам, которые осуществлялись, в первую очередь, сборщиками компьютерного оборудования и разработчиками программного обеспе-



чения, а не производителями комплектующих, к числу которых относится и Intel. Такое положение вещей возникло в силу того, что решения, ориентированные на конечного пользователя, можно было представить весьма наглядно – так сказать, позволить покупателю их увидеть, услышать, пощупать. Intel, сосредоточившись в то время на реализации микропроцессоров ведущим производителям компьютерного оборудования, постепенно заняла позиции крупнейшего в мире изготовителя процессоров. Маркетинговые усилия корпорации были главным образом направлены на OEM, а расширение сбыта продукции Intel шло, в основном, за счет их собственных рекламных кампаний.

Ситуация изменилась к концу 1989 года, когда Intel осуществила беспрецедентный пересмотр своей стратегии в области сбыта, переориентировав ее на конечных пользователей как в сфере бизнеса, так и на широком потребительском рынке. С распространением компьютерной грамотности и технических знаний решения о приобретении ПК все чаще принимались именно конечными пользователями. Благодаря наращиванию быстродействия, внедрению усовершенствованного графического интерфейса, распространению все более простого в обращении программного обеспечения, ПК становились все более удобными для пользователя и воспринимались уже как обычные бытовые приборы, вроде телевизора или видеомаягнитофона. В самом деле, количество ежегодно продаваемых ПК уже превысило аналогичный показатель для телевизоров.

Сама система сбыта аппаратных средств и программного обеспечения также претерпевала коренные изменения, все больше ориентируясь на компьютерные супермаркеты, мелкие розничные фирмы и прямое распространение по каналам производителей. Конечный пользователь стал все реже обращаться за консультациями к дистрибьюторам и дилерам, принимая решения все больше на основе собственного опыта и познаний.

Решение Intel сосредоточить свои маркетинговые усилия на конечном пользователе было поистине новаторским для компании, специализирующейся в области разработки и производства полупроводниковых устройств. Да, корпорация уже завоевала признание со стороны производителей компьютерного оборудования, но ее товарный знак мало что говорил широкому кругу потребителей, хотя изготавливаемые ею микропроцессоры и служили “мозгом” их компьютеров.

Перед лицом столь крупномасштабной задачи, как распространение знаний об истинной роли устройства, традиционно считавшегося

лишь одним из компонентов компьютера, Intel приступила к разработке маркетинговой стратегии, ориентированной на обучение и просвещение покупателя. При этом были тщательно изучены тактические приемы в области маркетинга, принесшие успех на потребительском рынке известным фирмам-поставщикам составных компонентов готовой продукции, в частности NutraSweet, Teflon и Dolby. Так родилась принципиально новая, без преувеличения революционная маркетинговая стратегия Intel.

В 1988 году Intel испытывала затруднения, связанные со сбытом только что выпущенного процессора модели i386 SX. Новое изделие сочетало в себе преимущества модели i386 DX и низкую стоимость процессоров предыдущего поколения – i286. Выяснилось, однако, что довести достоинства новинки до сведения широкого круга потребителей, используя традиционные маркетинговые методы, не так-то просто, из-за чего спрос на ПК на базе процессора i386 SX оказался значительно ниже ожидаемого.

Неудача показала, что нельзя больше ограничиваться представлением на рынке новой технологии: требуются усилия по формированию рынка путем целенаправленного распространения информации о преимуществах новинки. Именно такая философия была заложена в основу маркетинговой кампании, развернутой осенью 1989 года и ставшей предшественницей программы Intel Inside. Рекламная кампания, получившая название “Red X”, стала первой в истории Intel, ориентированной непосредственно на конечного пользователя. Содержание рекламы, заполнившей журналы и придорожные рекламные щиты, было предельно простым, наглядно демонстрируя преимущества нового процессора i386 в сравнении с прежней, 286-й моделью. Кампания незамедлительно принесла громкий успех.

В новый рекламный слоган “Intel: The Computer Inside”, утвержденный в 1990 году, была заложена ключевая мысль, которую корпорация стремилась донести до потребителя. Чуть позже он был сокращен до “Intel Inside”. Лучшего момента для очередной рекламной кампании нельзя было и придумать: в 1991 году Intel лишилась права собственности на товарные знаки, заключавшие в себе наименования микропроцессоров с окончанием на “86” (например, микропроцессор 286, 386, 486). Эти и подобные наименования отныне мог использовать любой производитель микросхем. Intel встала перед необходимостью придумать совершенно новое название для готовившихся к выпуску микропроцессоров следующего поколения.

Кампания **Intel Inside** была официально развернута в июле 1991 года при поддержке ведущих OEM-производителей, тесно сотрудничавших с Intel. Однако первая реклама под логотипом Intel Inside появилась несколько раньше: корпорация IBM выпустила ее 22 апреля 1991 года. Первоначально логотип использовался только в печатных материалах, однако по мере расширения программы он стал появляться и в рекламе, распространяемой электронными СМИ, а также на упаковке компьютерного оборудования.

В ноябре 1991 года Intel начала собственную рекламную кампанию в европейской прессе, одновременно выпустив свой первый рекламный ролик, который транслировался лондонским телевидением. Вскоре теле-реклама прошла и в других странах, как Западной, так и Восточной Европы. Первый телевизионный клип, в котором рекламировались быстродействие, мощь, ценовая доступность продукции Intel, был снят на студии Джорджа Лукаса (George Lucas Industrial) с применением новейших спецэффектов: зритель в стремительном полете пронесся по “внутренностям” компьютера, прежде чем зависнуть над его “сердцем” и “мозгом” – новым процессором Intel i486.

Intel сразу оценила эффективность телевидения с точки зрения донесения содержания программы Intel Inside до максимально широкого круга потребителей. Завершающим штрихом рекламных клипов стала трехсекундная, врезающаяся в память картинка (именуемая аудиовизуальным сигнатурным логотипом), в которой логотип воспроизводится под получившую широкую известность мелодию из пяти нот. Средства, вложенные в маркетинговую кампанию, стали вскоре окупаться с точки зрения растущей осведомленности потребителей о преимуществах продукции Intel. Этому способствовали и широкомасштабные презентации микропроцессоров Pentium (1993). По данным исследования, проведенного Intel в конце 1991 года, только 24 % покупателей ПК в Европе были знакомы с логотипами Intel Inside. Спустя лишь год этот показатель возрос почти до 80 %, а к 1995 году достиг весьма впечатляющей цифры 94 %, оставаясь на столь же высоком уровне и по сей день.

Кампания Intel Inside, открыв новую эру в развитии потребительского рынка продукции, созданной на базе высоких технологий, принесла с собой поистине революционные перемены в сферу сбыта компьютерных компонентов. Увенчавшись колоссальным успехом с точки зрения создания имиджа корпорации Intel (да, по сути дела, и всей компьютерной индустрии), программа Intel Inside призвана обеспечить поддержку новых поколений процессоров Intel на долгие годы вперед. Использо-

вание логотипов Intel Inside принесло большую пользу и OEM-производителям, способствуя расширению рынка сбыта компьютерной продукции.

Тем временем мы стоим на пороге еще более значительных перемен. По мере превращения современного компьютера в сетевой ПК (в полном смысле этого выражения), обладающий богатыми аудиовизуальными возможностями, подключенный к Интернету по самым современным каналам связи, конечный пользователь получит все более совершенные средства, необходимые для жизни и деятельности в эту новую эпоху. С учетом растущего значения Всемирной паутины в качестве мощного средства размещения рекламы, Intel приняла решение расширить действие программы Intel Inside, распространив ее и на World Wide Web наряду с прессой и электронными СМИ. Принятию такого решения способствовал и выпуск нового процессора Pentium 4, а также пожелания многих лицензиатов – участников программы получить большую свободу действий при размещении рекламы.

В ближайшие 3-5 лет корпорация Intel будет параллельно производить 32- и 64-разрядные процессоры. Причем в каждом из этих семейств будут развиваться линейки процессоров для разных применений. Конечно, такое решение определяется ценовой политикой на различные типы процессоров, но постепенно пользователям будут доступны по цене все более и более производительные процессоры.

Для серверных применений корпорация Intel продолжит развитие процессоров Xeon с архитектурой Pentium 4 NetBurst для создания высокопроизводительных систем.

В феврале 2004 года на форуме разработчиков Intel IDF Spring 2004, проходившем в Сан-Хосе, США, исполнительный директор корпорации Intel Крейг Бэррет сделал сенсационное заявление: 32-разрядные серверные процессоры Intel Xeon будут поддерживать 64-разрядные инструкции и работать с 64-разрядными данными. Впервые в истории Intel поддержала технологию, активно продвигаемую ее главным конкурентом, компанией AMD. Как известно, AMD разработала 64-разрядное расширение набора инструкций x86, назвав эту технологию сначала x86-64, а затем AMD64. Уже больше года компания поставляет серверные процессоры Opteron, поддерживающие AMD64, а осенью 2003 года на рынок вышли настольные процессоры Athlon 64. В свою очередь, Intel к лету 2004 года выпустит серверные процессоры Xeon и Xeon MP, совместимые на уровне кода с процессорами Opteron и Athlon 64.

Следует сразу оговориться: процессоры Intel по микроархитектуре, интерфейсу, электрическим и физическим характеристиками не будут совместимы с процессорами AMD – речь не идет о полном клонировании. Будет только реализована поддержка набора команд AMD64, которые Intel называет “64 bit extension” – “64-битные расширения”. Процессоры Intel Xeon смогут работать с данными и адресами разрядностью 64 бит, что позволит им эффективнее обрабатывать большие массивы данных. Это необходимо для решения задач поддержки баз данных, 3D-моделирования, научных и экономических расчетов и т. п. Нынешние 32-разрядные процессоры фактически превратятся в 64-разрядные, но с сохранением полной совместимости с нынешним 32-разрядным ПО.

Планы по внедрению поддержки 64-разрядных команд следующие. Первыми будут процессоры Intel Xeon на ядре Nocona, выходящие летом этого года. Это процессоры, выполненные по техпроцессу 90 нм и имеющие общее с Pentium 4 Prescott ядро. Они могут применяться в рабочих станциях и двухпроцессорных серверах. Об активации 64-разрядных команд у Pentium 4 речь пока не идет. В 2005 году на рынок поступят процессоры Xeon MP на ядре Rotomac. Они ориентированы на серверы с количеством процессоров от 4. Они тоже будут поддерживать 64-битные вычисления. О своем решении поддержать 64-битные версии Xeon заявили такие лидеры рынка серверов, как IBM, Unisys, HP и Dell.

Большие надежды корпорация Intel вполне обоснованно связывает с процессорами, имеющими архитектуру Itanium, которые предназначены для работы с ресурсоемкими приложениями. Они будут поставляться для серверов более высокого уровня, предназначенных для интенсивных вычислений, в то время как Xeon и Xeon MP нацелены на системы нижнего и среднего уровня. Процессоры Itanium по-прежнему не будут совместимы с другими процессорами Intel. Дело в том, что этот 64-разрядный процессор использует принципиально иную архитектуру – EPIC (VLIW). Он может эффективно выполнять только специально скомпилированный код. Стандартное 32-разрядное ПО, предназначенное для процессоров x86, для Itanium требует дополнительной обработки либо аппаратными средствами процессора, либо специальной надстройкой в ядре операционной системы. Все это существенно замедляет скорость работы неоптимизированного ПО. Именно из-за необходимости устанавливать новое ПО, а также из-за высокой стоимости переход на процессоры Itanium происходит медленно. Многие компании предпочитают использовать системы на базе 32-разрядных процессоров. Но им в то же время необходима поддержка 64-разрядных данных и в особенности ад-

ресов (адресное пространство 32-разрядного процессора ограничено 4 Гб). Именно поэтому, чтобы не потерять клиентов, Intel внедрила поддержку 64-разрядных команд без потери совместимости со старым ПО.

Однако в настоящее время продажи процессоров Itanium приносят самую большую прибыль за счет максимальной маржи, которая помогает окупить инвестиции в разработки.

### **3.3. Процессоры фирмы AMD**

AMD – второй после Intel по объему продаж и популярности мировой производитель процессоров для ПК. Ее продукция, находясь практически на одном уровне по производительности, стоит несколько дешевле аналогичных изделий от Intel.

История компании AMD берет свое начало в 1969 году. Именно тогда Дж. Сандерс и семь его единомышленников решили начать новое дело – создать преуспевающее предприятие по производству полупроводников повышенной сложности для электронной промышленности.

На данный момент корпорация AMD – глобальный поставщик интегральных схем для персональных и сетевых компьютеров, а также для рынка средств персональной телекоммуникации. AMD производит микропроцессоры, устройства флэш-памяти и вспомогательные микросхемы для коммуникационного и сетевого оборудования. Продукты компании дают пользователям возможность получать доступ к информации, обрабатывать и передавать ее на все более высоких скоростях.

Корпорация AMD использует производственные мощности в США, Европе, Японии и Азии, а также офисы продаж в крупнейших городах мира. Акции компании котируются на Нью-Йоркской фондовой бирже под обозначением AMD.

**Процессоры AMD K5.** Серьезно отставая от лидера, корпорация AMD выпустила в 1996 году сначала процессоры AMD K5-PR75 и AMD K5-PR90, а чуть позднее AMD K5-PR100 и AMD K5-PR133. Как видно, в маркировке процессоров указывалась не реальная частота, на которой работали процессоры, а PR-рейтинг процессора. Буква “К” в названии процессоров AMD – это сокращение от слова “Krypton” (вспомните древнегреческую мифологию), как бы намек на то, что принципы, заложенные в архитектуру этих процессоров, сокрушат монополию Intel. Разъем – Socket 5. Кэш-память L1 – 24 Кбайт (16 Кбайт для инструкций и 8 Кбайт для данных). Кэш-память L2 расположена на материнской плате и работает на частоте процессорной шины.

**Процессоры AMD K6.** После появления процессоров Pentium MMX корпорация AMD выпустила процессоры AMD K6, в которых была заложена поддержка инструкций MMX. Процессоры выпускались с тактовыми частотами 166, 200, 233 и 266 МГц. Дальнейшим развитием процессора AMD K6 стал AMD K6-2, в архитектуру которого был добавлен модуль для обработки инструкций 3DNow!. Основным назначением такого нововведения была обработка трехмерной графики, а также аудио- и видеоданных. Но следует заметить, что только программы, “знающие” об инструкциях 3DNow!, могли полноценно использовать все ресурсы этого процессора.

Самое приятное, что можно было получить от процессора AMD K6-2, – это то, что при модернизации компьютера с процессором Pentium MMX, установив вместо него AMD K6-2, можно было достичь производительности, которую показывали компьютеры с процессором Pentium II. Конечно, не все системные платы поддерживали процессор AMD K6-2 и не все программы понимали инструкции 3DNow!.

В дальнейшем уже на кристалле процессора AMD K6-3 расположили кэш второго уровня объемом в 256 Кбайт, работающий на тактовой частоте ядра процессора, сделав аналог Pentium III.

### **Процессоры AMD K7.**

Микропроцессор следующего поколения – **K7** (кодовое имя Athlon) был выпущен в июне 1999 года. K7 содержит более 22 млн транзисторов на кристалле площадью 184 мм<sup>2</sup> и изначально производился по технологии 0,25 мкм с 6 слоями металлизации для тактовых частот 500, 550, 600 и 605 МГц. Впоследствии, с переходом на технологию 0,18 мкм, частота была увеличена до 1 ГГц и выше. Напряжение питания микропроцессора составляет 1,6 В.

Процессор размещен в картридже и соединяется с платой через Slot A, разработанный AMD. Athlon и Slot A используют шинный протокол Digital Alpha EV6, который имеет ряд преимуществ по сравнению с GTL+, используемым Intel. Так, EV6 предусматривает возможность использования топологии “point to point” для мультипроцессорных систем. Кроме этого, EV6 работает по переднему и заднему фронту тактирующего сигнала, что при частоте 100 МГц дает эффективную частоту передачи данных 200 МГц и пропускную способность интерфейса 1,6 Гбайт/с. В последующих моделях процессора частота работы шины (эффективная частота) достигала значений 133 (266), а затем и 200 (400) МГц.

**Athlon** – наименование процессоров, созданных на основе архитектур K7, K75, K76, Thunderbird в вариантах SlotA и SocketA. Это высо-

копроизводительные процессоры были ориентированные на сектор компьютеров High End. Вначале процессоры Athlon поддерживали наборы инструкций 3DNow! и MMX, в дальнейшем к ним добавились инструкции SMP (Symmetric Multi-Processing). Последовательно были выпущены процессоры с ядрами K7, K75 и K76, с частотами от 500 до 1000 МГц и кэшем второго уровня 512 Кбайт, который работал на половинной тактовой частоте ядра. Начиная с тактовой частоты ядра в 900 МГц, кэш второго уровня работал на 1/3 частоты ядра. Следующий процессор Athlon с ядром Thunderbird был упакован в корпус, предназначенный для установки в Socket A (Socket 462), который был оригинальной собственной разработкой корпорации AMD. Микропроцессор имел встроенный в ядро кэш второго уровня объемом 256 Кбайт, работающий на полной частоте ядра. Выпускались два варианта процессора – с поддержкой шины 200 и 266 МГц (тактовая частота 100 и 133 МГц). Так как процессоры Athlon уступали по частоте процессорам Pentium 4, то после выхода операционной системы Windows XP процессоры Athlon получили ядро Palomino (технологический процесс – 0,18 мкм) и название Athlon XP (из рекламных соображений). Правда, в маркировке стала указываться не реальная частота ядра процессора, а рейтинг относительно аналогичного по производительности Pentium 4 (“XP” означает “eXtra Perfomance”). Существуют также ядра Athlon XP, такие, как Thoroughbred (технологический процесс – 0,13 мкм), Barton и Thorton. Thoroughbred отличаются от Palomino лишь более совершенным технологическим процессом. Barton же отличается размером кэша (512 Кбайт) и поддержкой шины 333 и 400 МГц. Thorton – это фактически Barton с урезанным до 256 Кбайт кэшем L2. Для серверных применений предназначен Athlon MP, а для ноутбуков – Athlon 4.

**Duron** – наименование линейки процессоров, ориентированных на сектор компьютеров начального уровня. Они являются конкурентами процессоров Celeron, имеют меньшую цену и большую производительность при равных рабочих частотах. Процессоры Duron выпускались в трех вариантах. Для тактовой частоты от 600 до 950 МГц – с упрощенным ядром Thunderbird, а для частот выше 1 ГГц используются ядра Palomino (процессоры получили название Morgan) и Thoroughbred.

В процессорах Duron была уменьшена тактовая частота, а кэш второго уровня сокращен до 64 Кбайт. Шина данных работала на тактовой частоте 100 МГц (эффективная частота 200 МГц). Для процессоров



Duron был оставлен процессорный разъем SocketA, разработанный для процессоров Athlon и Athlon XP.

В 2003 году AMD возродила линейку Duron, выпустив Duron с частотой 1400 и 1600 (частота шины 266 МГц), который фактически является Thoroughbred с урезанным до 64 Кбайт кэшем второго уровня.

**Архитектура AMD64** повышает производительность многих приложений за счет перевода широко распространенных компьютерных технологий с 32-х на 64-разрядную архитектуру. Процессоры с архитектурой AMD64, такие, как AMD Opteron и AMD Athlon 64, совместимы с современными аппаратными и программными средствами, что облегчает переход к следующему ключевому этапу в развитии ПК, рабочих станций, серверов и суперкомпьютерных кластеров. Технология AMD64 обеспечивает возможность одновременного выполнения 32-разрядного и 64-разрядного кода с высокой производительностью.

**Процессоры AMD Opteron.** 24 апреля 2002 года компания AMD объявила о планах выпуска процессоров 8-го поколения для рабочих станций и серверов высшего уровня. Точно так же, как и у конкурентов, этот процессор был ранее известен публике под рабочим названием Hammer (в переводе с англ. – кувалда). Для продвижения на рынке корпорация AMD присвоила ему торговую марку AMD Opteron.

В процессоре Opteron используется технология HyperTransport, которая представляет собой высокоскоростную, высокопроизводительную связь типа “точка-точка”. В первую очередь эта технология направлена на повышение скорости обмена между чипами в персональном компьютере, что требует введения нового типа шины данных (примерно в 48 раз быстрее).

**Athlon 64, Athlon 64 FX.** Процессор Athlon 64 3200+ (Athlon 64 3400+) для работы с Socket 754 системными платами, оборудован одноканальным интегрированным контроллером памяти с поддержкой DDR400, обладает реальной тактовой частотой 2,0 (2,2) ГГц; объем кэша L1 равен 128 Кб, кэша L2 – 1 Мб.

Процессор Athlon 64 FX с реальной тактовой частотой 2,2 ГГц, в свою очередь, предназначен для работы с Socket 940 платами. Чип поддерживает registered память DDR400, кэш L1 имеет объем 128 Кб, кэш L2 – 1 Мб. Все чипы производятся с соблюдением норм 0,13 мкм техпроцесса на фабрике компании Fab30 в г. Дрездене (Германия).

Одним из интересных параметров новых процессоров является их энергопотребление: соответственно 85 Вт и 89 Вт у AMD Athlon 64 3200+ и AMD Athlon 64 FX-51.

Микропроцессор Athlon 64 FX отличается от Opteron только частотой, которая для модели FX-51 составляет 2,2 ГГц. Этот процессор AMD позиционирует как high-end настольную модель. Несмотря на то, что между контактами в сетке у обоих разъемов одинаковое расстояние в 1,27 мм, Socket 754 не является подмножеством Socket 940, поскольку его контакты расположены в квадрате 29 на 29 мм против 31 на 31 мм у 940-го. Поэтому в отличие от известной пары i865/i875 и i848 от компании Intel производителям пришлось создавать разный дизайн плат для этих продуктов.

В сводной сравнительной табл. 5 приведены параметры некоторых новых процессоров, которые претендуют на место в системном блоке настольного ПК.

Таблица 5

**Параметры процессоров фирмы AMD**

Параметры	Athlon XP	Athlon 64	Athlon 64 FX	Opteron
Разъем	Socket A	Socket 754	Socket 940	Socket 940
Рейтинг / модель	3200+	3400+	FX-51	146
Частота	2,2 ГГц	2,2 ГГц	2,2 ГГц	2,0 ГГц
Шина	3,2 Гб/с	6,4 Гб/с	6,4 Гб/с	6,4 Гб/с
Память, скорость	До 6,4 Гб/с	До 3,2 Гб/с	До 6,4 Гб/с	До 5,3 Гб/с
L1	I: 64 Кб D: 64 Кб	I: 64 Кб D: 64 Кб	I: 64 Кб D: 64 Кб	I: 64 Кб D: 64 Кб
L2	512 Кб	1024 Кб	1024 Кб	1024 Кб

В марте 2004 года компания AMD выпускает на рынок следующие версии процессоров: Athlon 64 FX-53 (0,13 мкм техпроцесс с SOI, Socket 939, тактовая частота 2,4 ГГц, поддержка двухканальной памяти, 1 Мбайт кэша L2), Athlon 64 3400+ (0,13 мкм техпроцесс с SOI, Socket 939, тактовая частота 2,2 ГГц, поддержка одноканальной памяти, 1 Мбайт кэша L2), Athlon 64 3700+ (0,13 мкм техпроцесс с SOI, Socket 939, тактовая частота 2,4 ГГц, поддержка одноканальной памяти, 1 Мбайт кэша L2).

Модель разъема Socket 939 под 64-битные процессоры отличается от Socket 940 отсутствием контакта АК2 (поддержка многопроцессорных конфигураций). Процессоры с разъемом Socket 940 – “двухканальные” в терминах работы с памятью, под Socket 754 – обычные, с контроллером на один канал, т. е. процессоры под Socket 939 занимают условную middle-range позицию: быстро работают с памятью, но в двухпроцессор-

ных системах использоваться не могут. Процессоры Athlon 64 работают на более простых по дизайну платах и поддерживают обычную память DDR SDRAM. Но у них активирован только один из двух 64-разрядных каналов памяти, встроенных в ядро. Из-за этого производительность систем на базе Athlon 64 оказывается ниже, чем производительность систем на базе Athlon 64 FX и Opteron.

### **3.4. Микропроцессоры компаний Cyrix, Centaur Technology и Transmeta**

Третье место после Intel и AMD на рынке микропроцессоров с архитектурой x86 занимают микропроцессоры семейства Cyrix. Не претендуя на лидерство в производительности, эти микропроцессоры тем не менее занимают устойчивую позицию на рынке микропроцессорных систем, в секторе систем нижней ценовой категории, благодаря сбалансированным значениям таких характеристик, как производительность, энергопотребление, стоимость.

В конце 1990-х годов на рынок микропроцессоров вышла компания VIA – известный производитель чипсетов. Предпосылкой к этому послужило приобретение ею компаний Cyrix и Centaur Technology (микропроцессорное подразделение компании IDT). Последняя известна как разработчик микропроцессоров WinChip с архитектурой x86. Новые микропроцессоры компании VIA, таким образом, воплотили в себе лучшие качества микропроцессорных архитектур Cyrix и WinChip. Однако в настоящее время компания VIA удерживает лишь 2 % рынка МП.

Свои первые микропроцессоры компания Transmeta представила в начале 2000 года. Микропроцессорное семейство, получившее название Crusoe, отличается оригинальной архитектурой, основанной на нескольких запатентованных Transmeta-решениях. Основной особенностью данных микропроцессоров в архитектурном плане является динамическое преобразование двоичного кода программы во внутренний VLIW-код ядра с помощью программно-аппаратного компонента, названного разработчиком преобразователем кода (Code Morphing). Программная часть преобразователя кода является загружаемой (загружается при инициализации процессора из flash ROM в SDRAM-память) и может быть изменена для настройки на новую входную систему команд или новое процессорное ядро. Существующие реализации микропроцессора работают с командами x86, однако нет принципиальных ограничений для настройки микропроцессора и на другие системы команд.

## 4. ПРОЦЕССОРЫ ФИРМЫ MOTOROLA

---

Американец Пол Галвин основал компанию Motorola в 1928 году. Он оказался тем человеком, который свел воедино два гигантских изобретения человечества: автомобиль и радио. В его конструкции радиоприемник размещался в моторном отсеке, а громкоговоритель был укреплен под приборной панелью. Приемник питался от аккумулятора. Новизна его идеи вызвала большой интерес, и изобретатель полностью ушел в бизнес установки радиоприемников в автомобилях.

Первоначально компания была названа Galvin Manufacturing Corporation, но в 1947 году компания сменила свое название на Motorola, для того чтобы потребители более отчетливо идентифицировали торговую марку Motorola с названием компании. Название компании является комбинацией слов motor (ехать на автомобиле) и Victrola (марка радиоприемника). В 1956 году был принят новый логотип Motorola в виде буквы M, напоминающей летучую мышь.

Стратегия деятельности компании основана на развитии четырех “технологических платформ”: радиосвязи, радиокомпонентов, систем контроля и управления, компьютерной техники. В настоящее время компания производит:

- компьютеры, микропроцессоры;
- оборудование сотовой телефонии;
- системы двухсторонней радиосвязи с подвижными и стационарными объектами (транкинговая радиосвязь);
- системы поискового радиовызова (пейджинга);
- системы передачи данных по проводам и радиоканалам;
- полупроводниковые приборы и комплектующие;
- электронную аппаратуру для правительственных учреждений, аэрокосмических аппаратов, автомобильной и промышленной электроники;
- оборудование для передачи данных, обработки и использования информации.

В начале 70-х годов фирма Motorola в рамках расширения сферы своей деятельности начала разработку своего первого 8-разрядного микропроцессора – 6800. В отличие от фирмы Intel, выпустившей свой первый микропроцессор тремя годами раньше и связанной необходимостью обеспечения совместимости новых МП с первыми разработками, Motorola начала с “чистого листа”, учитывая последние достижения в

области миникомпьютеров и недостатки первых моделей МП Intel. Motorola и Intel выпустили свои первые “классические” модели МП – 6800 и 8080 – приблизительно в одно и то же время, в 1974 году. На этот момент на рынке МП существовало около 20 моделей МП различных фирм, но 6800 быстро стал основным конкурентом 8080 благодаря некоторым реализованным в нем важным новшествам, например наличию только одного питающего напряжения и одновременному выпуску вспомогательных периферийных контроллеров для данного процессора. Аналогично истории фирмы Intel, уйдя из которой основной разработчик МП 8080 создал процессор Z-80, захвативший основную часть рынка 8080, разработчик 6800 также покинул фирму Motorola и создал новый МП на базе архитектуры 6800, названный 6502 и быстро обогнавший по популярности базовую модель.

В отличие от Z-80, который содержал 83 новые команды, система команд 6502 осталась почти без изменения, однако 6502 имел ряд схемотехнических усовершенствований, снижавших стоимость построенной на базе него системы.

Таким образом, борьба разворачивалась не столько между конкретными фирмами, сколько между двумя архитектурами, или семействами, и основополагающими факторами, влияющими на это соперничество, можно считать следующие:

- МП с архитектурой 8080 (с доминированием Z-80) поддерживались единственной стандартной операционной системой (CP/M), что позволяло разрабатывать программное обеспечение, совместимое для аппаратного обеспечения различных производителей, и ускоряло распространение и того и другого;
- МП семейства 6800 (с доминированием 6502) были проще в программировании и имели более высокое быстродействие.

В результате каждое семейство получило большее распространение в своей области:

- семейство 8080 победило на рынке коммерческих приложений благодаря наличию стандартной операционной системы CP/M, позволяющей запускать разнообразные прикладные программы на платформах разных производителей;
- семейство 6800 захватило рынок персональных компьютеров с повышенными требованиями к скорости обработки графических изображений и звука (производительность МП 6502 с тактовой частотой 2 МГц была в среднем на 20 % выше, чем у Z-80 с тактовой частотой 4 МГц). Специфика данного рынка приводила

к тому, что каждый производитель фактически разрабатывал свою операционную систему, оптимизированную по быстродействию для решения его специфических задач. Поэтому количество производителей аппаратного обеспечения на базе МП этого семейства было значительно меньшим (наиболее известные из них – Apple, Commodore и Atari). Кроме того, МП этого семейства более активно применялось для встроенного управления.

С дальнейшим развитием технологии и повышением требований к быстродействию МП стала сказываться ограниченность 8-разрядной архитектуры, на смену которой уже спустя четыре года постепенно приходит 16-разрядная, представленная МП 8086 фирмы Intel (1978 год) и МП 68000 фирмы Motorola (1979 год). И опять области использования МП двух фирм разделились похожим образом:

- Intel сохранил лидерство на рынке коммерческих систем благодаря стандартной операционной системе MS-DOS. Наиболее крупным пользователем процессоров Intel стала фирма IBM;
- Motorola лидировала в областях с повышенными требованиями к быстродействию как для рабочих станций, так и для персональных компьютеров с повышенными графическими возможностями (таких, например, как Macintosh фирмы Apple). Несмотря на преобладающее использование ОС UNIX, наличие большого количества других несовместимых операционных систем ограничивало более широкое распространение данного семейства.

Нельзя не отметить еще одно важное различие конкурирующих архитектур, проявившееся через некоторое время. Провозглашенная фирмой Intel приверженность к совместимости с предыдущими моделями МП обернулась неожиданными проблемами. Одной из них стала сложность адресации МП этой фирмы памяти объемом более 640 Кбайт и особенно свыше 1 Мбайта. При этом уже первый 16-разрядный МП фирмы Motorola – 68000 – имел возможность линейной (без разбиения на сегменты, как МП 8086 фирмы Intel) адресации до 16 Мбайт памяти, при этом архитектура этого МП, содержащего внутреннюю 32-разрядную шину адреса, позволяла легко расширить этот диапазон до 4 Гбайт. В связи с этим положение МП Motorola на рынке устройств с повышенными требованиями к скорости работы с графикой продолжало укрепляться.

В середине 80-х годов Motorola и Intel выпустили полностью 32-разрядные МП 68020 (68030) и 80386 соответственно. Наметившиеся ранее тенденции деления областей применения МП этих фирм сохранились – семейство процессоров 80x86 фирмы Intel продолжает лидиро-

вать в коммерческих приложениях за счет большого объема совместимого программного обеспечения, а семейство 680х0 фирмы Motorola – в устройствах, требующих повышенного быстродействия при обработке больших объемов информации (например, Multimedia, издательские системы, научные приложения), а также в устройствах скоростного управления в реальном масштабе времени (например, в контроллерах VME и некоторых других). Появившиеся затем усовершенствованные модели обоих семейств (80486 и Pentium у Intel, 68040 и 68060 у Motorola) практически не изменили общей картины. Особого же внимания заслуживает момент, когда окончательно стала очевидной ограниченность основополагающего принципа построения обоих семейств – архитектуры CISC (complex instruction set computer, компьютер со сложным набором команд), а также преимущества противоположного подхода – архитектуры RISC (reduced instruction set computer, компьютер с уменьшенным набором команд). Отметим, что, в то время как Intel продолжает следовать концепции CISC, Motorola параллельно разработала и выпустила на рынок сначала семейство RISC-процессоров 88000, а затем, совместно с фирмами IBM и Apple, разработала и начала активное внедрение революционного поколения RISC-процессоров семейства PowerPC.

Динамика развития первых процессоров от Motorola представлена на рис. 23.

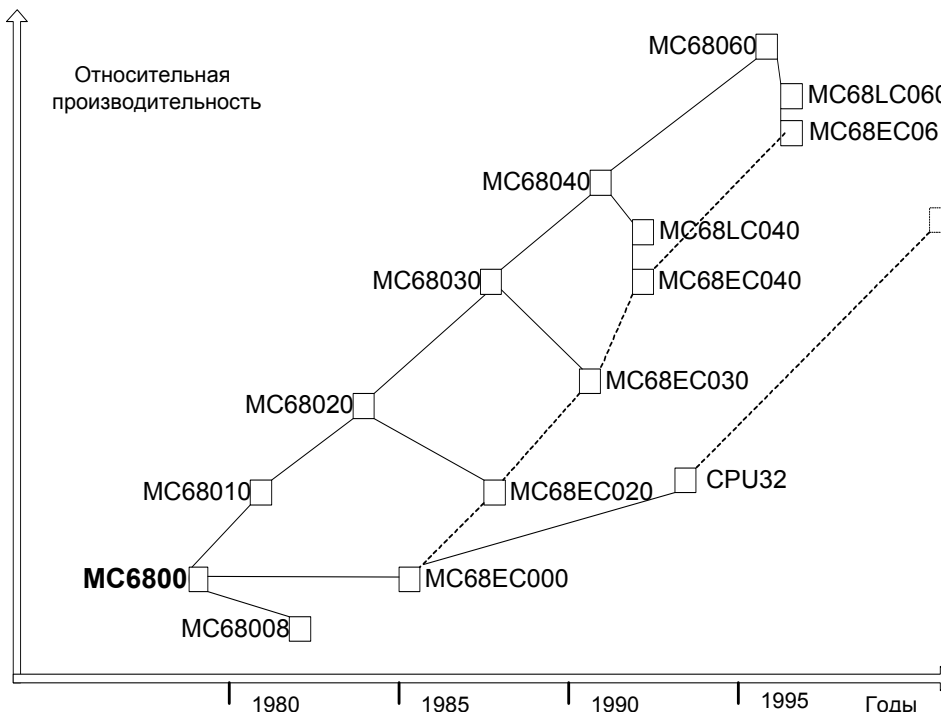


Рис. 23. Динамика развития и относительная производительность первых процессоров фирмы Motorola

Сравнительные характеристики основных процессоров семейства М68000 приведены в табл. 6.

Таблица 6

**Сравнительные характеристики процессоров семейства М68000**

	68000	68020	68030	68040	68060
Производительность					
- MIPS	1,6	5,5	12	40	100
- MFLOPS	–	0,25	0,5	3,5	13
Адресное пространство	16 Мбайт	4 Гбайт	4 Гбайт	4 Гбайт	4 Гбайт
Шина данных	16 бит	32 бита	32 бита	32 бита	32 бита
Тактовая частота	8-16 МГц	16-33 МГц	16-50 МГц	25&33 МГц	50& 66МГц
Кэш-инструкций	–	256 байт	256 байт	4 Кбайт	8 Кбайт
Кэш-данных	–	–	256 байт	4 Кбайт	8 Кбайт
Пакетный режим передачи			16 байт (чтение)	16 байт (чтение/запись)	16 байт (чтение/запись)
Регистры общего назначения	16	16	16	16	16
Режимы адресации	14	18	18	18	18
Устройство управления памятью	–	–	+	+	+
Устройство с плавающей точкой	68881*	68881**	68881/ 68882**	внутреннее	внутреннее

\* подключение через магистраль системы.

\*\* подключение через сопроцессорный интерфейс.

На основе МС68000 MOTOROLA создала семейство мощных однокристалльных процессоров М68К. За МС68000 последовали МС68008, МС68010, МС68020, МС68030, МС68040, МС68060 (рис. 23).

Еще одну ветвь семейства М68К составляют интегральные процессоры (Integrated Processors) семейства М68300, высокопроизводительные микроконтроллеры, управляемые процессором ядром на основе процессоров семейства М68000. В качестве процессорного ядра интегральных процессоров М68300 используются МС68000, МС68ЕС000 (буквы ЕС означают Embedded Control), а также специально разработанное ядро СРУ32, поддерживающее все функции МС68010 и большинство МС68020. В дальнейшем в качестве ядра интегральных процессоров предполагается использовать МС68ЕС060.



Основные концепции этого семейства были заложены в первом же процессоре семейства – МС6800. Одной из важнейших особенностей процессоров этого семейства, имевшейся уже в МС68000, является обеспечение защиты информации от несанкционированного доступа путем организации возможности работы в одном из двух режимов: пользователя, супервизора.

В режиме пользователя (или что то же самое – на уровне привилегии пользователя) программе были доступны регистры программной модели пользователя (регистры общего назначения, программный счетчик и т. д.) и большая часть инструкций.

В режиме супервизора в дополнение к регистрам программной модели пользователя становились доступны и регистры управления, которые составляли дополнение программной модели супервизора к программной модели пользователя, а также дополнительные инструкции, влияющие на безопасность системы. Последующие процессоры семейства М68000 расширяют программную модель супервизора новыми регистрами, служащими для поддержки новых устройств, вводимых в состав процессора: внутренних кэшей, устройства управления памятью, устройства с плавающей точкой и т. д.

Начало перехода на микропроцессоры с RISC архитектурой связано с выпуском в 1988 году микропроцессоров семейства 88000. Они были предназначены для таких прикладных задач, как работа в многопроцессорном режиме и обработка графики с высоким быстродействием. Дальнейшим развитием микропроцессоров RISC архитектуры является MPC 6xx (PowerPC), начало разработок которого было положено в октябре 1991 года, когда фирмы IBM, Motorola и Apple Computers объявили об организации консорциума для совместной разработки и внедрения RISC-микропроцессоров новой архитектуры. Их прототипом был выбран процессор Power, используемый в широко распространенной рабочей станции RS/6000, которая выпускалась компанией IBM.

При разработке архитектуры PowerPC при сохранении совместимости с RS/6000 было сделано несколько изменений в следующих направлениях:

- упрощение архитектуры с целью ее приспособления для реализации дешевых однокристалльных процессоров;
- устранение команд, которые могут стать препятствием повышения тактовой частоты;
- устранение архитектурных препятствий суперскалярной обработке и внеочередному выполнению команд;

- добавление свойств, необходимых для поддержки симметричной многопроцессорной обработки;
- добавление новых свойств, считающихся необходимыми для будущих прикладных программ;
- ясное определение “архитектуры” и “реализации”;
- обеспечение длительного времени жизни архитектуры путем ее расширения до 64-битовой.

Для решения задачи выпуска новых процессоров были сделаны крупные инвестиции (около 1 млрд. долл.) и построен новый центр проектирования в г. Остин (Техас), открытый в мае 1992 года. Штат центра составили 300 ведущих специалистов из компаний IBM и Motorola.

Первым на рынке был объявлен процессор 601, предназначенный для использования в настольных рабочих станциях компаний IBM и Apple. За ним последовали кристаллы 603 для портативных и настольных систем начального уровня и 604 для высокопроизводительных настольных систем. Далее Motorola разработала улучшенные микропроцессоры 8240 и 8245, которые вместе с микропроцессорами 601–604 составили семейство G2.

Разработка семейства G3 началась в 1999 году с микропроцессора 740 и продолжилась микропроцессорами 750 и 755, предназначенными прежде всего для использования во встроенных системах. На данный момент современным семейством микропроцессоров PowerPC является G4.

В процессорах PowerPC реализован принцип выделения отдельных ресурсов для решения задач пользователя и супервизора (операционной системы). В соответствии с этим принципом архитектура PowerPC содержит регистры, входящие в модели пользователя или супервизора, а также имеет ряд привилегированных команд, выполняемых только в режиме супервизора.

В регистровую модель пользователя, которая является общей для всего семейства PowerPC, входят:

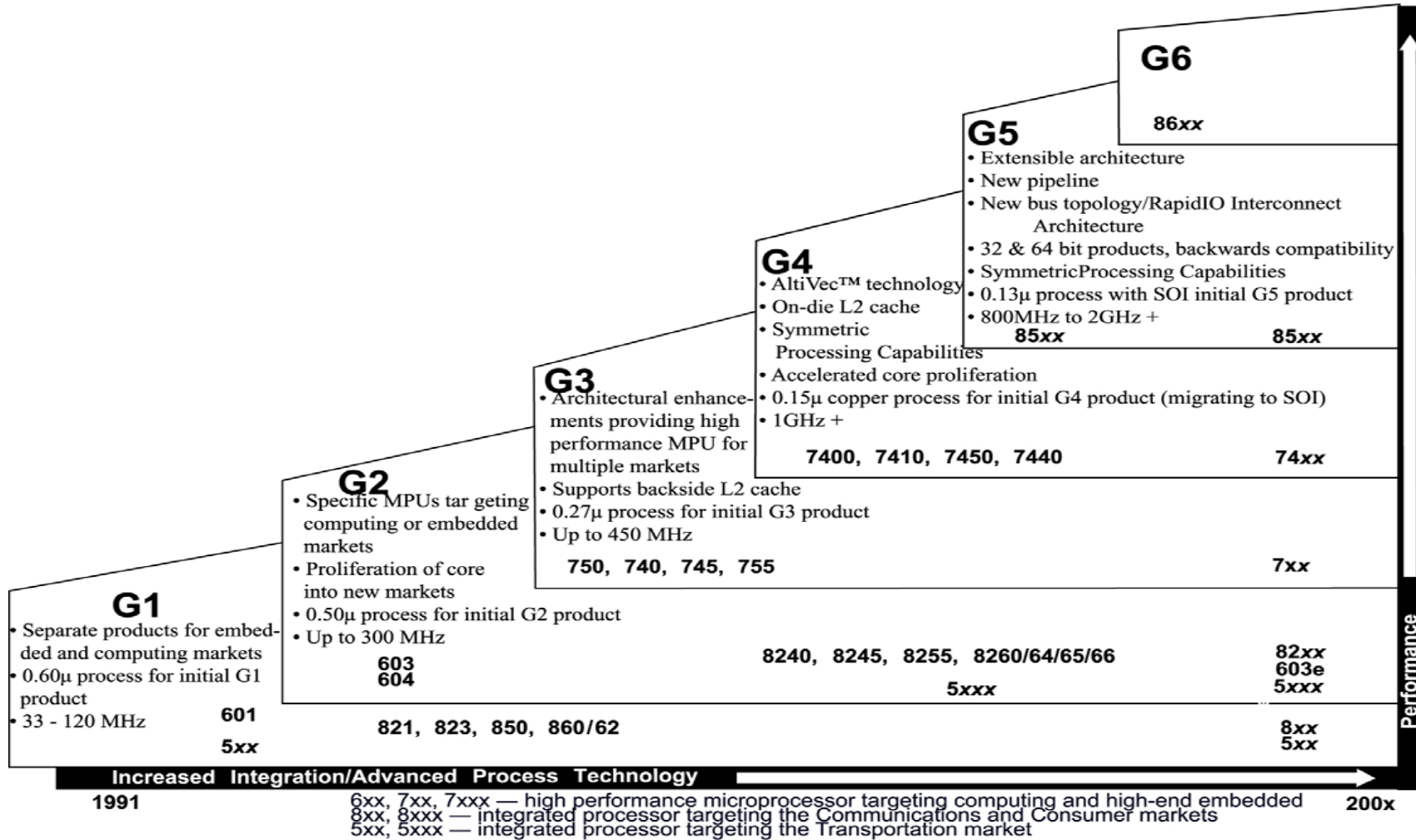
- тридцать два 32-разрядных регистра общего назначения GPR31-0 для хранения целочисленных операндов;
- тридцать два 64-разрядных регистра FPR31-0 для хранения операндов с плавающей точкой;
- 32-разрядные регистры условий (признаков) CR и состояния при обработке чисел с плавающей точкой FPSR;
- 32-разрядные регистры XER, LR, CTR, используемые при обработке исключений.

Эта регистровая модель не содержит программного счетчика PC и указателя стека SP. Отсутствие в модели PC связано с тем, что процессоры PowerPC не выполняют команд записи или чтения программного счетчика. Эти процессоры не выполняют также операций со стеком (в случае необходимости стек реализуется программно), поэтому не содержат SP.

В настоящее время имеется несколько вариаций процессора PowerPC, обеспечивающих потребности портативных изделий и настольных рабочих станций, но это не исключает возможность применения этих процессоров в больших системах. Стратегия развития МП фирмы Motorola, базирующихся на архитектуре PowerPC, приведена на рис. 24. Сравнительные характеристики семейств микропроцессоров G2, G3 и G4 приводятся в табл. 7.

В преддверии эры портативной электроники неудивительно также, что Motorola активизирует разработку новых семейств RISC-микропроцессоров, характеризующихся пониженным энергопотреблением, компактным кодом и высоким быстродействием. К ним относятся семейство **ColdFire с масштабируемой архитектурой**, а также новейшее семейство **M-CORE со сверхнизким потреблением**. Основанный на концепции переменной длины команд, ColdFire сочетает архитектурную простоту стандартного 32-разрядного RISC-процессора с экономией памяти. При этом система команд и программная модель, очень похожие на МП семейства 68К, позволяют пользователям 68К легко осуществить переход к повышенной производительности RISC-семейства.

В последнее время наибольшее внимание Motorola уделяет микропроцессорам и интегрированным процессорам для разнообразных встроенных систем управления и персональных вычислительно-коммуникационных устройств. Стратегию развития МП фирмы Motorola можно наблюдать на рис. 24.



## Сравнительные характеристики семейств микропроцессоров G2, G3 и G4

	G2		G3				G4		
	603e	8245	740		750		755	7400	7450
	200–300 MHz	266–333 MHz	200–266 MHz	300–333 MHz	200–266 MHz	300–400 MHz	300–400 MHz	350–500 MHz	533–733 MHz
Motorola Names	603ePID7t, 603r	MPC8245	MPC740 PID8t	MPC740 PID8q	MPC750 PID8t	MPC750 PID8q	MPC755	MPC7400	MPC7450
CPU Speed – Internal	200 MHz 266 MHz 300 MHz	250 MHz 300 MHz	200 MHz 233 MHz 266 MHz	300 MHz 333MHz	200 MHz 233 MHz 266 MHz	300 MHz 333 MHz 366 MHz 400 MHz	300 MHz 350 MHz 400 MHz	350 MHz 400 MHz 450 MHz 500 MHz	533 MHz 600 MHz 667 MHz 733 MHz
Bus Interface	64- & 32-bit modes	64-bit memory bus 32-bit PCI bus	64 bits	64 bits	64 bits	64 bits	64- & 32-bit modes	64 bits	64 bits
Instructions per Clock	3 (2+branch)	3 (2+branch)	3 (2+branch)	3 (2+branch)	3 (2+branch)	3 (2+branch)	3 (2+branch)	3 (2+branch)	4 (3+branch)
On-chip caches	L1: 16 Kbyte inst 16 Kbyte data	L1: 16 Kbyte inst 16 Kbyte data	L1: 32 Kbyte inst 32 Kbyte data	L1: 32 Kbyte inst 32 Kbyte data	L1: 32 Kbyte inst 32 Kbyte data	L1: 32 Kbyte inst 32 Kbyte data	L1: 32 Kbyte inst 32 Kbyte data	L1: 32 Kbyte inst 32 Kbyte data	L1: 32 Kbyte inst 32 Kbyte data L2: 256 Kbyte
Backside Cache Sup- port	–	–	–	–	L2: 256, 512 Kbyte 1 Mbyte	L2: 256, 512 Kbyte 1 Mbyte	L2: 256, 512 Kbyte 1 Mbyte	L2: 512 Kbyte 1 or 2 Mbyte	L3: 1 or 2 Mbyte
Core-to-L2 Fre- quency Divisions	–	–	–	–	1:1, 1.5:1, 2:1, 2.5:1,3:1	1:1, 1.5:1, 2:1, 2.5:1, 3:1	1:1, 1.5:1, 2:1, 2.5:1, 3:1	1:1, 1.5:1, 2:1, 2.5:1, 3:1, 3.5:1, 4:1	2:1, 2.5:1, 3:1, 3.5:1, 4:1, 5:1, 6:1
Package	255CBGA-all; 255PBGA@200	352 TBGA	255 CBGA	255 CBOA	360 CBGA	360 CBGA	360 PBGA	360 CBGA	483 CBGA
Process	0.29μ 5LM	0.25μ 5LM	0.29μ 5LM	0.25μ 5LM	0.29μ 5LM	0.25μ 5LM	0.22μ 5LM	0.18μ 5LM	0.13μ 5LM
Voltage	3.3V i/o 2.5V int	3.3V i/o 1.8V int	3.3V i/o 2.6V int	3.3V i/o 1.9V int	3.3V i/o 2.6V int	3.3V i/o 1.9V int	1.5/3.3V i/o 2.0V int	1.8/2.5/3.3V i/o 1.8/2.15V int	1.8/2.5 i/o 1.6–1.8V int
Execution Units	Integer Float Branch Load/Store System	Integer Float Branch Load/Store PCI, DMA, Memory Control	Integer (2) Float Branch Load/Store System	Integer (2) float Branch Load/Store System	Integer (2) Float Branch Load/Store System	Integer (2) Float Branch Load/Store System	Integer (2) Float Branch Load/Store System	Integer (2) Float Vector Branch Load/Store System	Integer (4) Float Vector Branch Load/Store System

## **5. УСТРОЙСТВО ПЕРСОНАЛЬНОГО КОМПЬЮТЕРА**

---

### **5.1. Состав типового компьютера**

Персональный компьютер с технической точки зрения можно определить как единую систему, представляющую собой набор сменных компонентов, соединенных между собой стандартными интерфейсами. Обычно под набором комплектующих, объединенных понятием “типовой персональный компьютер”, понимают следующий их состав:

- Корпус с блоком питания;
- Системная (материнская) плата (motherboard);
- Процессор (CPU – Control Processor Unit);
- Оперативная память (RAM – Random Access Memory);
- Видеокарта;
- Монитор;
- Жесткий диск (HDD – Hard Disk Drive);
- Клавиатура (Keyboard);
- Мышь (Mouse);
- Дисковод CD-ROM (CD-RW, DVD);
- Дисковод гибких дисков (FDD – Floppy Disk Drive);
- Звуковая карта (Soundcard);
- Модем;
- Сетевая карта;
- Источник бесперебойного питания (UPS).

Другие устройства, как то: принтеры, сканеры, дигитайзеры, видео- и фотокамеры, джойстики и прочие, по отношению к компьютерной системе являются внешними.

Опросы общественного мнения в российском секторе Интернета, проводимые на серверах, посвященных компьютерам, говорят о том, что 70 % опрошенных заявляют о готовности собрать компьютер своими руками и лишь 10 % предпочитают приобрести готовую модель (прочие 20 % еще сомневаются).

### **5.2. Структура персонального компьютера**

Структура персонального компьютера с PCI-ISA и AGP шинами приведена на рис. 25.

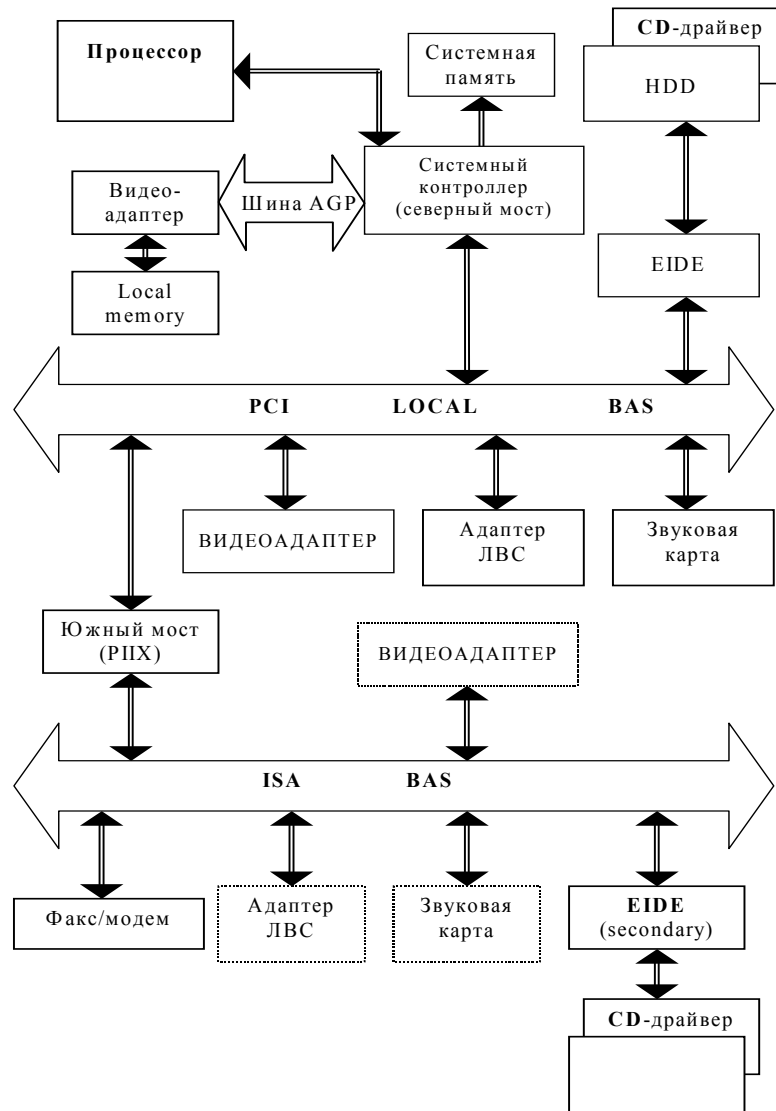


Рис. 25. Структура ПЭВМ с мостовой архитектурой чипсета

Как следует из рисунка, структура материнской платы ПК определяется чипсетом (chipset). Чипсет – это набор микросхем, который обеспечивает работу процессора, системной шины, интерфейсов взаимодействия с оперативной памятью и другими компонентами компьютера. По современным архитектурным канонам чипсет, как правило, состоит из двух микросхем. Материнская плата, структура которой представлена на рисунке, содержит две “базовые” микросхемы, которые в англоязычной компьютерной литературе принято называть соответственно “North Bridge” (северный мост) и “South Bridge” (южный мост). Первая из них обычно обеспечивает управление шиной AGP, шиной системной памяти, шиной PCI и взаимодействие с системной шиной процессора. Южный мост управляет интерфейсами IDE, USB, ACPI, IEEE1284, включает мост

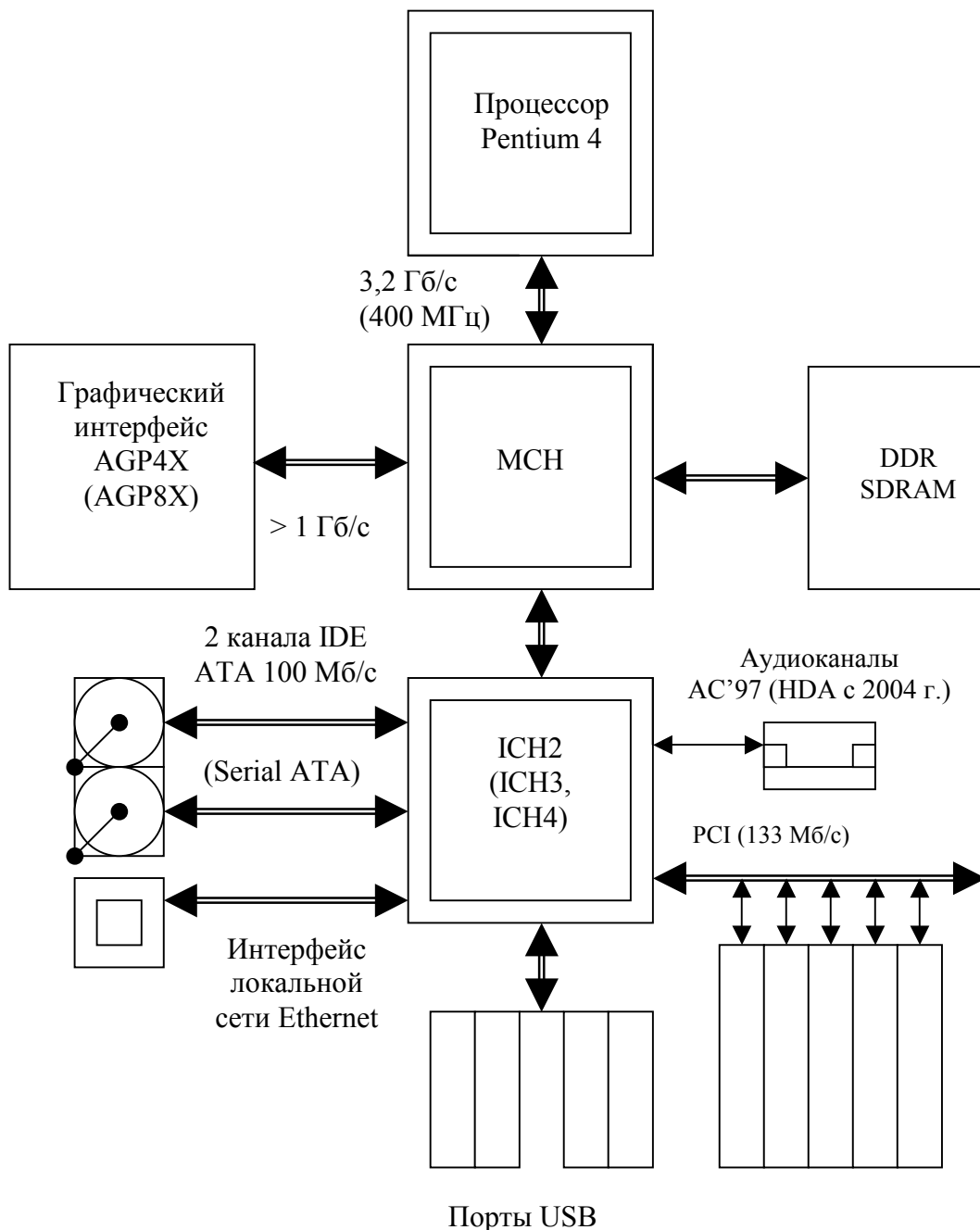


Рис. 26. Структура современного ПК с хабовой архитектурой

ISA-PCI, контроллер клавиатуры, мыши, FDD. Оба моста соединены шиной PCI.

Новейшие системные наборы построены по другому принципу и имеют так называемую хабовую (узловую) архитектуру. Микросхемы (хабы – узлы) составляют его основу (рис. 26). Контроллер памяти (MCH – memory controller hub) управляет шинами: системной, памяти, AGP, хабовой (соединяющей все контроллеры). Контроллер ввода-



вывода (ICH – I/O controller hub) управляет интерфейсами PCI, USB, IDE, клавиатуры, мыши, АС'97 и др.

Собственно говоря, можно интегрировать чипсет вместе с процессором на один полупроводниковый кристалл и получить так называемую однокристальную систему (system-on-chip), но пока что при построении ПЭВМ это не выгодно, что убедительно продемонстрировал Intel, отказавшись от разработки Timna.

### 5.3. Материнские платы

Системная плата (Systemboard, Motherboard) – основа системного блока, содержит следующие компоненты, определяющие архитектуру компьютера:

- Процессор (ы) и сопроцессор;
- Кварцевый генератор синхронизации, обеспечивающий тактирование системной платы;
- Схему формирования сброса системы по сигналу PowerGood от блока питания или кнопки Reset. Дополнительный стабилизатор напряжения питания для низковольтных процессоров VRM (Voltage Regulation Module);
- Память: постоянную (ROM или Flash Bios), оперативную, кэш;
- Обязательные системные средства ввода-вывода;
- Интерфейсные схемы системных и локальных шин.

Современные платы строятся на основе чипсетов (Chipsets) – наборов из нескольких БИС, реализующих все необходимые функции. Форм-фактор или типоразмер системной платы определяет ее размеры, тип разъема питания, расположение элементов крепления (отверстий, клипсов), размещение разъемов различных интерфейсов и т. д. Требования к максимальным размерам системных плат приведены ниже.

<i>Наименование</i>	<i>Ширина, мм</i>	<i>Глубина, мм</i>
ATX	305	244
Mini ATX	284	208
Micro ATX	244	244
Flex ATX	229	191
AT	305	330
Baby AT	216	330
NLX	229	345
LPX	229	330
Mini LPX	229	279

Формфактор АТХ был предложен фирмой Intel еще в 1995 году. С тех пор приобрел широкую популярность. К настоящему моменту большинство плат для процессоров производства Intel, AMD выпускаются в формате АТХ. К его новым по сравнению с АТ возможностям относятся: размещение портов ввода-вывода на системной плате, встроенный разъем мыши типа PS/2, расположение IDE-разъемов и разъемов контроллера дисководов ближе к самим устройствам (благодаря повороту платы на 90 градусов); перемещение гнезда процессора с передней части платы на заднюю, рядом с блоком питания; использование единого 20-контактного разъема питания, вместо двух отдельных у АТ, предусмотрена возможность явления режимами работы блока питания со стороны контроллера системной платы. Если в АТ-платах для получения напряжения питания процессоров 3,3 В использовался отдельный стабилизатор, установленный на материнской плате, в АТХ-корпусах оно вырабатывается блоком питания.

#### 5.4. Чипсеты

По современным архитектурным канонам чипсет состоит из двух микросхем. Вполне возможно, что в скором будущем эти два кристалла объединятся в одну, но пока экономически и технологически выгоднее их разделять.

Две составляющие чипсета для “старых” процессоров получили название “северный мост” (он же Host Bridge) и “южный мост” (PCI-to-ISA Bridge). **Северный мост** непосредственно соединен с процессором специальной шиной, которая называется системной (FSB – Front Side Bus). FSB имеет ширину 64 бит (или 8 байт). У Intel эта шина называется GTL+ (AGTL+), у AMD – EV6. С другой стороны северный мост соединен с оперативной памятью (для чего содержит контроллер памяти), с третьей стороны он соединяется с шиной AGP (тоже при помощи соответствующего контроллера) и таким образом обеспечивает вывод на экран. И, наконец, с четвертой стороны северный мост связан с шиной PCI. **Южный мост** находится по другую сторону шины PCI и общение с процессором и памятью у него происходит через эту шину и северный мост. По крайней мере, так было до Intel BX и VIA KT133 включительно. Южный мост обеспечивает работу шины ISA (и устройств, работающих через ISA, – клавиатуры, мыши и портов), IDE (жесткие диски, CD-ROM и прочее), USB и взаимодействие с BIOS'ом. То есть практически северный мост обеспечивает работу внутрисистемных ресурсов, а южный – периферии. В случае мостовой архитектуры, кроме передачи данных от

PCI-устройств, шина PCI выполняла еще одну задачу – обеспечивала связь между северным и южным мостами.

Однако, начиная с чипсета i810 у Intel и VIA Apollo Pro266/КТ266 у VIA, была введена так называемая хабовая (от слова Hub) архитектура. Северный мост был переименован в MCH (Memory Controller Hub), а южный – в ICH (Input/Output Controller Hub). При этом основная раскладка ресурсов осталась прежней, но шина PCI полностью отошла к ICH, а передача данных между хабами осуществлялась по выделенной высокоскоростной шине. У Intel эта шина называется Intel Hub Interface (обеспечивающая частоту передачи данных до 266 МГц), у VIA – V-Link (обеспечивающая частоту передачи данных до 533 МГц).

**Частота шины FSB** – это именно та частота, которая умножается на коэффициент умножения процессора и определяет его рабочую частоту. Так, номинальная частота FSB для процессоров Celeron – 66 МГц, для Pentium III – 100 или 133 МГц, для процессоров AMD (Athlon, Duron) – 100, 133, 166 или 200 МГц (но поскольку спецификация EV6 предусматривает передачу данных по фронту и спаду синхроимпульса, то эффективная частота в этом случае получается 200, 266, 333 или 400 МГц). Таким образом, пропускная способность шины FSB EV6 в два раза выше шин GTL+ и AGTL+. Это сокращает время простоя процессора, ожидающего освобождения шины, осуществляющей передачу данных на удвоенной частоте, для осуществления нового цикла чтение/записи. Кроме того, повышение скорости передачи данных через процессорную шину способствовало более эффективной работе подсистемы оперативной памяти. Начиная с процессора Pentium 4 внедрился новый стандарт шины FSB. Шина процессора при тактовой частоте 100, 133, 200 МГц осуществляет передачу данных с частотой 400, 533, 800 МГц (Quard-pumped – 4X). Такая организация передачи увеличивает пропускную способность шины до 6,4 Гбайт/с в отличие от 1,06 Гбайт/с шины стандарта AGTL+ с рабочей частотой 133 МГц.

**Шина памяти** соединяет северный мост (контроллер памяти) и память, имеет ширину 64 бит для процессоров класса Pentium и выше (у i486 было 32 бит). До недавнего времени частота шины памяти и FSB всегда совпадала. Однако в современных чипсетах можно устанавливать для этих шин различные рабочие частоты. Скажем, чипсет VIA Apollo Pro 133A позволяет устанавливать частоту шины памяти на 33 МГц больше или меньше частоты FSB (то есть 66, 100 и 133 МГц). Чипсет VIA КТ133 (под Athlon) позволяет ставить частоты 100 или 133 МГц. Аналогичная ситуация и с чипсетами от Intel. Таким образом, для памяти

стандарта PC100 SDRAM мы получаем пропускную способность 800 Мб/с, для PC133 – 1066 Мб/с. Реальный поток данных для шины памяти будет минимум раза в два (а скорее в 5–6 раз) меньше в силу различных задержек, связанных с механизмом работы схем памяти. Собственно говоря, именно это перманентное несовпадение пропускной способности шин FSB, памяти и реального быстродействия памяти и двигало технологический прогресс: DRAM → FPM DRAM → EDO DRAM → PC66 SDRAM → PC100 SDRAM → PC133 SDRAM.

Один из вариантов решения проблемы был предложен компанией Rambus с ее печально знаменитой DRDRAM (Direct Rambus DRAM). Эта память предусматривала 16-разрядную шину данных и работу на частоте 400 МГц по обоим фронтам синхросигнала. Соответственно эффективная частота получалась 800 МГц, а пропускная способность – 1600 Мб/с (для одного канала Rambus, а их может быть несколько). Однако, несмотря на радужные перспективы, Rambus не получила распространения (в основном, по экономическим и опять же технологическим соображениям). Второй вариант – DDR SDRAM в стандарте PC266, PC333, PC400. То есть та же самая SDRAM, но работающая по обоим фронтам синхросигнала. Соответственно пропускная способность от 2,1 Гб/с до 3,2 Гб/с.

В настоящее время в продаже можно встретить как новые, так и бывшие в употреблении системные платы с различными наборами управляющих микросхем от различных фирм (Intel; VIA Technologies – торговая марка VIA; Silicon Integrated System – торговая марка SiS; Acer Laboratories – торговая марка Ali; AMD – системные наборы AMD 750/760 для процессоров Athlon/ Duron, nVidia – набор nForce).

В качестве примеров чипсетов с северным и южным мостами можно привести: Intel430TX, Intel430VX, Intel430HX, VIA Apollo VP2, VIA Apollo VPX, VIA Apollo VP3, VIA Apollo MVP3, VIA Apollo MVP4, SiS 5528, SiS 5591/95, Intel450KX, Intel450GX, Intel440FX, Intel440LX и др.

В качестве примеров чипсетов с хабовой архитектурой можно привести:

- чипсеты с интерфейсом Slot1, Socket 370 – Intel 810, Intel 820, Intel 815(815E, 815EP, 815 Step B), ALi Aladdin Pro II, ALi Aladdin Pro 5, ALi Aladdin TNT2, VIA Apollo Pro, VIA Apollo Pro 133 (133A), SiS 5600/5595, SiS 620/630, SiS 633/633T, VIA Apollo Pro266 и т. д.;
- чипсеты с интерфейсом Socket 423/478 – Intel850, Intel 845, Intel 865, Intel 875 и т. д.;

- чипсеты с интерфейсом Slot A, Socket A – VIA KT 133, VIA KT 266, VIA KT 266A, VIA KT 333, VIA KT 400, VIA KT 600, VIA KT 880, AMD750, AMD 760, SiS 730, 733, 735, NVIDIA nForce2 и т. д.

Обычно системный набор создается конструкторами с ориентацией на конкретную линейку процессоров, т. е. обеспечивается поддержка определенного процессорного интерфейса. В это понятие включают тип разъема (механические параметры), его электрические параметры (разводка контактов, напряжение питания ядра и блоков ввода-вывода процессора), возможности BIOS по поддержке конкретных моделей процессоров. Ниже в табл. 8 приводятся типы процессорных интерфейсов и соответствующие им модели процессоров корпорации Intel.

Таблица 8

**Типы процессорных интерфейсов и соответствующие им модели процессоров**

Тип интерфейса	Модели процессоров
Slot 1	Intel Celeron, Intel Pentium II, Intel Pentium III
Slot 1/1,65V	Intel Pentium III (Coppermine) Slot 2 Intel Xeon
Slot A	AMD Athlon, AMD Athlon (Thunderbird)
Socket 7	Intel Pentium MMX, AMD K6 (66 МГц), AMD K6-III (66 МГц)
SuperSocket 7	AMD K6-2 (100 МГц), AMD K6-III (100 МГц)
Socket 8	Intel Pentium Pro
Socket 370	Intel PentiumIII, Intel Celeron, VIA Cyrix III
Socket 370 FC-PGA	Intel Pentium III (Coppermine), Intel Celeron (Coppermine)
Socket 370 FC-PGA2	Intel Pentium III (Coppermine-T), Intel Celeron -T (T-Tualatin)
Socket A	AMD Duron, AMD Athlon (Thunderbird), Athlon XP
Socket 423	Intel Pentium 4
Socket 478	Intel Pentium 4, Intel Celeron

## 5.5. Память ПК

Иерархическая структура памяти является традиционным решением проблемы хранения большого количества данных. Она изображена на рис. 27. На самом верху находятся регистры процессора. Доступ к реги-

страм осуществляется быстрее всего. Далее идет кэш-память, объем которой сейчас составляет от 32 Кбайт до нескольких мегабайт. Затем следует основная память, которая в настоящее время может вмещать от 16 Мбайт до десятков гигабайтов. Далее идут магнитные диски, наконец, накопители на магнитной ленте и оптические диски, которые используются для хранения архивной информации.



Рис. 27. Пятиуровневая организация памяти

По мере продвижения по структуре сверху вниз возрастают три параметра. Во-первых, увеличивается время доступа. Доступ к регистрам занимает несколько наносекунд, доступ к кэш-памяти – немного больше, доступ к основной памяти – несколько десятков наносекунд. Далее идет большой разрыв: доступ к дискам занимает по крайней мере 10 мкс, а время доступа к магнитным лентам и оптическим дискам вообще может измеряться в секундах (поскольку эти накопители информации еще нужно взять и поместить в соответствующее устройство).

Во-вторых, увеличивается объем памяти. Регистры могут содержать 128 байтов, кэш-память – несколько мегабайтов, основная память – десятки тысяч мегабайтов, магнитные диски – от нескольких гигабайтов до нескольких сотен гигабайтов. Оптические диски хранятся автономно от компьютера, поэтому их объем ограничивается только финансовыми возможностями владельца.

В-третьих, увеличивается количество битов, которое вы получаете за 1 доллар. Стоимость объема основной памяти измеряется в долларах за мегабайт, а объем магнитных дисков – в пенни за мегабайт.

Заметим, что стоимость памяти постоянно уменьшается, в то время как ее объем – увеличивается. Закон Мура применим и здесь.

Тактовая частота ядра современных процессоров в настоящее время возросла в 1000 раз и превысила 3000 МГц, а вот частотные характеристики оперативной памяти отстают.

Так как процессор в каждый момент времени работает с ограниченным адресным пространством, то необходимые для текущей работы данные можно хранить в дорогостоящих, но быстрых микросхемах. Основная же память выполняется на медленных, но зато дешевых микросхемах, позволяющих хранить много данных. Поэтому процессор, используя такое разделение памяти, большую часть времени использует быструю память и обращается к основной только при необходимости. Такой вид быстродействующей памяти был назван кэшем (от фр. *cache* – карман).

Возможности кэша, выполненного на отдельных микросхемах и расположенного на системной плате, были быстро исчерпаны. Для дальнейшего повышения производительности компьютера кэш решили разделить на две части – традиционный кэш на системной плате оставили неизменным, а на кристалле процессора организовали еще один кэш, который должен работать на тактовой частоте процессора. Такой принцип организации памяти был реализован в некоторых 386 процессорах, а начиная с процессоров Intel 486 стал обязательным. Кэш, расположенный на кристалле процессора, получил название – кэш первого уровня (L1 Cache) или внутренний кэш.

В дальнейшем для эффективного использования 64-разрядной шины в семействах процессоров Pentium, K6 и Athlon добавили еще два уровня – L2 Cache и L3 Cache (в отдельных моделях).

Кэширование памяти является “прозрачным” для программ и программистов, то есть процессор и чипсет системной платы в большинстве случаев сами определяют необходимые данные, которые будут храниться в кэше. Кроме того, они следят за тем, чтобы данные в кэше и основной памяти соответствовали друг другу, так как к оперативной памяти может обращаться не только процессор, но и внешние устройства.

Первый уровень (L1) – это кэш-память, расположенная на полупроводниковом кристалле самого процессора. Для современных процессоров объем кэша L1 – 32, 64 и даже 128 Кбайт (для AMD Athlon).

Второй уровень (L2) – это кэш-память, которая находится между процессором и ОЗУ. Память этого типа обычно бывает следующих объемов: 64, 128, 256, 512 и более Кбайт.

В случае процессоров Pentium и Pentium MMX кэш-память второго уровня (L2) расположена на материнской плате (рис. 28). В случае процессоров Pentium II и Pentium III кэш-память второго уровня расположена либо на плате процессора, выполненного, например, в конструктиве

SECC или SECC2, либо в составе микросхемы процессора, созданного, например, в конструктиве FC-PGA (рис. 29). Это позволяет увеличить тактовую частоту, а следовательно, и скорость работы кэш-памяти L2.

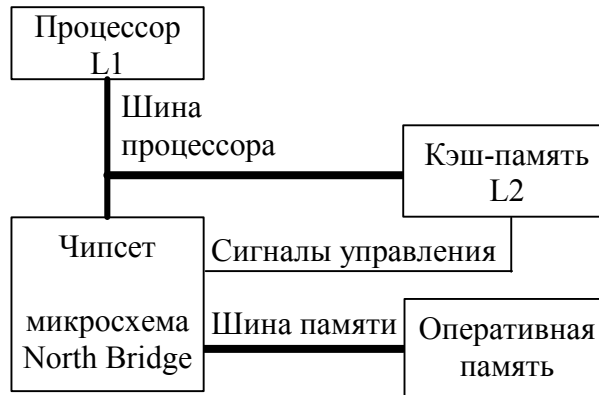


Рис. 28. Подключение кэш-памяти L2 для процессоров типа Pentium

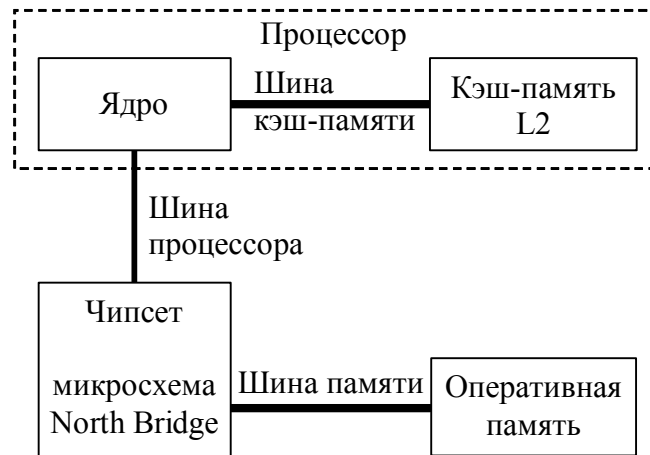


Рис. 29. Подключение кэш-памяти L2 для процессоров типа Pentium II и Pentium III

Рост общей производительности ПК вследствие использования кэш-памяти является нелинейным. Это означает постепенное уменьшение скорости роста общей производительности ПК с ростом объема кэш-памяти. Для существующих архитектурных решений ПК и обычно используемых программ рост производительности ПК практически прекращается после 1 Мбайт кэш-памяти уровня L2. В настоящее время объем кэш-памяти в 1 Мбайт можно рассматривать как максимальный, экономически оправданный объем кэш-памяти (L2) для современных ПК. Чаще используется 256 или 512 Кбайт. Эти объемы кэш-памяти являются оптимальными для большинства современных прикладных задач. Большие объемы L2 оправданы, как правило, только для серверов.



Следует отметить, что кэш-память (L1 и L2), кроме объема и уровня, характеризуется методом обработки данных. Наиболее совершенные варианты кэш-памяти используют метод обратной записи (write-back) вместо метода сквозной записи (write-through). Кэш-память обратной записи снижает загрузку шины передачи данных. Информация в ОЗУ обновляется только тогда, когда заменяется блок информации в кэш-памяти. Кэш-память со сквозным методом записи пересылает данные в ОЗУ каждый раз, когда происходит запись информации процессором в ОЗУ.

**Типы оперативной памяти.**

На рис. 30 показаны этапы развития всех микросхем оперативной памяти, которые нашли применение в персональных компьютерах. Затенением выделены те типы микросхем, которые до сих пор производятся и успешно работают в компьютерах (DDR SDRAM подешевела, а потому широко начала применяться в новых персональных компьютерах).

Двумя отдельными ветками показаны типы микросхем, которые используются в кэш-памяти и видеопамяти. Кроме DDR SDRAM и Direct-

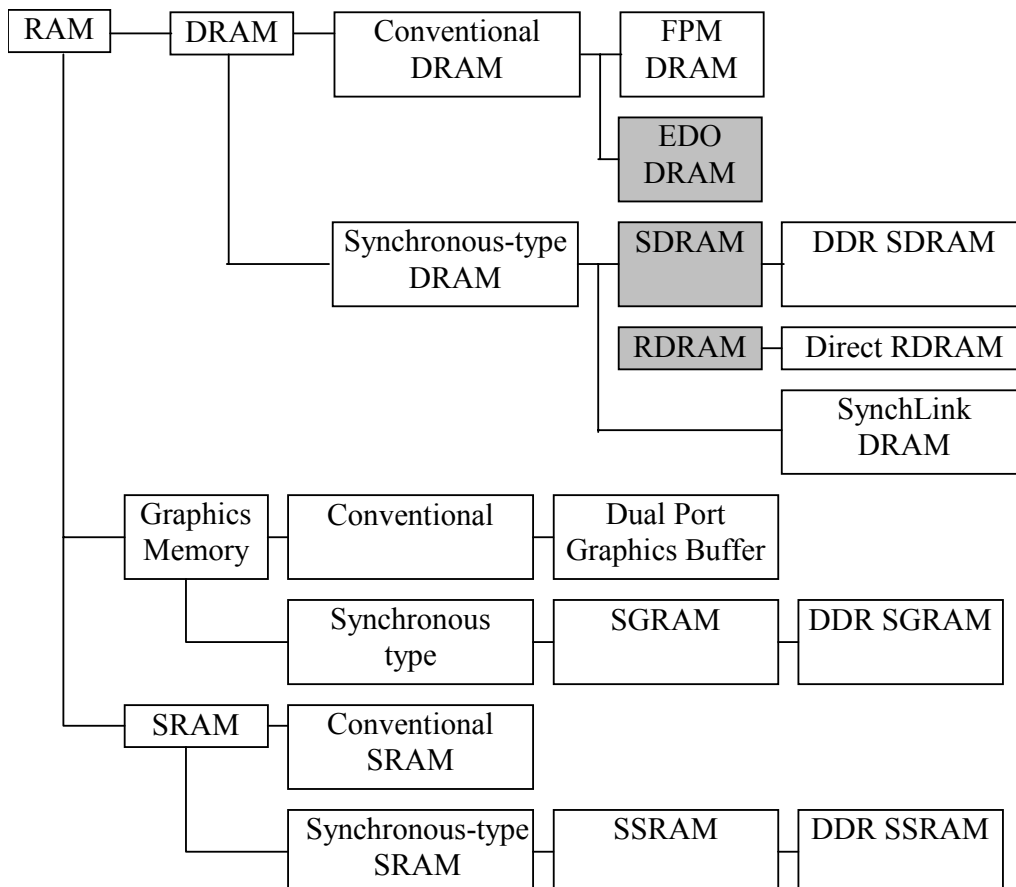


Рис. 30. Этапы развития микросхем памяти

RDRAM, сегодня производятся микросхемы SynchLink (открытый стандарт на микросхемы DRAM), DDR SGRAM для видеопамати и DDR SSRAM для кэш-памяти.

**The Fast Page Mode DRAM (FPM DRAM)** – память с ускоренным страничным режимом. Год начала выпуска FPM – 1987. Это был наиболее распространенный тип памяти для компьютеров с процессором i486 и аналогичных. FPM DRAM 60 нс реализуется только при частоте шины, как правило, не выше 60–66 МГц. Модули FPM DRAM в основном выпускались в конструктиве SIMM. Не эффективна в системах с процессорами уровня Pentium II и Pentium III.

**The Extended Data Output DRAM (EDO DRAM)** – память с расширенным выводом данных. Она впервые появилась в 1995 году. По сравнению с FPM DRAM прирост производительности может составлять 10–15 %. Память этого типа практически потеряла свое значение при переходе к частотам шины 100 и 133 МГц.

**The Synchronous Dynamic RAM (SDRAM)** – синхронная DRAM. Представляет собой память, в которой все операции синхронизированы с тактовой частотой. Это сравнительно новая технология микросхем динамической памяти быстро вытеснила память FPM и EDO. В отличие от других типов DRAM SDRAM использует тактовый генератор для синхронизации всех сигналов. SDRAM устойчиво работает не только при частоте шины 100 МГц, но и при более высоких частотах. В настоящее время SDRAM поддерживают все основные чипсеты фирм Intel, VIA Technologies, AcerLab, SiS. Цена и себестоимость SDRAM оказалась выше, чем EDO DRAM. Выпущены элементы, рассчитанные на работу при частотах 66 (PC66), 100 (PC100) и 133 МГц (PC133). SDRAM обычно выпускается в 168-контактных модулях типа DIMM, рассчитанных на напряжение питания 3,3 В. Используется не только в качестве оперативной памяти, но и как видеопамать в составе видеоадаптеров.

**The Double Data Rate SDRAM (DDR SDRAM)** – синхронная DRAM с удвоенным потоком данных. Представляет собой вариант памяти SDRAM, осуществляющий передачу информации по обоим фронтам тактового сигнала. Это позволяет удвоить пропускную способность по сравнению с традиционной памятью DRAM. Кроме того, DDR SDRAM может работать на более высокой частоте. Модули DDR SDRAM в основном выпускаются в 184-контактных модулях типа DIMM DDR PC1600 (PC200), DDR PC2100 (PC266), DDR PC2700 (PC333), DDR PC3200 (PC400), конструктивно несовместимых с традиционными 168-контактными DIMM. Рассчитаны на напряжение питания 2,5 В. Чипы

DDR SDRAM используются не только в качестве элементов оперативной памяти, но и в высокопроизводительных видеоадаптерах.

**DDR2 SDRAM.** Ожидается введение обязательного кэша для дальнейшего уменьшения задержек, а также появление каналов в архитектуре чипов DDR2 SDRAM, что обеспечит пиковую пропускную способность шины памяти до 6 Гбайт/с.

**The Direct Rambus DRAM (Direct RDRAM).** Высокое быстродействие памяти Direct RDRAM достигается рядом особенностей, не встречающихся в других типах. Например, применением двухбайтовой шины с частотой 800 МГц, обеспечивающей пиковую пропускную способность до 1,6 Гбайт/с, использованием отдельных шин, работающих независимо и параллельно, и т. п. Модули памяти Direct RDRAM – RIMM внешне подобны традиционным PC100 и PC133 модулям DIMM, но несовместимы с ними ни по конструктиву, ни по интерфейсу. Модули памяти данного типа значительно дороже модулей PC100, PC133, PC266. Массовый выпуск модулей RIMM и их относительно широкое использование в персональных компьютерах, рабочих станциях и серверах осуществлялось с 2000 года, особенно после разработки и выпуска процессоров Pentium 4 и чипсетов i850 с двухканальным подключением модулей Rambus. В настоящее время фирма Intel отказалась от поддержки этого типа памяти.

Существует несколько вариантов конструкции памяти. Вот несколько примеров:

- DIP (Dual In line Package – корпус с двумя рядами выводов) – классические микросхемы, применявшиеся в блоках основной памяти ХТ и ранних АТ, а в настоящее время – в блоках кэш-памяти;

- SIP (Single In line Package – корпус с одним рядом выводов) – микросхема с одним рядом выводов, устанавливаемая вертикально;

- SIPP (Single In line Pinried Package – модуль с одним рядом проволочных выводов) – модуль памяти, вставляемый в панель наподобие микросхем DIP/SIP; применялся в ранних ПК типа АТ;

- SIMM (Single In line Memory Module – модуль памяти с одним рядом контактов) – модуль памяти, вставляемый в зажимающий разъем; применяется во всех современных платах, а также во многих адаптерах, принтерах, звуковых картах и прочих устройствах. SIMM имеет контакты с двух сторон модуля, но все они соединены между собой, образуя как бы один ряд контактов. Существуют два вида SIMM модулей: 30-контактный и 72-контактный;

- DIMM (Dual In line Memory Module – модуль памяти с двумя рядами контактов). Модули DIMM похожи на SIMM, но обладают боль-

шим числом контактов: 168 – 2 ряда по 84 для памяти типа EDO и SDRAM, 184 – для памяти DDR SDRAM. Год начала выпуска – 1997;

- RIMM – модуль высокопроизводительной памяти, созданный по технологии Direct Rambus. Используются микросхемы Direct Rambus OKAM. Получил наименование RIMM. Конструктивно модули RIMM подобны модулям DIMM, что и нашло отражение в названии. Однако модули RIMM ни конструктивно, ни электрически несовместимы с традиционными модулями PC100 и PC133 SDRAM DIMM.

Чтобы как-то отличать новейшие модули от старых, а также из рекламных соображений, на модули памяти теперь наносят маркировку, в которой указывается пропускная способность канала модуль – процессор, например PC1600, PC2100 или PC3200, которая рассчитывается как:

$$\text{Пропускная способность, Мбайт/с} = \frac{\text{Частота синхронизации, МГц} \times \text{Ширину шины, бит}}{8}$$

Эта формула как раз и показывает, что производительность системы процессор – память можно увеличить двумя способами – повысить тактовую частоту и увеличить разрядность шины данных.

Основные производители модулей памяти: Fujitsu, Kingston, Micron, Ramtron, Motorola, Rambus, Siemens, Samsung.

## 5.6. Интерфейсы современных ПК

**Последовательный интерфейс** для передачи данных использует одну сигнальную линию, по которой информационные биты передаются друг за другом последовательно. Отсюда – название интерфейса и порта. Английские термины – Serial Interface и Serial Port. Последовательная передача позволяет сократить количество сигнальных линий и увеличить дальность связи. Характерной особенностью является применение не-ТТЛ сигналов. Примеры: интерфейсы RS-232C, RS-422A, RS-423A, RS-485, токовая петля, MIDI, а также COM-порт.

**Параллельный порт (LPT)** используется для подключения принтера (плоттера, сканера, внешних ЗУ). Интерфейс параллельного порта выполнен в соответствии с интерфейсом Centronics (получившим название по имени американской фирмы – производителя принтеров, предложившей в свое время собственный интерфейс для принтера). Использует ТТЛ сигналы (+5 В и 0 В). Имеется три основных режима работы: SPP, ECP и EPP. EPP поддерживает большие скорости передачи данных.

**EIDE (Enhanced Integrated Drive Electronics).** Первоначально интерфейс был разработан для подключения накопителей к ПК типа IBM PC AT и назывался IDE (Integrated Drive Electronics). Название интерфейса IDE образовалось вследствие того, что все управление винчестером находится в нем самом. Интерфейс IDE за почти двадцатилетнюю историю практически не изменился, оставаясь укороченной версией системной шины IBM PC AT, и лишь периодически подвергался модернизации для увеличения скорости обмена между винчестером и системной платой. Его модернизация под названием ATA (AT Attachment, ранее EIDE – Enhanced IDE), которая коснулась только протоколов обмена и соединительного шлейфа, режимов работы интерфейса. Были введены дополнительные режимы работы (так называемые PIO-режимы (Programmed I/O) и (U)DMA-режимы). При PIO-режимах программно задается скорость обмена через интерфейс. Обмен по каналу DMA занимает исключительно шины ввода/вывода и памяти. Процессору требуется выполнить только процедуру инициализации канала, после чего до прерывания от устройства в конце передачи блока он свободен (этим могут воспользоваться многозадачные системы). Новейшее достижение – режим Ultra DMA, позволяющий достигнуть скорости передачи 133 Мбайт/с и обеспечить достоверность передачи, чего не делалось ни в PIO, ни в стандартных режимах DMA. Все варианты интерфейса (к названию прибавляется номер) совместимы по электрическим и механическим характеристикам. В табл. 9, 10 приведены возможности интерфейса IDE в различных режимах.

*Таблица 9*

**Параметры режимов передачи (PIO mode)**

<b>PIO mode</b>	<b>Минимальное время цикла, нс</b>	<b>Скорость передачи Мбайт/с</b>	<b>Интерфейс</b>
<b>0</b>	<b>600</b>	<b>3.3</b>	<b>ATA</b>
<b>1</b>	<b>383</b>	<b>5.2</b>	<b>ATA</b>
<b>2</b>	<b>240</b>	<b>8.3</b>	<b>ATA</b>
<b>3</b>	<b>180</b>	<b>11.1</b>	<b>EIDE, ATA-2 (используется IO-READY)</b>
<b>4</b>	<b>120</b>	<b>16.6</b>	<b>EIDE, Fast ATA-2 (используется IO-READY)</b>

## Возможности интерфейса IDE в различных режимах (U)DMA

Режим	Тип	Скорость, Мбайт/с
Single word DMA Mode 0		2.08
Single word DMA Mode 1		4.16
Single word DMA Mode 2		8.33
Multiword DMA Mode 0		4.12
Multiword DMA Mode 1		13.3
Multiword DMA Mode 2		16.6
UDMA Mode 0	ATA 16	16,6
UDMA Mode 1	ATA 25	25
UDMA Mode 2	ATA 33	33
UDMA Mode 3	ATA 48	48
UDMA Mode 4	ATA 66	66
UDMA Mode 5	ATA 100	100

**SCSI** (Small Computer System Interface – интерфейс малых компьютерных систем). Первоначально этот интерфейс появился в 1980 году для работы с дисковыми подсистемами. В настоящее время существует несколько спецификаций интерфейса, отличающихся параметрами подключаемых устройств, пиковой пропускной способностью, максимальной длиной шлейфа. В качестве SCSI-устройств сейчас чаще всего выступают высокоскоростные компоненты с большим объемом передаваемых данных: жесткие диски, CD-дисководы, сканеры. По-видимому, SCSI будет постепенно вытесняться более современным и удобным интерфейсом IEEE1394.

Для обеспечения работы компонентов с интерфейсом SCSI требуется наличие на компьютере специального SCSI хост-адаптера (вставляемого в слот расширения или встроенного в системную плату), который согласует сигналы устройства со спецификациями шины системной платы, присваивает идентификационные номера подключенным SCSI-компонентам, обрабатывает данные с помощью специального драйвера. К сегодняшнему дню имеются следующие спецификации SCSI:

- оригинальная (или SCSI-1);

- Fast SCSI-2;
- FastWide SCSI-2;
- Ultra SCSI-2;
- UltraWide SCSI-2;
- Ultra SCSI-3 (ULTRA 160 SCSI);
- Ultra 320 SCSI.

Скорость передачи данных варьируется от 5 Мбайт/с (SCSI-1) до 320 Мбайт/с (Ultra 320 SCSI), частота шины от 5 МГц (SCSI-1) до 40 МГц (SCSI-3), количество поддерживаемых устройств от 8 (SCSI-1, Fast SCSI-2, Ultra SCSI-2) до 16 (остальные спецификации SCSI), длина шлейфа от 1,5 м (Ultra SCSI-2, UltraWide SCSI-2) до 12 м (Ultra SCSI-3). Все устройства SCSI подключаются по цепочке, причем первое (т. е. SCSI хост-адаптер) и последнее устройства в цепочке должны иметь терминаторы (активные или пассивные), обеспечивающие определенные электрические характеристики (по напряжению и сопротивлению) в цепи.

**Serial ATA и Serial ATA II.** Пришедший на смену параллельному ATA-интерфейсу последовательный ATA избавил пользователей от проблем с неудобством широких разъемов, плохой масштабируемостью и сравнительно невысокой скоростью передачи данных. Маленькие удобные кабели и скорость передачи данных 150 Мб/с (с увеличением в дальнейшем до 300, а затем и до 600 Мб/с) вместе с отличной масштабируемостью Serial ATA решений благоприятно повлияли на популярность SATA-устройств. Последовательный интерфейс Serial ATA вместо громоздкого плоского кабеля с 80 проводниками использует тонкий коаксиальный провод длиной до 1 м, по которому данные будут передаваться в виде отдельных битов с разницей в уровнях напряжения всего 0,5 В. Подвергся модификации и разъем питания, в котором предложено использовать 5 линий. Дополнительное напряжение составляет 3,3 В. Немаловажным достоинством интерфейса Serial ATA является и то, что уменьшаются габариты разъемов. В совокупности со всем остальным это позволяет начать действительно реальный процесс сокращения габаритов системных блоков персональных компьютеров. Пользователям доступны переходники, которые позволят совместно использовать устройства с интерфейсами IDE и Serial ATA. То есть можно будет подключить винчестер с интерфейсом Serial ATA к любой старой системной плате, а к системной плате с интерфейсом Serial ATA подключить традиционный винчестер.

В сентябре 2003 года Intel продемонстрировала прототип SATA-II-устройства. Serial ATA II – расширение спецификации SATA для серверов и высокопроизводительных рабочих станций. В частности, SATA-II обеспечит скорость работы до 300 Мб/с, улучшенный интерфейсный кабель (SATA-II CabCon), мультипликатор портов для увеличения числа подключаемых устройств, а также селектор портов для резервных соединений и повышения надежности системы. Хотя обновленная технология еще находится в стадии разработки, по доступным данным о ней (см. выше) уже можно делать выводы о направлениях дальнейшего развития стандарта.

**PS/2 интерфейс** – шестиштырьковый мини-разъем. Синхронный интерфейс PS/2 использует две отдельные сигнальные линии, одну – для передачи данных, другую – для сигналов синхронизации. Сейчас применяется для подключения мыши, хотя все больше уступает USB.

Теоретически по шине **USB** можно подключать до 127 устройств. Обмен данными с быстродействующими устройствами осуществляется на скорости 12 Мбит/с, а с медленными – на 1,5 Мбит/с. Имеющаяся в составе шины USB линия питания с допустимым током нагрузки до 500 мА во многих случаях позволяет периферии обходиться без дополнительных источников. Все устройства подключаются в горячем режиме и автоматически конфигурируются благодаря поддержке режима Plug and Play.

**USB 2.0** унаследовал все достоинства USB 1.1. Максимальная скорость обмена увеличилась в 40 раз и составила 480 Мбит/с. USB 2.0 может быть востребован в первую очередь в качестве интерфейса внешних накопителей данных. Речь идет о приводах DVD, CD-RW и различных мобильных компактных носителях. К подобным аппаратам относятся цифровые, видео- и фотокамеры.

Единственным реальным соперником USB 2.0 в борьбе за пользователей является интерфейс **FireWire**, называемый также IEEE 1394. В настоящее время этот стандарт все еще дороже своего конкурента и менее распространен. Изобретателем нового высокоскоростного последовательного интерфейса, который сначала разрабатывался как скоростной вариант SCSI, является фирма Apple. Скорость передачи данных шины IEEE 1394 – 100, 200, 400 Мбит/с, количество устройств – до 63. Как и USB, шина IEEE 1394 обеспечивает возможность переконфигурации аппаратных средств компьютера без его выключения.

**IrDA** относится к категории wireless (беспроводных) внешних интерфейсов, однако в отличие от радиointерфейсов, канал передачи ин-



формации создается с помощью оптических устройств. Среди других беспроводных линий передачи информации инфракрасный (ИК) открытый оптический канал является самым недорогим и удобным способом передачи данных на небольшие расстояния (до нескольких десятков метров). Технически сам порт IrDA основан на архитектуре коммуникационного COM-порта ПК, который использует универсальный асинхронный приемопередатчик UART и работает со скоростью передачи данных 2400–115 200 бит/с. Связь в IrDA полудуплексная. Первым стандартом, принятым IrDA (Infrared Data Association), был так называемый Serial Infrared standart (SIR). Данный стандарт позволял обеспечивать передачу информации со скоростью 115,2 Кбит/с. В ноябре 1995 года Microsoft Corporation заявила о внесении программного обеспечения, обеспечивающего инфракрасную связь, использующую IrDA-standart, в стандартный пакет операционной системы Windows 95. На данный момент IrDA-standart – самый распространенный стандарт для организации передачи информации по открытому инфракрасному каналу.

В настоящее время используются следующие семейства стандартов беспроводного соединения: **IEEE 802.15** (Bluetooth) для организации “точечной” связи (на минимальных расстояниях), **IEEE 802.11** (Wi-Fi) – для создания ЛВС на небольших расстояниях (офис, дом) и **IEEE 802.16** (Wi-MAX) – для предоставления услуг беспроводной связи в пределах города.

Активно продвигаемая консорциумом Bluetooth Special Interest Group (Bluetooth SIG) технология **Bluetooth** предназначена для построения так называемых персональных беспроводных сетей (personal area network). Оборудование Bluetooth работает в диапазоне частот 2,4 ГГц, для передачи трафика используется метод расширения спектра со скачкообразной перестройкой частоты. Суммарная пропускная способность сетей Bluetooth – 780 Кбит/с. При использовании асинхронного протокола максимальная скорость однонаправленной передачи данных составляет 722 Кбит/с. Согласно спецификации Bluetooth два совместимых устройства должны взаимодействовать друг с другом на расстоянии до 10 м.

**Wi-Fi** (WirelessFidelity – беспроводная точность) – некоммерческий альянс по стандартизации сетевого оборудования 802.11. Одна точка доступа Wi-Fi может обслуживать определенное количество подключающихся пользователей в радиусе около 100 м (скорость подключения – до 54 Мбит/с при использовании 802.11g). Хотя таких точек доступа пока относительно немного, в ближайшее время количество их долж-

но значительно увеличиться: согласно прогнозам Dataquest, стоит ожидать увеличения их числа с 73 в 2001 до 34 840 в 2007 году. Кстати, в прошлом году в Европе насчитывалось более 3 млн устройств с возможностью подключения к беспроводным сетям, а в этом году их количество должно удвоиться.

**Wi-MAX** – некоммерческая организация, призванная обеспечить совместимость и взаимодействие систем, реализованных на базе стандарта 802.16a. Базовые станции 802.16a обеспечивают широкополосный доступ к сети на скоростях до 75 Мбит/с на расстоянии 6–9 км (стандартная зона уверенного приема; максимальный радиус действия – 40 км). 802.16a и 802.11b гармонично дополняют друг друга: базовая станция 802.16 обслуживает точки доступа 802.11 в радиусе действия, а те, в свою очередь, предоставляют услуги беспроводной связи мобильным компьютерам конечных пользователей. Пока беспроводная связь является довольно дорогой игрушкой, но с увеличением спроса на беспроводные решения и полной стандартизацией решения для организации точек доступа и сами базовые станции должны сильно подешеветь.

**Сравнение интерфейсов РС.** Чтобы можно было сравнить возможности различных интерфейсов, в табл. 9, 10, 11, 12 приведены для некоторых из них максимальные скорости передачи информации. При планировании конфигурации компьютера нужно стремиться избежать узких мест, препятствующих повышению общей производительности системы и не допустить излишеств, которые не дадут эффекта. Для наглядности представим принципиальную схему современного компьютера с указанием его узких мест (рис. 31).

Таблица 11

**Максимальные скорости передачи информации через интерфейсы  
персонального компьютера**

Интерфейс	Максимальная скорость	Интерфейс	Максимальная скорость
Serial port	115200 бит/с	SCSI-2 (Fast SCSI, Fast Narrow SCSI)	10 Мбайт /с
Standard parallel port	1,2 Мбит/с	Fast Wide SCSI (Wide SCSI)	20 Мбайт/с
EPP/ECP parallel port	2/4 Мбайт/с	Ultra SCSI (SCSI-3, Fast-20, Ultra Narrow)	20 Мбайт/с
USB 1.0	1,5 – 12 Мбит/с	Wide Ultra SCSI (Fast Wide 20)	40 Мбайт/с
USB 2.0	480 Мбит/с	Ultra 2 SCSI	40 Мбайт/с
IEEE-1394	100 – 400 Мбит/с, 12,5 – 50 Мбайт/с	Wide Ultra 2 SCSI	80 Мбайт/с
IDE	3,3 – 16,7 Мбайт/с	Ultra 3 SCSI	80 Мбайт/с
Ultra IDE	33 Мбайт/с	Wide Ultra 3 SCSI	160 Мбайт/с
SCSI-1	5 Мбайт/с	FC-AL Fiber Channel	100 – 400 Мбайт/с

На рис. 31 показаны значения теоретически достижимой пиковой пропускной способности различных интерфейсов ПК.

Таблица 12

**Расчет пропускной способности шин ПК**

Процессорная хост-шина (для $f_{FSB} = 66\text{МГц}$ )	$66\text{ МГц} \times 64\text{ бит} = 4224\text{ Мбит/с}$ $4224\text{ Мбит/с} : 8 = 528\text{ Мбайт/с}$
ISA	$8\text{ МГц} \times 16\text{ бит} = 128\text{ Мбит/с}$ $128\text{ Мбит/с} : 2\text{ цикла} = 64\text{ Мбит/с}$ $64\text{ Мбит/с} : 8 = 8\text{ Мбайт/с}$
PCI	$33\text{ МГц} \times 32\text{ бит} = 1056\text{ Мбит/с}$ $1056\text{ Мбит/с} : 8 = 132\text{ Мбайт/с}$
AGP	$66\text{ МГц} \times 32\text{ бит} = 2112\text{ Мбит/с}$ $2112\text{ Мбайт/с} : 8 = 266\text{ Мбайт/с}$ $266\text{ Мбайт/с} \times 2\text{ блока} \approx 533\text{ Мбайт/с}$ (если AGP 2x) $266\text{ Мбайт/с} \times 4\text{ блока} \approx 1066\text{ Мбайт/с}$ (если AGP 4x) $266\text{ Мбайт/с} \times 8\text{ блоков} \approx 2133\text{ Мбайт/с}$ (если AGP 8x)

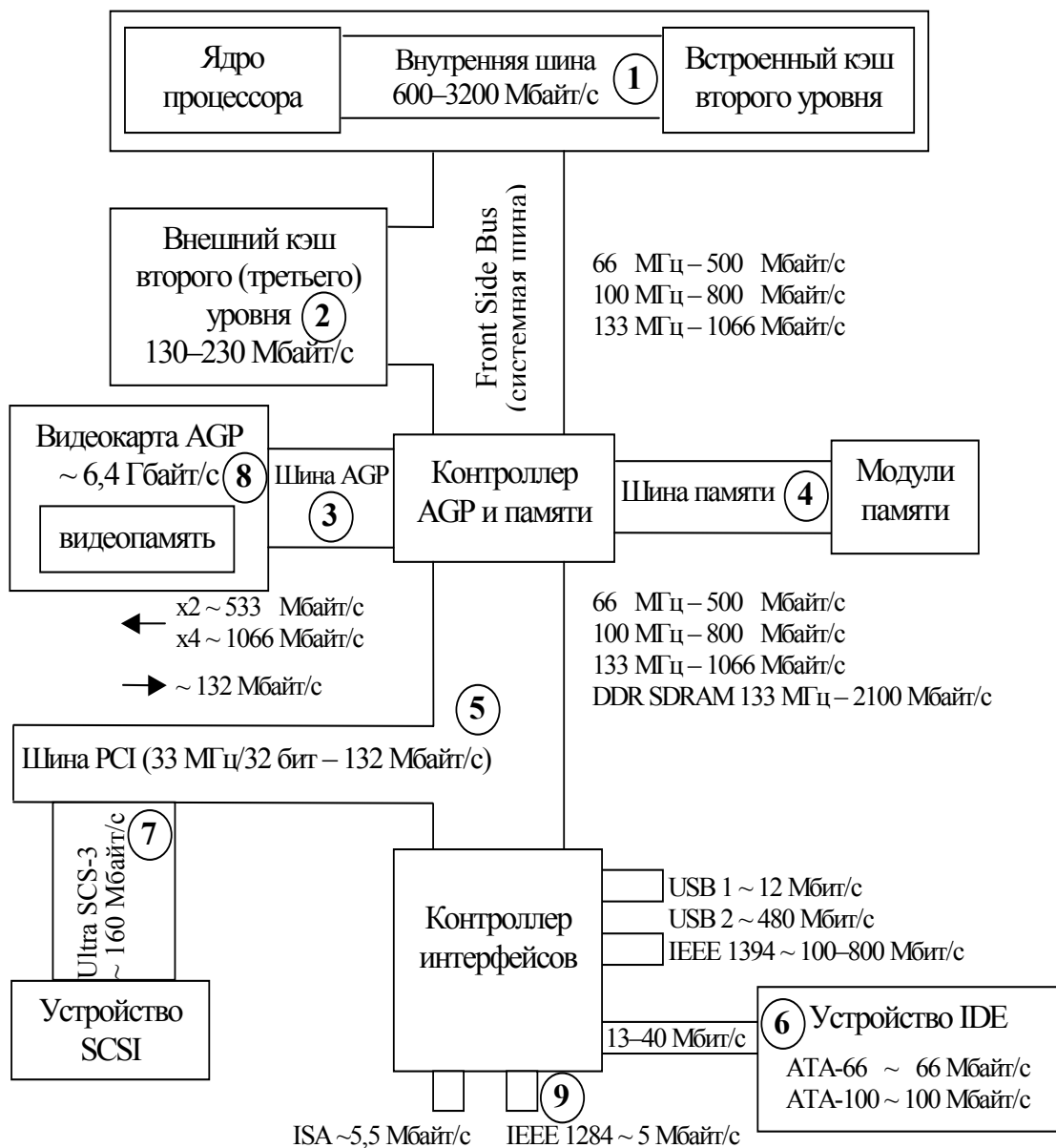


Рис. 31. Значения пропускной способности различных интерфейсов и устройств ПК

Внутренний кэш снятых ныне с производства процессоров под Socket 7 позволял пропускать до 800 Мбайт/с (на частоте 200 МГц). Процессоры, работающие на частотах свыше 1 ГГц (Pentium 4, Celeron, Athlon, Duron), практически не встречают ограничений в пропускной способности встроенного кэша благодаря широкой шине и новой архитектуре доступа (256-разрядный Advanced Trasfer Cache). Производительность пересылки данных из кэша измеряется десятками Гбайт в секунду. Вывод: скорость работы встроенной кэш-памяти никак не ограни-

чивает общую эффективность системы. Скорее можно говорить о недостаточном объеме кэша в некоторых ситуациях.

Несколько иная картина наблюдается при обмене данными с внешним кэшем на системной плате, хотя такая архитектура уже практически изжила себя и ныне встречается лишь в устаревших системах. Здесь показатели падают до уровня нескольких сот Мбайт/с для операций как чтения, так и записи. Вывод: в системах с кэш-памятью на материнской плате современные ресурсоемкие приложения могут “тормозиться” из-за недостаточной скорости обмена данными с процессором.

В режиме двукратного умножения пиковая пропускная способность шины AGP 1.0 достигает значения 533 Мбайт/с (AGP2x), в режиме четырехкратного умножения на шине AGP 2.0 достигается производительность 1066 Мбайт/с (AGP4x). Однако увеличение потребностей приложений в пересылке графических данных потребовало принятия спецификации AGP 3.0, предусматривающей пиковую пропускную способность шины 2132 Мбайт/с.

Но такой мощный поток данных, которого хватает для нынешних приложений, пересылается только в одну сторону: от системной шины к видеокарте. Обратная информация передается с пиковым значением скорости 132 Мбайт/с, так как архитектура AGP основана на шине PCI. В версии AGP 3.0 планируется переход на тактовую частоту шины 66 МГц, что позволит вдвое увеличить полосу пропускания и в обратном направлении. Вывод: верхняя граница пропускной способности шины AGP последних модификаций может быть достигнута только в режиме монопольного доступа видеоконтроллера к шине памяти, что при нынешнем дефиците прерываний на шине PCI представляет неразрешимую проблему. Поэтому графические устройства компьютера постепенно будут переходить на новые системные шины: HyperTransport или 3GIOArachnoe, по мере их внедрения.

Реальная скорость обмена с оперативной памятью весьма далека от теоретически достижимых значений и зависит в основном от модели чипсета, установленного на системной плате. Для памяти SDRAM пиковые значения достигают 1066 Мбайт/с на частоте 133 МГц, для памяти Rambus DRAM при использовании четырех каналов до 1600 Мбайт/с, для памяти DDR SDRAM – около 3200 Мбайт/с на эквивалентной частоте 400 МГц. Вывод: недостаточная скорость обмена с оперативной памятью становится одним из наиболее узких мест компьютерной системы. Переход к модификациям DDR SDRAM и RDRAM лишь на время отодвигает границу “терпимости” к этой проблеме, не решая ее по существу.

В настоящее время в современных чипсетах Intel 875/865 возможен двухканальный режим работы с памятью. Каждый из каналов работы с памятью разведен в отдельном слое металлизации внутри чипсета. Этот режим использует параллельное (одновременное) обращение к двум стандартным модулям памяти с использованием 128-разрядной шины данных (два канала по 64 бита; каждый стандартный DIMM памяти имеет 64-разрядную шину).

Теоретически достижимая пиковая пропускная способность шины PCI спецификации 2.1 до 132 Мбайт/с сегодня совершенно не удовлетворяет потребностей многочисленных устройств, подключаемых к данной шине. Первоначально от этого интерфейса “бежали” видеоадаптеры, мигрировавшие на шину AGP. Однако ныне появились и другие устройства, чьи потребности в пересылке данных превышают возможности PCI: жесткие диски ATA-100 (ATA-133), Serial ATA, адаптеры Ultra160 и Ultra320 SCSI, интерфейс USB 2.0, интерфейс IEEE1394 и многие другие. Спецификация PCI 2.2, предусматривающая расширение шины до 64 бит и удвоение тактовой частоты, или спецификация PCI-X вряд ли найдут применение в массовых компьютерах благодаря высокой стоимости производства. Вывод: шина PCI сегодня становится таким же “бутылочным горлышком” в компьютерной системе, каким был в свое время интерфейс ISA. С учетом широкого внедрения новых внешних (USB, IEEE1394, 802.11b, Ethernet, Home PNA) и внутренних (Serial ATA, Ultra320 SCSI) интерфейсов переход на другую общесистемную шину ввода-вывода неизбежен в ближайшие годы. Какая архитектура победит (HyperTransport или 3GIO), покажет время.

По обычному 40-жильному кабелю IDE данные проходят со скоростью до 16 Мбайт/с. Внедрение 80-жильных шлейфов в спецификациях ATA-66 и ATA-100 кардинально проблему не решило ввиду внутренних ограничений параллельного интерфейса. Учитывая, что скорости внутреннего обмена данными (между буфером и головками) в современных дисках приблизились к порогу пропускной способности шлейфа, данная архитектура стала узким местом в подсистемах хранения данных. Вывод: с ростом емкости и скоростей вращения дисков неизбежен переход на интерфейс Serial ATA, что, в свою очередь, потребует и перехода на новую шину ввода-вывода вместо устаревшей PCI.

Высокоскоростные внешние устройства также требуют повышения пропускной способности шины ввода-вывода. Если суммировать возможный поток данных, поступающих на шину PCI от внешних устройств, он многократно превысит пропускную способность шины. Пред-

положим, что к шине PCI подключен сканер (через мост USB-PCI), сетевая карта спецификации GigabitEthernet и внешний жесткий диск (через мост IEEE1394-PCI). Очевидно, что одновременное обращение этих устройств к ресурсам компьютерной системы замедлит работу не только друг друга, но и внутренних устройств компьютера. Вывод: до появления высокоскоростной внутренней шины ввода-вывода не имеет смысла подключать самые производительные внешние устройства, так как обмен данными будет ограничен пропускной способностью шины PCI.

В графических адаптерах с геометрическим процессором узким местом становится скорость обмена с локальной видеопамятью. В высоких разрешениях поток данных превышает 13 Гбайт/с, а пиковая пропускная способность памяти DDR SDRAM при ширине шины 128 бит и частоте 200 МГц составляет всего 6,4 Гбайт/с.

Устаревшие интерфейсы последовательного (RS-232) и параллельного (IEEE1284) портов, а также их вариации (PS/2, MIDI, Game Port, ИК-порт) ныне являются лишь данью традиции. Хотя их возможностей вполне хватает низкоскоростным устройствам (клавиатура, мышь, джойстик, модем), с целью унификации и удешевления системы необходимо избавляться от этих “окаменелостей”. Ничто не мешает все функции переложить на более современный интерфейс, например USB.

## 5.7. Накопители

Сегодня выбор жесткого диска или CD-ROM сводится в основном к выбору максимально эффективного варианта за приемлемую цену.

В секторе жестких дисков определяющим является емкость устройства. Пока наиболее выгодным приобретением остаются диски объемом порядка 80 Гбайт. Однако стоимость устройств, несмотря на кратковременные колебания цен, в целом падает. Вопрос об интерфейсе стоит не так остро, как для других компонентов. Большая часть дисков соответствует требованиям протокола UltraDMA-100 или UltraDMA-133 интерфейса EIDE/ATA, который поддерживается большинством контроллеров на материнских платах.

Диски с протоколом UltraDMA-133 демонстрируют улучшение производительности на реальных задачах, в лучшем случае на 10 – 15 %. Увеличение частоты вращения до 7200 об/мин в плане повышения общей эффективности дает 20 – 25 %. Вместе с тем для некоторых приложений: баз данных, программ верстки и прочих – производительность жесткого диска имеет ключевое значение. В этом случае имеет смысл выбирать

жесткие диски UltraDMA-133 со скоростью 7200 об/мин, а еще лучше – диски с интерфейсом SCSI.

В отношении выбора конкретной модели следует отметить, что лучшим качеством и передовыми техническими решениями отличаются изделия, разработанные фирмой IBM. В перспективе для внешних устройств надо готовиться к переходу на интерфейс IEEE 1394 (Firewire), Serial ATA. Жесткие диски с этими интерфейсами уже появились на рынке и характеризуются отменной производительностью.

Все модели CD-ROM/CD-RW на реальных задачах работают с близкой скоростью (имеется в виду интерфейс ATAPI). Переход на новые интерфейсы произойдет одновременно с жесткими дисками.

Отдельное замечание касается устройств с интерфейсом SCSI. Они понадобятся тем пользователям, для кого жизненно важны максимальная производительность жесткого диска, безболезненное подключение дополнительных дисководов и стабильная работа дисковой подсистемы.

## **5.8. Видеоадаптеры и мониторы**

Монитор – один из немногих компонентов вычислительной системы, с которыми человек взаимодействует непосредственно.

Первый наиболее распространенный в настоящее время тип монитора – монитор с электронно-лучевой трубкой (ЭЛТ, англ. CRT – Cathode Ray Tube). В CRT-мониторах изображение формируется с помощью потока электронов на слое люминофора, который нанесен на внутреннюю поверхность стеклянной вакуумной колбы.

Второй тип мониторов – плоские панели, часто называемые жидкокристаллическими дисплеями или экранами LCD (Liquid Crystal Display).

Монитор покупается в расчете на конкретные области применения – офисные задачи, настольно-издательские работы, САПР или др. – с учетом длительности его ежедневной эксплуатации и, разумеется, финансовых возможностей потребителя. Эти исходные условия определяют выбор размера экрана, требования к его частотным характеристикам и разрешающей способности, а также необходимость соответствия тем или иным стандартам эргономики. Наиболее очевидными критериями выбора монитора считаются цена и размер диагонали экрана. В настоящее время изготовители предлагают покупателям модели с диагоналями 15, 17, 19, 20 и 21 дюйм (14-дюймовые аппараты не удовлетворяют требованиям современности, а широкоэкранные 24-дюймовые мониторы скорее считаются исключением из правил).



Размер в дюймах надо по-разному трактовать для мониторов с CRT- и LCD-экранами. Общеизвестно, что номинальная длина диагонали ЭЛТ-монитора меньше фактического размера видимого изображения. “Семнадцатидюймовики” с теоретической длиной диагонали 43,18 см обеспечивают полезный размер 39,6 – 41,5 см в зависимости от конкретной модели, а фактическая длина диагонали 21-дюймовых устройств (53,34 см) составляет от 49,7 до 51 см. Получается, что 17-дюймовый монитор с минимальной полезной площадью мало отличается от 15-дюймового аппарата с видимой областью увеличенного размера. Поэтому целесообразно выбрать модель с максимальной полезной площадью. В случае же LCD-дисплеев размер диагонали – это размер матрицы, которая формирует изображения.

От размера экрана зависит разрешающая способность монитора, то есть полное количество точек видимого изображения по горизонтали и по вертикали. Если длина диагонали экрана не превышает 15 дюймов, то разрешение, обеспечивающее приемлемое качество изображения, составит 800x600 точек; для 17-дюймового монитора этот показатель равен 1024x768, а для модели с диагональю 20 или более дюймов – 1280x1024 точек. При более высоких разрешениях расстояния между точками приближаются к предельному значению dot pitch, а четкость и контрастность изображения снижаются. К тому же и буквы становятся неразборчивыми. Неприятное следствие – головные боли из-за перенапряжения глаз. Тому, кто намеревается использовать свой монитор при разрешении, на одну ступень превышающем рекомендуемое, следует выбрать модель с особо тонкой маской (0,25 мм).

Размер экрана сам по себе не гарантирует качества. Основные потребительские свойства монитора – разрешение и частота смены кадров (вертикальная частота) – зависят от его главных технических характеристик: максимальной строчной (горизонтальной) частоты, а также частотного диапазона видеоусилителя. Напомним, что вертикальная частота (Гц) указывает, сколько раз за секунду обновляется все изображение целиком. Горизонтальная частота (кГц) задает количество строк, отображаемых на мониторе за секунду. Она равна произведению вертикальной частоты и количества строк в кадре. Видеодиапазон (МГц) соответствует возможному количеству точек, отображаемых на экране за секунду, и равен произведению горизонтальной частоты и количества точек изображения в строке, с учетом служебных пикселей синхронизации. Чтобы глаза не уставали, рекомендуется монитор с вертикальной частотой не менее 75 Гц, обеспечивающей немерцающее изображение и соот-

ветствующей международному стандарту в области эргономики ISO 9241-3. Согласно результатам испытаний при этой частоте, 90 % пользователей не замечают мерцания экрана, а при 80 – 90 Гц его не ощущает практически никто.

Внутри электронно-лучевой трубки монитора может находиться теневая маска, аппертурная решетка (Sony Trinitron, Mitsubishi DiamondTron) или гибридная щелевая маска (NEC ChromaClear). Каждая из этих технологий имеет свои достоинства и недостатки.

Электронно-лучевые трубки в основном имеют японское происхождение. Для некоторых серий мониторов Acer, Daewoo, LG Electronics, Nokia, Philips, Samsung и ViewSonic трубки изготавливает концерн Hitachi. В изделиях ADI, Daewoo и Nokia устанавливаются трубки Toshiba. Компании Apple, Compaq, IBM, MAG и Nokia применяют известные ЭЛТ Sony Trinitron. Наконец, Mitsubishi поставляет ЭЛТ для фирм CTX, iiyama и Wyse, а трубки Panasonic (Matsushita) можно встретить в мониторах CTX, Philips и ViewSonic.

Для LCD-дисплеев указывается не максимальное разрешение, а количество элементов матрицы. Это не значит, что LCD-дисплей не может работать с другим разрешением – вы можете установить большую или меньшую величину в операционной системе, но качество изображения будет значительно хуже, т. к. в процессе работы изображение, созданное видеокартой, будет программно приводиться к физическому разрешению матрицы.

В отличие от CRT-мониторов для LCD-дисплеев всегда указывают яркость свечения точек, например – 200 кд/м<sup>2</sup>, контрастность – 200:1 или 300:1. Смысл в том, что эти характеристики наиболее сильно влияют на потребительские свойства LCD-дисплеев, к тому же только совсем недавно жидкокристаллические дисплеи стали обладать светотехническими характеристиками, сопоставимыми с характеристиками традиционных мониторов.

Выделяют две основные группы стандартов и рекомендаций на мониторы – по безопасности и эргономике.

К первой группе относятся стандарты UL, CSA, DHHS, CE, скандинавские SEMRO, DEMKO, NEMKO и FIMKO, а также FCC Class B. Из второй группы наиболее известны MPR-II, TCO '92 и TCO'95, ISO 9241-MPR-II.

Современная видеокарта (видеоадаптер) должна реализовать возможности монитора (разрешение экрана, кадровую частоту и глубину цветности).

Основной видеорежим у персональных компьютеров – это текстовый режим. В этом режиме графические элементы – линии и прямоугольники – создаются с использованием псевдографических символов. И лишь по командам операционной системы видеокарта переключается в графический режим. Текстовый режим достался персональному компьютеру IBM PC от вычислительных машин, где графический режим являлся весьма уникальной особенностью, для поддержки которой требовалось необычайно много ресурсов. Текстовый режим был выгоден тем, что для хранения изображения экрана нужно было всего 4 Кбайта оперативной памяти (80 знаков в строке и 25 строк). Для каждого символа требовалось 2 байта видеопамати (1-й – код символа, 2-й – яркость, цвет, мигание). Но после удешевления микросхем памяти и повышения производительности процессоров текстовый режим пререстал пользоваться популярностью у пользователей, которые теперь предпочитают работать в графической оболочке, например, операционной системы Windows.

Объем необходимой видеопамати определяется в зависимости от разрешения и глубины цвета. Формула для расчета необходимого объема графического ОЗУ выглядит так:

$$\text{Объем ОЗУ} = (\text{число точек в строке}) \times (\text{число строк}) \times (\text{число байт на одну точку}).$$

Основная причина все большего наращивания оперативной памяти видеоадаптера состоит в том, что на плате видеоадаптера теперь находится видеопроцессор (графический процессор), который может самостоятельно, по управляющим командам центрального процессора, строить объемные изображения, а это требует необычайно много ресурсов для хранения промежуточных результатов вычислений и образцов текстур, которыми заливаются условные плоскости моделируемых фигур.

На сегодняшний день основными производителями видеоадаптеров являются такие компании, как: NVIDIA Corporation, ATI Technologies, MATROX Graphics Inc, 3Dlabs Inc Ltd, Silicon Integrated Systems (SiS), ASUSTEK Computer Inc.

Компания NVIDIA Corporation разрабатывает чипсеты для видеокарт, на которых собирает свои оригинальные изделия, а также продает чипсеты другим сборщикам. Фактически на российском и белорусском рынке большинство видеокарт используют тот или иной чипсет NVIDIA.

Компания ATI Technologies Inc. – второй основной игрок на рынке производства графических чипсетов и видеокарт. Ее видеокарты RADEON составляют хорошую конкуренцию продукции NVIDIA. На чипсетах RADEON довольно большое количество компаний выпускает

самые разнообразные видеокарты – от полных аналогов видеокарт АТІ и до достаточно оригинальных конструкций.

Компания ASUS, более известная по производству системных плат, выпускает широкий ассортимент видеокарт для компьютеров PC, в основном используя чипсеты компании NVIDIA.

Компания MARTOX известна тем, что она разрабатывает и изготавливает видеокарты, к которым можно подключать 2, 3 или 4 монитора. Продукция компании не слишком дешева, но в магазинах почти всегда есть в наличии “двухголовые” видеокарты ее производства.

Компания 3Dlabs специализируется на производстве видеокарт Wildcat4 и Wildcat VP. Продукция не для домашнего или офисного пользования, поэтому цена довольно высокая. Используется, например, в рабочих станциях.

Компания SiS выпускает две серии графических процессоров (GPU):

- Xabre – Xabre600, Xabre400, Xabre200, Xabre80;
- SiS – SiS315, SiS305, SiS300, SiS6326.

Компания S3 Graphics Inc, ранее широко известная своими видеокартами S3, ныне занимается разработкой нового графического процессора DeltaChrome, который, как надеются разработчики, позволит компании вернуться на рынок видеокарт. Но, к сожалению, предыдущие попытки разработки современного процессора окончились неудачно.

## 6. ОЦЕНКА ПРОИЗВОДИТЕЛЬНОСТИ ПК

---

Целью тестирования ПК является изучение его конфигурации в целом, сравнение реальных характеристик компонентов с заявленными производителями, поиск “узких” мест, могущих оказать негативное влияние на общую производительность системы, выявление аппаратных конфликтов и способов их устранения, а также проведение сравнительной оценки производительности системы с выставлением “оценок” – так называемых benchmarks. Оценка производительности ведется отдельно по каждому компоненту – тестируются АЛУ процессора, скорость обработки чисел с плавающей запятой, скорость обращения к памяти, характеристики видеокарты и т. д.

Само понятие производительности всегда включало в себя два компонента: измеряемый и оцениваемый (рассчитываемый).

Измеряемый компонент производительности представляет собой опосредованное время выполнения контрольной задачи. Такие задачи или, как их принято называть в компьютерной терминологии, “измерительные смеси” бывают двух видов: синтетические (полусинтетические) и профильные.

**Синтетические смеси** представляют собой отобранные аналитическим методом процедуры с наибольшим удельным весом для данного класса задач. Несмотря на наличие определенной теоретической базы, существует множество подходов к определению удельного веса той или иной процедуры, что делает этот вид измерений несколько субъективным. В общем виде это специальные тестовые программы, которые выполняют строго определенную цепочку инструкций, направленную на определенный модуль системы, позволяя, таким образом, измерить его скорость в чистом виде, заведомо исключив влияние сторонних факторов. Они разработаны исключительно для измерения производительности и не применяются для других целей. При этом используются разные показатели, дающие характеристику производительности.

К синтетическим смесям относится подавляющее большинство известных измерительных программ: Whetstone, Drystone, PC Bench, Winbench.

С большой натяжкой к синтетическим смесям можно отнести популярные в непрофессиональной среде программы типа SysInfo, которые измеряют что-то только им понятное, но зато очень быстро и доступно для массового пользователя.

Классическим примером синтетического теста является общеизвестный пакет утилит SiSoft Sandra.

**Профильные смеси** представляют собой набор фрагментов реальных прикладных пакетов, работающих в единой операционной среде с профилированной рабочей нагрузкой, то есть с наиболее типичными (по мнению авторов) входными данными и режимами их обработки. Одной из наиболее распространенных профильных смесей является смесь Winstone. Профильные смеси позволяют более точно определить производительность системы на определенных пакетах, но сама методика построения такой смеси для узких профессиональных областей (анимационная графика, издательские системы и т. п.) слишком сложна, и для таких классов задач удобнее использовать синтетические смеси, оценивающие более точно ключевую подсистему компьютера в данной области, например видеосистему.

**Программные тесты.** Они показывают не какие-то абстрактные цифры, а демонстрируют реальную скорость работы реальных приложений. Иногда бывает гораздо интереснее узнать, насколько быстро работает PhotoShop, чем измерить скорость работы одного из блоков процессора. Для тестирования реальными приложениями существуют специальные тестовые пакеты – например, всем известный Ziff Davis Winstone, Sysmark 2000 и т. п. Кроме того, полезным бывает использовать графические пакеты (Adobe PhotoShop, 3D Studio MAX, Bryce 3D) и, конечно же, игры: Quake III, Unreal Tournament, Expandable, Incoming и др.

Для проведения объективного тестирования даже правильно подобранные тесты еще не гарантируют объективных результатов. Нужно еще добиться стабильности результатов и обеспечить одинаковые внешние условия.

В рамках международной выставки “Перспективные технологии и системы: информатика, телекоммуникация, безопасность” традиционно проводится конкурс “Лучший компьютер года”. Все компьютеры проходят ряд тестов (Winstone, SYSmark, SPECViewperf, игровые приложения), специально подобранных для оценки их производительности и стабильности в типичных для каждой категории задачах.

## 7. ПРОИЗВОДИТЕЛИ BRAND-NAME ПК

---

Очень приблизительная классификация современных компьютеров по сферам применения выглядит следующим образом:

- Встроенные компьютеры;
- Игровые компьютеры;
- Персональные компьютеры;
- Серверы;
- Рабочие станции;
- Большие компьютеры;
- Суперкомпьютеры.

Большая мировая четверка производителей ПК включает:

- Compaq computer;
- IBM;
- Dell computer;
- Hewlett Packard.

Их прибыли растут быстрее среднего роста сегмента этого рынка. Следом идут Packard Bell, Acer, NEC, AST.

Среди европейских производителей исключением является пока еще Siemens SNI-Siemens Nixdorf.

В настоящее время среди лидеров в производстве серверов видное место занимают компании IBM, Hewlett-Packard, Sun Microsystems, Compaq. По итогам 2003 года, доля корпорации IBM от общего серверного рынка составила 32 %, HP – 28 %, Sun Microsystems – 11,8 %.

Российские бренды: Formoza, R&K, Aquarius и др.

В Республике Беларусь ПК предлагают следующие фирмы: NTT, Асбис, БелХард, Компьютеры и периферия, Link Technologies, Xorex Service, BelAVM, Белсофт, American Logic, CD-Life, GreenLine, Jet и др.

Особенностью рынка ПК в Республике Беларусь является тот факт, что в республике первичную роль играет рынок комплектующих для ПК.

Все ранее сказанное о персональных компьютерах относилось в основном к ПЭВМ на базе Intel-совместимых процессоров (часто их называют IBM PC-совместимые компьютеры, компьютеры PC).

### 7.1. IBM PC и совместимые компьютеры

Архитектура персонального компьютера IBM Personal Computer (IBM PC) была создана в 1981 году небольшим коллективом инженеров

IBM под руководством Джона Эстриджа. Для того чтобы создать новый компьютер в кратчайшие сроки с минимальными затратами, была использована открытая архитектура. IBM PC сконструировали на основе независимо производимых компонентов. Название IBM PC попросту означало “Персональный компьютер IBM”. Слово “персональный” в те времена ассоциировалось с чем-то несерьезным, маломощным, вспомогательным.

В отличие от основной продукции корпорации IBM, компьютер IBM PC не представлял собой ничего особенного, больше походя на продвинутый терминал (монитор с клавиатурой). Как это ни обидно, но у нового компьютера оказалась не слишком удачная механическая конструкция, не самый лучший процессор от корпорации Intel, но все же, как это неудивительно, именно потомкам этой, средненькой во всем, микро-ЭВМ предстояло завоевать 80 % рынка компьютерной техники за совсем короткий срок. А ведь микро-ЭВМ и мини-ЭВМ тогда разрабатывало и производило много фирм, а некоторые образцы даже по теперешним понятиям представляли собой, честно говоря, более совершенные системы, чем IBM PC.

Корпорация IBM запатентовала только BIOS (Basic Input/Output System, базовую систему ввода-вывода), не догадываясь о блистательном будущем IBM PC, которое терялось на фоне основной продукции – больших ЭВМ. Тем более что разработчики IBM позаимствовали многие технические решения у других фирм, например, идея так называемой открытой архитектуры была взята у фирмы Apple.

Пренебрежительное отношение IBM к своей “несерьезной” ЭВМ сыграло с компьютерным гигантом злую шутку – простота разработки дополнительных модулей и отсутствие необходимости лицензирования дали возможность появиться фирмам, которые стали производить самые разнообразные устройства, расширяющие возможности IBM PC. В дальнейшем появились клоны (аналоги) микро-ЭВМ IBM PC. Популярность IBM PC у пользователей заставила корпорацию IBM в 1983 году начать производство компьютеров IBM PC XT. Буквы XT были взяты из слова eXTra, что обозначало расширенные возможности нового компьютера по сравнению с предшественником. Модель IBM PC XT (eXtended Technology) отличалась от оригинальной модели PC наличием дисководов для жесткого магнитного диска на 10 Мбайт. В последующем компьютере XT обычно называли все что угодно, имеющее микропроцессор 8088 или 8086 и жесткий диск.



Именно появление IBM PC XT послужило тем водоразделом, когда многообразии типов компьютеров сменило многообразие аналогов. В этом процессе главную роль сыграли производители из Юго-Восточной Азии, и в первую очередь с Тайваня.

В 1984 году появилось новое поколение IBM PC-совместимых компьютеров – IBM PC AT (буквы AT обозначали улучшенную технологию, Advanced Technology). Это действительно было новое поколение компьютеров, а не простое усовершенствование старых, т. к. основой, “сердцем” компьютера стал микропроцессор Intel 80286 (обычно говорят просто 286). Смена процессора позволила программистам использовать память за пределами 1 Мбайт без сложных аппаратных ухищрений, кроме того, появился *защищенный режим* работы, в котором функционирует операционная система Windows.

Микропроцессоры 80286 выпускала корпорация Intel, не зависящая от IBM, что делало эти микросхемы доступными всем желающим, поэтому уже через полгода появились совместимые с IBM PC AT компьютеры других производителей. Сначала их выпускали фирмы в США, но очень быстро почин подхватили фирмы Юго-Восточной Азии. Клоны продавались в 2–3 раза дешевле оригинальных моделей IBM, что делало персональные компьютеры доступными более широкому кругу пользователей. К этому времени так называемые IBM PC совместимые компьютеры производили уже около 50 компаний.

Процессор 80286 имел ряд недостатков, особенно при работе в защищенном режиме, поэтому в 1985 году появился новый процессор Intel 386, который и стал образцом для всех остальных процессоров семейства x86 (так называют процессоры, использующие систему команд, разработанную корпорацией Intel для процессоров i8086). Самая же любопытная история, связанная с этим процессором, – то, что не корпорация IBM выпустила первый компьютер с процессором i386. Фирма Compaq Computer прежде IBM приступила к выпуску машин на новом 32-разрядном микропроцессоре Intel 80386. Неповоротливость колоссальной корпорации позволила небольшим, но честолюбивым фирмам выпустить новые персональные компьютеры раньше создателей IBM PC.

Все попытки IBM вернуть утерянные позиции с помощью создания новых стандартов, лицензии на которые предлагалось покупать очень дорого, привели к тому, что общепризнанными стандартами становились разработки других фирм. Например, серия компьютеров IBM PS/2 не получила признания из-за попытки навязать производителям компьютеров лицензионную шину расширения MCA. Большинство производителей

компьютеров не поддержали инициативу IBM, а пошли по пути разработки открытого стандарта, что обусловило более низкие цены на их компьютеры.

Сама IBM также продолжает выпускать IBM PC-совместимые компьютеры, но возлагает большие надежды на новые микропроцессоры Power PC. Выпуск микропроцессоров серии PowerPC, разработанных фирмами Apple, IBM и Motorola, начался в 1993 году. Модели компьютеров фирм Apple и IBM на базе микропроцессора PowerPC стали появляться в 1994 году.

Сегодня 80 % компьютерного рынка – это персональные компьютеры на базе процессоров семейства x86 – Pentium 4.

Хронология разработки и выпуска ряда персональных компьютеров с некоторыми из перечисленных ранее процессоров:

ПК с i8088 (IBM PC)	1981 г.
ПК с i80286 (IBM PC)	1984 г.
ПК с i80386/16	1986 г.
ПК с i486DX/25	1990 г.
ПК с Pentium	1993 г.
ПК с Pentium Pro	1995 г.
ПК с Pentium MMX	1997 г.
ПК с Pentium II	1997 г.
ПК с Pentium III (Katmai)	1999 г.
ПК с Pentium III (Coppermine)	1999 г.
ПК с Pentium 4	2000 г.

Но у такой мировой унификации персональных компьютеров есть и отрицательные черты – современным процессорам приходится подстраиваться под своего предка – Intel 8086. Так, в процессорах Pentium быстрое внутреннее RISC-ядро (центральная, вычислительная часть процессора) вынуждено имитировать в ряде режимов работу старых процессоров со всеми их слабыми местами. Плюс наследство от IBM PC – низкоскоростной обмен с периферийными устройствами и оперативной памятью.

В настоящее время идет процесс внедрения 64-разрядной технологии в процессоры семейства x86. Первой ласточкой стал процессор Intel Itanium, но, к сожалению, он может только эмулировать работу 32-разрядного процессора, что ведет к снижению производительности, поэтому используются такие процессоры только в серверах.

Более удачным решением для перехода от 32-разрядных процессоров к 64-разрядным стала инициатива корпорации AMD, которая сначала

запустила в производство процессоры семейства Opteron, а потом Athlon 64. Эти процессоры могут полноценно работать 32-разрядным кодом, что позволяет использовать старое программное обеспечение, хотя наилучшие показатели они демонстрируют при использовании операционной системы и программ нового поколения. Сегодня хорошо видно, что требуется переход от старых технологий к новым, но мировая индустрия персональных компьютеров обладает огромной инерцией, и мы, как пользователи, постоянно ощущаем это на себе. Вот самый яркий пример – время начальной загрузки компьютера, несмотря на 100-кратное возрастание частоты процессоров, так и не уменьшилось, а даже стало еще дольше из-за более громоздкого программного обеспечения.

Однако не следует забывать, что существуют и динамично развиваются и другие компьютеры.

## **7.2. Персональные компьютеры от фирмы Apple**

1 апреля 1976 года Стив Джобс, Стив Возняк и Рон Вейн создали компанию “Apple Computer” (по слухам, название Apple было выбрано лишь для того, чтобы в телефонном справочнике стоять перед Atari).

Возняк работал на Hewlett-Packard, Джобс и Вейн трудились на Atari, а по ночам они собирались в гараже и создавали Apple I.

Apple I не воспринимался слишком всерьез. Настоящий успех пришел с моделью Apple II. Это был первый в истории человечества персональный компьютер в пластиковом корпусе, с цветной графикой. Стоил этот компьютер 1298 долларов. В начале 1978 года на рынок вышел недорогой дисковод для дискет Apple Disk II, который еще больше увеличил объемы продаж.

С помощью фирмы Bell & Howard специальная версия Apple II стала поставляться на образовательный рынок.

19 мая 1980 года Apple Computer представила свою новую разработку – Apple III. Новый компьютер стоил от 4500 до 7800 долларов, в зависимости от конфигурации, оснащен в два раза более быстрым процессором Synertek 6502A с тактовой частотой 2 МГц. Обладая способностью эмулировать Apple II, это был принципиально новый компьютер. Apple I и Apple II были разработками одного человека, Стива Возняка. Apple III создавался командой инженеров под непосредственным управлением Стива Джобса. В декабре 1983 года Apple III был заменен более совершенной моделью Apple III Plus, с помощью которой пользователю-

скую базу удалось расширить до 120 000, но, в конце концов, в апреле 1984 года проект Apple III был прекращен.

Таким образом, под маркой Apple машины находились на рынке до 1984 года. С 1984 года модель Lisa открыла новую серию – Macintosh. Благодаря дизайну Macintosh all-on-line (все в одном), при котором системный блок и монитор объединены в одном корпусе, компьютер занимал минимум места на столе. В 1985 году компания Microsoft разработала электронную таблицу Excel for Macintosh, версия которой для PC появилась лишь год спустя. Программы для Macintosh Aldus PageMaker и LaserWriter совершили настоящую революцию в издательском деле, обеспечив продукции Apple устойчивый сбыт в этом секторе рынка.

Новая разработка Apple – Macintosh Plus – стала первым компьютером со SCSI-интерфейсом. Отныне наличие SCSI-порта становится стандартом для Macintosh. Создание в 1986 году версии операционной системы для работы с иероглифами Kadjitalk завоевало для Apple азиатский рынок.

В 1987 году появился Macintosh 2. Его разработчики отказались от принципа all-on-line, предусмотрели шесть слотов для плат расширения. В 1989 году Apple продала компьютеров больше, чем сама IBM. В 1990 году на рынок вышел Macintosh 2fx – самый быстрый персональный компьютер своего времени (и самый дорогой за всю историю Apple – ценой в десять тысяч долларов).

Архитектура Apple Macintosh, изначально базировавшаяся на микропроцессорах серии Motorola 680x0, но в течение 1994 – 1995 годов переведенная на микропроцессоры серии PowerPC, пока удерживает менее 10 % рынка.

В 1995 году появился первый Macintosh, использующий шину PCI, а также первые клоны Macintosh. Apple провела эксперимент по предоставлению лицензии на клонирование Маков – в эксперименте участвовали такие компании, как Umax, PowerComputing, Motorola, ComPower, Radius, DayStar и многие другие.

В 1997 году Apple вновь возглавил Стив Джобс. С его возвращением стратегия компании изменилась в сторону снижения цены Macintosh.

В 1997 году Apple объявила о выпуске нового семейства Macintosh – G3. Сердцем нового компьютера стал процессор PowerPC нового поколения. По сравнению с аналогичным Pentium II выигрыш в производительности у процессора G3 составляет 30 %. Фактически материнская плата для G3 отличается от материнской платы для Pentium

только разъемом для самого процессора. Таким образом, появляется возможность использования в Macintosh стандартных устройств.

В 1999 году Apple предлагает новую линию настольных компьютеров. В их числе компьютеры iMac пяти новых расцветок, новая линия компьютеров Power Macintosh G3 с тремя видами мониторов, а также серверная операционная система Mac OS X Server. Для домашних пользователей фирма анонсировала семейство новых компьютеров iMac с более низкой ценой, которые представлены в гамме из пяти ярких цветов Blueberry (голубика), Lime (лайм), Tangerine (мандарин), Strawberry (клубника) и Grape (виноград). Компьютеры iMac были оснащены более быстрым процессором PowerPC G3 266 МГц и жестким диском 6 Гбайт. iMac, с его легкой быстрой установкой, доступом в Internet и отсутствием бесконечных проводов, стал бестселлером среди персональных компьютеров в США.

В конце 1999 года компания Apple объявляет о выходе PowerMac G4 – с частотой процессора до 500 МГц. Они были оборудованы жесткими дисками 20, 30 и 40 Гб. Тогда же начинает развиваться производство двухпроцессорных G4, работающих более чем в два раза быстрее обычных G4.

Летом 2000 года Apple разворачивает выпуск нового класса машин – Power Mac G4 Cube – компьютеров, призванных объединить в себе мощь Power Mac G4 с дизайном и миниатюрностью iMac. Из-за своих небольших габаритов (8”x 8”x 8”) Cube практически не предоставлял возможностей для расширения – в нем не было PCI-слотов, а в слот AGP просто не вмещалась полноценная видеокарта (карты для Cube изготавливались специального размера). Еще одним разочарованием было полное отсутствие аудиовхода-выхода, хотя через два USB-порта можно было подключать колонки (с качеством воспроизведения наушников) и микрофон.

В 2002 году компания Apple сообщила о выпуске серии настольных ПК типа “all-in-one” iMac 2.0. Новый iMac имеет ЖК-дисплей. Однако главная достопримечательность iMac 2.0 не дисплей, а способ его крепления. Более всего компьютер напоминает настольную лампу: ЖК-дисплей подвешен к небольшому корпусу в форме полусферы при помощи специального кронштейна, положение которого можно в любой момент изменить.

В 2003 году компания Apple представила новый Macintosh с 64-разрядным процессором от IBM G5.

За разработку дизайна новых ПК и его элементов ведущий дизайнер фирмы Apple Джонатан Айв удостоен международной премии. Среди самых заметных работ Айва – цветной iMac, CD-проигрыватель iPod, весящий меньше чем два CD-диска, самый легкий ноутбук iBook, а также Cube – системный блок в виде кубика. И наконец, в 2003 году Айв придумал так называемый “подсолнух” – компьютер с полусферическим системным блоком и плоским экраном на ножке.

## 8. МИКРОКОНТРОЛЛЕРЫ

### 8.1. Архитектура и структура микроконтроллеров

МК представляют собой законченную МП-систему обработки информации, которая реализована в виде одной большой интегральной микросхемы. МК объединяет в пределах одного полупроводникового кристалла основные функциональные блоки МП управляющей системы: центральный процессор (процессорное ядро), постоянное запоминающее устройство (ПЗУ), оперативное запоминающее устройство (ОЗУ), периферийные устройства для ввода и вывода информации.

Широкое разнообразие моделей МК, возможность разработки и производства новых моделей в короткие сроки обеспечивает модульный принцип построения МК, который взят на вооружение всеми ведущими компаниями. При модульном принципе построения все МК одного семейства содержат в себе базовый функциональный блок, который одинаков для всех МК семейства, и изменяемый функциональный блок, который отличает МК разных моделей в пределах одного семейства (рис. 32).

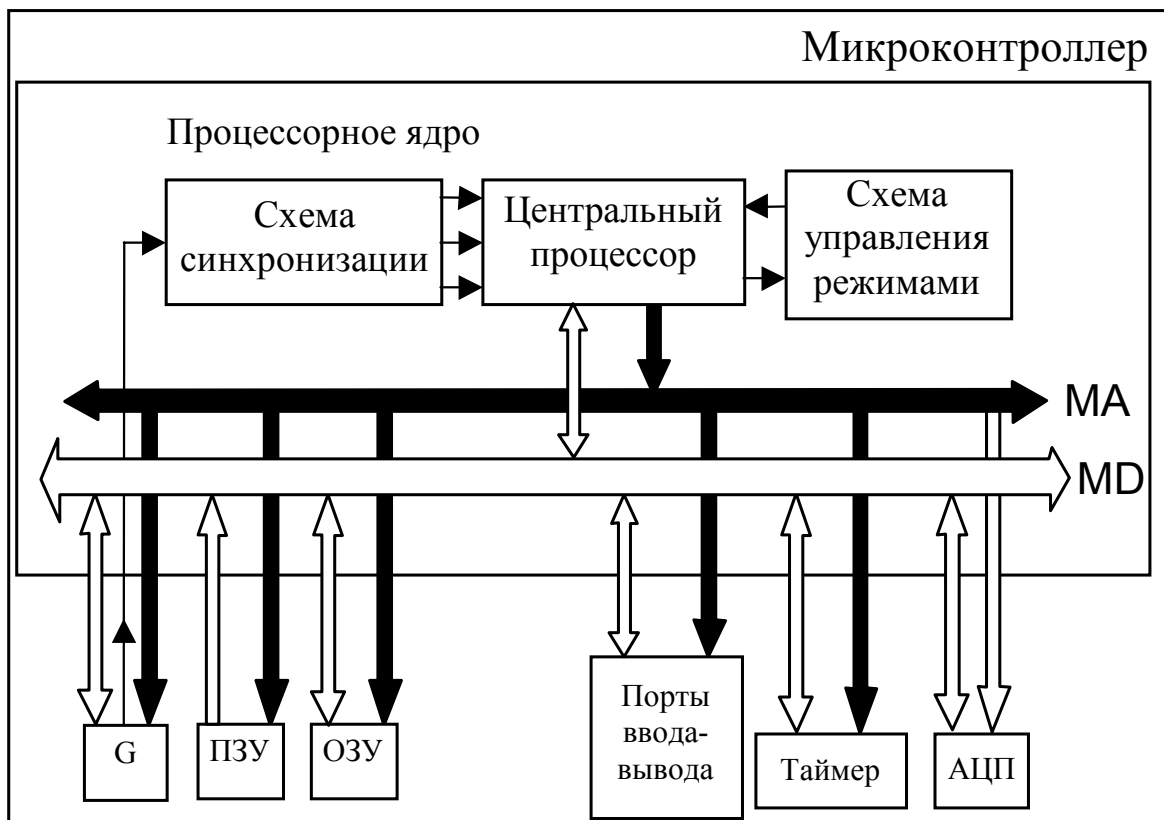


Рис. 32. Модульная организация МК

Базовый функциональный блок включает:

- центральный процессор;
- внутренние магистрали адреса, данных и управления;
- схему формирования многофазной импульсной последовательности для тактирования ЦП и межмодульных магистралей;
- устройство управления режимами работы МК.

Процессорное ядро обозначают именем семейства МК, основой которого оно является. Например, ядро HC05 – процессорное ядро семейства Motorola MC68HC05, ядро MCS51 – ядро семейства МК Intel 8xC51, ядро PIC16 – процессорное ядро Microchip PIC16.

Изменяемый функциональный блок включает модули различных типов памяти, модули периферийных устройств, модули генераторов синхронизации и некоторые дополнительные модули специальных режимов работы МК.

Базовый функциональный блок принято называть процессорным ядром МК. Ядро современных 8-разрядных МК реализует один из двух принципов построения МП:

МП с CISC-архитектурой – МП с полной системой команд;

МП с RISC-архитектурой – МП с сокращенной системой команд.

Производительность МП, и МК в том числе, принято оценивать числом операций пересылки “регистр-регистр”, которые могут быть выполнены в течение одной секунды. Для МК с RISC-архитектурой время выполнения любой операции составляет  $1/f_{BUS}$ . Следовательно, их производительность равна  $f_{BUS}$  оп/с. Например, производительность PIC16 составляет 5 млн оп/с, Scenix – 25 млн оп/с. В МК с CISC-архитектурой число циклов выполнения операции “регистр-регистр” составляет от 1 до 3, что снижает производительность.

Закрытая архитектура современных 8-разрядных МК стала реализуемой лишь при условии интеграции на кристалл МК модулей памяти двух типов: энергонезависимого запоминающего устройства для хранения кодов прикладных программ (ПЗУ) и оперативного запоминающего устройства для хранения промежуточных результатов вычислений (ОЗУ). С момента появления МК технология энергонезависимых запоминающих устройств претерпела множество изменений, которые позволили не только повысить информационную емкость, быстродействие, надежность хранения информации, но и привели к появлению принципиально новых технологий программирования резидентной памяти МК. С точки зрения пользователей МК следует различать шесть типов энергонезависимой резидентной памяти:



- ПЗУ масочного типа – mask-ROM. Содержимое ячеек ПЗУ этого типа записывается на заводе-изготовителе МК с помощью масок и не может быть заменено или “допрограммировано” в области ранее не использованного сегмента памяти;
- ПЗУ, однократно программируемые пользователем – OTPROM (One-Time Programmable ROM). В незапрограммированном состоянии каждая ячейка памяти модуля однократно программируемого ПЗУ при считывании возвращает код \$FF. Программированию подлежат только те разряды, которые после программирования должны содержать 0;
- ПЗУ, программируемые пользователем с ультрафиолетовым стиранием – EPROM (Erasable Programmable ROM). ПЗУ данного типа допускают многократное программирование. Технология программирования близка к технологии однократно программируемых ПЗУ;
- ПЗУ, программируемые пользователем с электрическим стиранием – EEPROM (Electrically Erasable Programmable ROM). Электрически программируемые и электрически стираемые ПЗУ совместили в себе три положительных качества рассмотренных выше типов памяти: они программируются пользователем, могут быть многократно подвергнуты операции стирания и дешевле ПЗУ с ультрафиолетовым стиранием;
- ПЗУ с электрическим стиранием типа FLASH – FLASH ROM. ПЗУ типа FLASH сохранили преимущества, присущие EEPROM: возможность многократного стирания и программирования посредством приложения повышенного напряжения. Однако память типа FLASH стирается и программируется страницами или блоками.

Кроме ПЗУ, в состав МК входит также и статическое оперативное запоминающее устройство.

Каждый МК имеет некоторое количество линий ввода-вывода, которые объединены в 8-разрядные параллельные порты ввода-вывода PТх (“х” – имя порта, используемое в техническом описании). В карте памяти МК каждый порт ввода-вывода представлен регистром данных порта ОРТх. В режиме ввода логические уровни сигналов на линиях порта PТх отображаются нулями и единицами в соответствующих разрядах регистра DРТх. В режиме вывода данные, записанные под управлением программы в регистр DРТх, передаются на выходы МК, которые отмечены в качестве линий порта PТх. Обращение к регистру данных DРТх осуще-

ствляется теми же командами, что и обращение к ячейкам оперативной памяти. Кроме того, во многих МК отдельные разряды портов могут быть опрошены командами битового процессора.

Большинство задач управления, которые возлагаются на МП системы, должны выполняться в реальном времени. Понятие “управление в реальном времени” означает способность МП-системы получить информацию о состоянии управляемого объекта, выполнить необходимые расчеты и сформировать управляющие воздействия в течение интервала времени, по истечении которого эти воздействия вызовут желаемое изменение поведения объекта. Возможность использования того или иного МК для управления конкретным устройством в реальном времени определяется в первую очередь производительностью процессорного ядра, т. к. МК должен успеть за строго ограниченное время выполнить расчет корректирующего воздействия. Однако только высокой производительности недостаточно. Необходимо организовать прием информации с датчиков и выдачу управляющих сигналов таким образом, чтобы при сохранении требуемой точности на эти операции расходовалось как можно меньше времени. В противном случае не останется времени для выполнения вычислений. Эффективное распределение задач управления между различными модулями МК обеспечивает возможность качественного управления в реальном времени. Многие подсистемы МК используются для решения этих задач, но в первую очередь среди них выделяют подсистему прерываний и модуль таймера. Развитая подсистема прерываний позволяет сократить время реакции МП-системы на изменения состояния объекта. Модули таймеров служат для приема информации от датчиков с времяимпульсными выходами, а также для формирования управляющих воздействий в виде последовательности импульсов с изменяющимися параметрами.

Модуль таймера 8-разрядного МК представляет собой 16-разрядный счетчик со схемой управления. В карте памяти МК счетчик отображается двумя регистрами: TH – старший байт счетчика, TL – младший байт. Регистры доступны для чтения и для записи. Направление счета счетчика – только прямое, т. е. при поступлении тактовых импульсов десятичный эквивалент двоичного кода счетчика изменяется в сторону увеличения.

Отличительная особенность многих современных 8-разрядных МК – интегрированный на кристалл МК модуль многоканального аналогоцифрового преобразователя (АЦП). Модуль АЦП предназначен для ввода в МК аналоговых сигналов с датчиков физических величин и пре-

образования этих сигналов в двоичный код с целью последующей программной обработки. Многоканальный аналоговый коммутатор служит для подключения одного из источников аналоговых сигналов (РТх0 – РТх7) к входу АЦП. Выбор источника сигнала для измерения осуществляется посредством записи номера канала коммутатора в соответствующие разряды регистра управления АЦП. Заметим, что в модулях АЦП 8-разрядных МК предусмотрена только программная установка номера канала, режим автоматического последовательного сканирования каналов с записью результата измерения каждого канала в индивидуальную ячейку памяти не реализуется.

Цифроаналоговые преобразователи в составе МК являются большой редкостью. Модули параллельных ЦАП можно встретить лишь в МК фирм “Mitsubishi” и “Hitachi”.

Наличие в составе 8-разрядного МК модуля контроллера последовательного ввода-вывода стало настолько обычным явлением, что лишь самые простые, маловыводные МК в корпусах DIP-16 и DIP-20 не имеют портов последовательного обмена. Задачи, которые решаются средствами модуля контроллера последовательного ввода-вывода, могут быть условно разделены на три группы:

1. Связь встраиваемой МП-системы с системой управления верхнего уровня: промышленным компьютером, программируемым контроллером, офисным компьютером. Наиболее часто для этих целей используются интерфейсы RS-232C и RS-485;

2. Связь с внешними по отношению к МК периферийными ИС встраиваемой МП-системы, а также с датчиками физических величин с последовательным выходом. Для этих целей используются интерфейсы SPI, I2C, а также нестандартные протоколы обмена;

3. Интерфейс связи с локальной сетью в мультимикропроцессорных системах. В системах с числом МК до пяти обычно используют сети на основе интерфейсов I2C, RS-232C, RS-485 с собственными сетевыми протоколами верхнего уровня. В более сложных системах популярен протокол CAN.

Среди не очень большого множества различных типов встроенных контроллеров последовательного обмена, которые входят в состав тех или иных 8-разрядных МК, сложился стандарт “де-факто” – модуль UART (Universal Asynchronous Receiver and Transmitter). В переводе с английского UART – универсальный асинхронный приемопередатчик. Однако большинство модулей UART, кроме асинхронного режима обмена, способны также реализовать режим синхронной передачи данных.

МК фирмы “Motorola” традиционно имеют в своем составе два модуля последовательного обмена: модуль SCI с возможностью реализации только протоколов асинхронной приемопередачи для интерфейсов RS-232C, RS-422A, RS-485 и модуль SPI.

В отличие от персональных компьютеров, которые при стечении определенных обстоятельств могут выполнить нештатные операции и “зависнуть”, встраиваемые МП-системы управления лишены этого недостатка. Прикладная программа управления, записанная в память МК, должна обеспечивать формирование адекватных выходных воздействий при любых комбинациях входных сигналов. Однако в результате электромагнитных помех предусмотренный разработчиком ход выполнения прикладной программы может быть нарушен. Именно в этом случае невозможно гарантировать правильную работу МП-системы. Все современные МК предусматривают возможность восстановления правильного хода вычислительного процесса при подобном рода отказах. Для этого используется модуль сторожевого таймера (COP или Watchdog). Основным элементом модуля сторожевого таймера является многоразрядный счетчик. При сбросе МК счетчик обнуляется. После перехода МК в активный режим работы счетчик начинает увеличивать код независимо от выполняемой программы. Если код счетчика достигает максимально указанного в техническом описании МК значения, то генерируется сигнал внутреннего сброса и МК начинает выполнение программы управления сначала. Для исключения события сброса по переполнению сторожевого таймера прикладная программа управления должна периодически сбрасывать счетчик. Операция сброса счетчика сторожевого таймера обычно выполняется посредством записи указанного кода в один из регистров специальных функций. Тогда при нормальном, предусмотренном разработчиком порядке выполнения прикладной программы переполнение счетчика сторожевого таймера не наступает и он не оказывает влияния на работу МП-системы. Однако если ход выполнения прикладной программы был нарушен, то велика вероятность, что счетчик не будет сброшен вовремя. Тогда произойдет сброс по переполнению сторожевого таймера и нормальный ход вычислительного процесса будет восстановлен.

## **8.2. 8-, 16-, 32-разрядные микроконтроллеры**

Номенклатура предлагаемых сегодня на мировом рынке МК чрезвычайно обширна и в своем составе содержит определенное множество

семейств или крупных групп МК, выпускаемых различными производителями. Главными отличиями между семействами являются: архитектура процессорного ядра; набор интегрируемых на кристалл МК модулей памяти и периферийных устройств; разрядность обрабатываемых данных (4, 8, 16, 32, 64 бит); быстродействие; тип и размер внутренней памяти программ; “возраст” разработки; энергопотребление и ряд других характеристик.

В пределах семейства, как правило, МК подразделяются на подгруппы или серии. Различие между МК, входящими в состав подгруппы, заключается, главным образом, в вариациях встроенной памяти. Серии же между собой различаются составом и параметрами встроенных периферийных устройств, определяющих специфику применения МК.

В число периферийных устройств обычно входят: параллельные порты ввода-вывода; каналы последовательного интерфейса; таймеры и таймеры-счетчики; контроллер прерываний.

Кроме этого, многие МК содержат дополнительные запоминающие устройства, многофункциональные таймерные модули, многоканальные АЦП и ЦАП/ШИМ, цифровые компараторы, устройства для подключения ЖКИ и электролюминесцентных индикаторов и другие устройства.

Наиболее крупными и известными на мировом рынке производителями МК являются такие фирмы, как Intel, Motorola, Microchip, Atmel, Zilog, AMD, Philips, Dallas Semiconductor, Texas Instruments, Hitachi, Mitsubishi, Fujitsu, NEC, Toshiba, Holtek, Uvicom (Scenix), Infineon (Siemens), Temic, STMicroelectronics, Samsung, Triscend и ряд других американских, европейских, южно-азиатских и японских фирм. Напомним, что отечественная промышленность выпускала весьма ограниченный спектр МК, большая часть которых относилась к Intel-совместимым (серии K1816, K1830, K1835 – аналоги семейств MCS-48 и MCS-51).

Развитие дистрибуции качественно изменило ситуацию на рынке. Вследствие этого в последнее время стали доступны компоненты практически любой известной фирмы. Также, благодаря Internet, значительно улучшилось информационное обеспечение разработчиков, от которых в настоящее время требуется, в первую очередь, владение современной элементной базой в сочетании с передовыми технологиями проведения разработки и, кроме того, наличие соответствующей квалификации и профессионального опыта.

Статистика утверждает, что сейчас в области встраиваемых систем управления наибольшую долю рынка занимают 8-разрядные МК. Но вместе с тем для решения многих современных задач вычислительной

мощности 8-разрядных МК часто оказывается недостаточно, поэтому в настоящее время начинает активно развиваться рынок 16- и 32-разрядных МК.

Краткая информация о наиболее известных 8-, 16- и 32-разрядных микроконтроллерах семейства ведущих мировых производителей дана в табл. 13.

Можно также выделить некоторый набор “базовых” ядер, используемых различными фирмами при разработке и создании своих семейств МК. Например, **ядро 18051** используется фирмами: Philips, Atmel, Dallas Semiconductor, Analog Devices, Infineon, SST, Triscend, Winbond. Процессорное **ядро Z80** – Zilog, Toshiba, Samsung; **неймановский процессор** – Motorola, Mitsubishi, STMicroelectronics, Fujitsu; **RISC-ядро** – Atmel, Microchip, Motorola; **ARM-ядро** – Atmel, Samsung, Crystal Semiconductor, Cirrus Logic.

Фирма “Motorola” выпускает семейства однокристалльных контроллеров, основанных на базовой конфигурации микропроцессоров MC6800 и MC68000 (рис. 33).

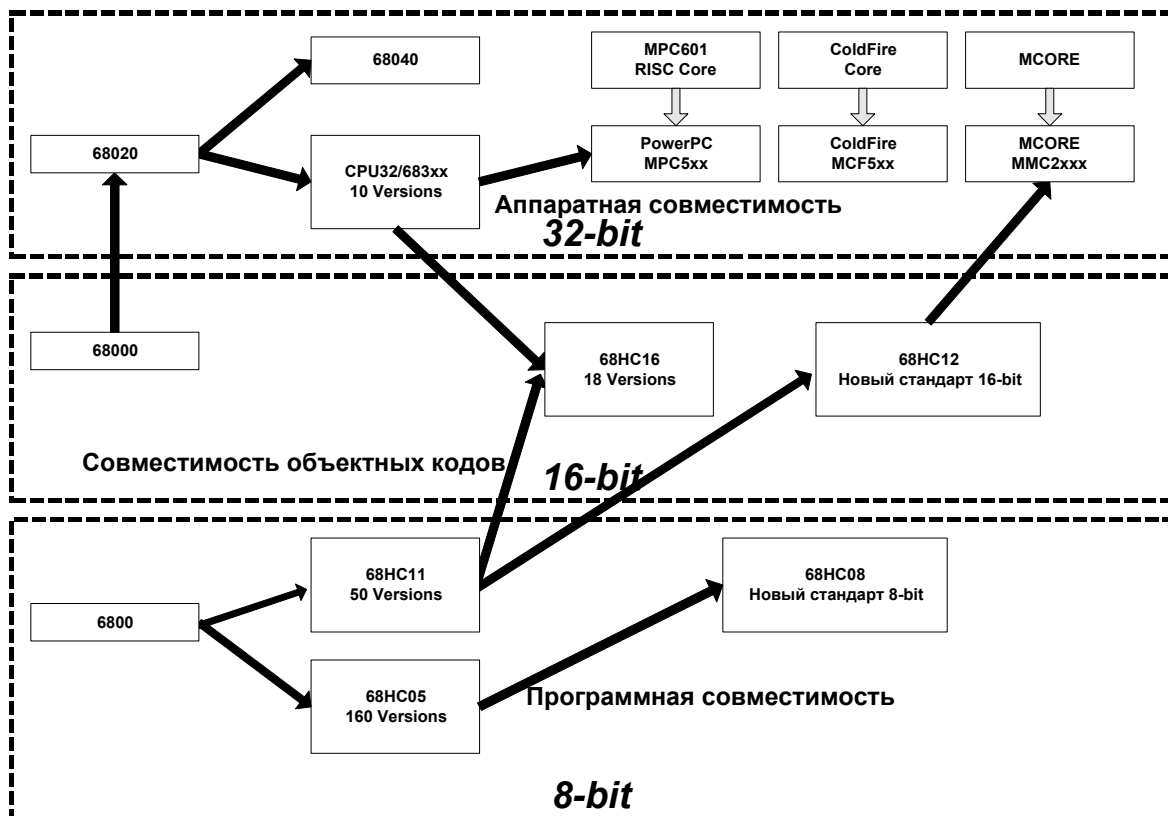


Рис. 33. Эволюция микроконтроллеров фирмы “Motorola”

Таблица 13

## Сведения о выпускаемых 8-, 16- и 32-разрядных микроконтроллерных семействах

Фирма-производитель	Семейства МК					
	8-разрядные		16-разрядные		32-разрядные	
	Наименование	Число типов МК	Наименование	Число типов МК	Наименование	Число типов МК
Intel	MCS-48	10	MCS-96	10	i960xx i386xx i486xx	12 6 6
	MCS-51	60	MCS-196	30		
	MCS-151	2	MCS-296	1		
	MCS-251	4	i186xx	7		
Motorola	MC68HC05	200	MC68HC12 MC68HC16	2 10	MC68ECOxO	8
	MC68HC08	22			MC683xx	19
	MC68HC11	43			MCFSxxx	5
					MPC500	2
	MPC800	6				
Microchip	PIC12Cxxx	10	-		-	
	PIC16C5X	16				
	PIC16Cxxx	60				
	PIC17Cxxx	9				
	PIC18Cxxx	10				
	PIC14000	1				
Atmel	AT89	11	-		AT91	10
	AT90S (AVR)	28				
	AT94KXX	3				
Philips	8051	100	80C51XA	9	-	
Dallas Semiconductor	DS5000	3	-		-	
	DSSxCxxx	8				
Zilog	Z8/SAM8X	60	-		-	
	Z8Plus	4				
Texas Instruments	TMS-370	60	MSP430	20	-	
	TMS7000	9				
	TUSBxxxx	4				
Hitachi	H8/300	17	H8/300H	20	SuperH	30
	H8/300L	47	H8S/2xxx	45		
Mitsubishi	M740 M7450	600	MELPS7700	100	M32Rx/D	1
	M38000		M16C	200	M32R/E	2
					M32000	2
NEC	78KO/OS	200	78K3/4	80	-	
Panasonic	MN10100	35	MN10200	40	-	
Samsung	KS86/88	40	-		-	
Holtek	HT48/49xxx	13	-		-	
AMD			Am186xx	7	ElanSCxxx	5

Фирма-производитель	Семейства МК					
	8-разрядные		16-разрядные		32-разрядные	
	Наименование	Число типов МК	Наименование	Число типов МК	Наименование	Число типов МК
Analog Devices	ADuC8xx	5	–		–	
Triscend	SoC-E5	5	–		SoC-A7	4
STMicroelectronics (SGS-Thomson)	ST6 ST7 ST9	25 50 10	ST10	10	ST100	
OKI	NX65K	5	OLMS-66K	15	–	
Temic	T89C51XXX	2	–		–	
Crystal	–		–		Maverick	5
Cirrus Logic	–		–		Maverick	6
Winbond	W77xxx W78xxx	14	–		–	
National Semiconductor	COPSxxxx	15	–		–	
Cygnal Integrated Product	C8051F0xx C851F018 C851F02x C8051F04x C8051F2xx C8051F30x C8051F12x	12 2 4 4 7 6 8				
Uvicom (Scenix)	SX	7	–		.	
Infineon (Siemens)	C500	17	C166	25	Tricore	3
Xemics	XE8000 CoolRISC	3	–		–	
Silicon Storage Technology	SST89xxx	5	–		–	
Fujitsu	F <sup>2</sup> MC-8x	140	F <sup>2</sup> MC-16xx	14	SPARC – lite	3
Cygnal						
Toshiba	TLSC-90 TLCS-870	14 30	TLSC-900	10	–	



Место микроконтроллеров в структуре микропроцессорной продукции фирмы “Motorola” характеризует рис. 34.

Фирма Motorola представлена на рынке МК семействами 8-разрядных (M68HC05, M68HC08, M68HC11), 16-разрядных (M68HC16), 32-разрядных (M683xx) МК, а также RISC-микроконтроллерами MPC30x, MPC5xx, MFC5xxx. Фирме удалось функционально расширить номенклатуру выпускаемых МК, используя возможности программирования в системе (ISP) путем объединения Flash-технологии со стандартным скоростным последовательным интерфейсом (SPI). В результате были созданы новые, недорогие, скоростные, легкие в освоении и использовании представители семейства 8-разрядных МК HCx08. Среди всех 8-разрядных микроконтроллеров семейства MCS-51 является несомненным чемпионом по количеству разновидностей и количеству компаний, выпускающих его модификации. Важную роль в достижении такой высокой популярности семейства 8051 сыграла открытая политика фирмы Intel, родоначальницы архитектуры, направленная на широкое распространение лицензий на ядро 8051 среди большого количества ведущих полупроводниковых компаний мира. Основными производителями клонов 51-го семейства в мире являются фирмы Philips, Infineon (бывший Siemens), Intel, Atmel, Dallas, Temic, Oki, Cygnal, SST, AMD, MHS, Gold Star, Maxim, Winbond, Silicon Systems, Triscent, Texas Instrument, LG, WSI и ряд других. В рамках СССР производство микроконтроллера 8051 осуществлялось в Киеве, Воронеже (1816BE31/51, 1830BE31/51), Минске (1880BE31/51) и Новосибирске (1850BE31). Но в целом это направление в СССР и затем в СНГ не вышло за рамки базового варианта (8051).

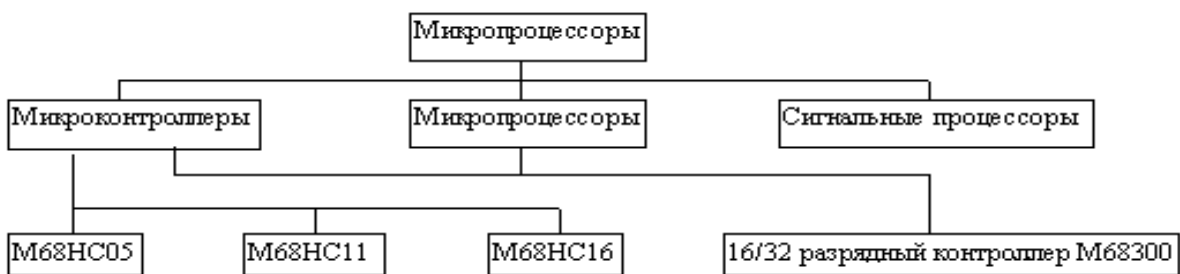


Рис. 34. Структура микропроцессорной продукции фирмы “Motorola”

Лидирующие позиции семейства MCS51 на рынке микроконтроллеров обусловлено целым рядом причин:

- в семействе x51 реализована очень удачная архитектура (рис. 8). Это способствовало тому, что семейство x51-совместимых микроконтроллеров “de facto” стало всемирным промышленным стандартом и широко распространено во всем мире;
- x51-совместимые микроконтроллеры очень хорошо документированы. Как по аппаратной реализации этого семейства, так и по их применению и программированию опубликовано достаточно много разнообразной научно-технической литературы – книг, статей, рекомендаций по применению;
- за время существования этого семейства для него было разработано очень большое количество качественного и доступного программного обеспечения: компиляторов различных языков программирования: ASM51, C++, PL/M51, Fort51 и т. п., дисассемблеров, программных отладчиков, эмуляторов и т. п. Кроме того, существует большое количество программ и библиотек для различных научно-технических задач;
- у большинства разработчиков накоплен опыт программирования микроконтроллерной техникой, имеется достаточно большой опыт общения с этим семейством микроконтроллеров, изучены многие особенности их поведения, выработаны приемы и способы отладки.

В результате на сегодняшний день существует более 200 модификаций микроконтроллеров семейства 8051, выпускаемых почти 20 компаниями. Эти модификации включают в себя кристаллы с широчайшим спектром периферии: от простых 20-выводных устройств с одним таймером и 1 Кбайт программной памяти до сложнейших 100-выводных кристаллов с 10-разрядными АЦП, массивами таймеров-счетчиков, аппаратными 16-разрядными умножителями и 64К-программной памяти на кристалле. Основными направлениями развития этого семейства являются: увеличение быстродействия (повышение тактовой частоты и переработка архитектуры), снижение напряжения питания и потребления, увеличение объема ОЗУ и flash-памяти на кристалле с возможностью внутрисхемного программирования, введение в состав периферии микроконтроллера сложных устройств типа системы управления приводами, CAN и USB интерфейсов. Архитектура MCS-51 получила новый импульс развития с появлением таких приборов, как 89C51 фирм Atmel и Philips, ADuC812 фирмы Analog Devices, W78 фирмы Winbond, AN21 фирмы Cypress, P-51 фирмы Cybernetic Micro Systems, C8051Fxxx фирмы Cygnal и ряда других. В них на одном кристалле с ядром MCS-51 объединены flash-память

объемом до 16 Кбайт, 12-разрядные АЦП и ЦАП, интерфейсы USB, CAN и (E)ISA. Это дает возможность разработчикам использовать при решении новых задач большой имеющийся задел. Дополнительные возможности предоставляют версии микроконтроллеров MSC-51 с пониженным до 1,8 В напряжением питания, а также приборы со сжатой тактовой сеткой и повышенной (до 40 МГц) тактовой частотой.

Микроконтроллеры семейства AVR фирмы Atmel, появившиеся на мировом рынке в 1996 году, имеют современную RISC-архитектуру, которая в сочетании с технологией flash-памяти обеспечивает очень хорошие показатели по таким критериям, как скорость выполнения кода программы, эффективность генерации кода при использовании языков высокого уровня (поддержка Java системой команд), низкая цена.

Наверное, нет оснований полагать, что в ближайшее время 16-разрядные МК сильно потеснят 8-разрядные МК. Последние, с одной стороны, успешно продвигаются вниз по архитектурной лестнице, подавляя собой оставшихся младших 4-бит родственников, а с другой стороны, 8-разрядные микроконтроллеры демонстрируют устойчивый рост производительности за счет новых архитектур и технологических решений. Они подчас находят применение в областях, считавшихся ранее традиционными для 16-разрядных МК. Но все же 8-разрядной архитектуре свойственны свои недостатки, от которых не может освободиться почти ни один микроконтроллер: резкое снижение производительности при обработке 16-бит операндов и ограниченное адресное пространство.

Как справедливо подмечено, 16-разрядные микроконтроллеры являются японским феноменом. Американские и европейские компании, уделив слишком много внимания 8-разрядным архитектурам, дали своим восточным конкурентам шанс вырваться вперед. Результат очевиден, на сегодняшнем мировом рынке 16-разрядных микроконтроллеров доминируют японские корпорации.

В силу определенных причин, в России получили распространение МК именно европейских и американских производителей.

### **8.3. Этапы проектирования микропроцессорной системы**

Микропроцессорные системы, непосредственно взаимодействующие с объектом контроля, принято называть встроенными (embedded). Их особенностью является то, что они сами интегрируются в некоторый объект (embedded controllers). Это предполагает, что перед разработчиком микропроцессорной системы такого рода стоит задача полного цикла проектирования, начиная от разработки алгоритма функционирования и заканчивая комплексными испытаниями в составе изделия, а возможно и сопровождением при производстве.

Основные этапы цикла разработки микропроцессорной системы отображены на рис. 35.

Технические требования начинают цикл проектирования микропроцессорной системы. На этом этапе явно или неявно формулируются требования к типу используемого микропроцессора.

Этап разработки алгоритма управления является наиболее ответственным, поскольку ошибки этого этапа обнаруживаются при испытаниях законченного изделия и приводят к дорогостоящей переработке всей системы управления. Прорабатывается несколько вариантов алгоритма, обеспечивающих выполнение технических требований с использованием наработанных ранее функционально-топологических модулей. Основные варианты отличаются соотношением объема программного обеспечения и аппаратуры. Критерием выбора является максимальное увеличение программы и уменьшение аппаратуры при обеспечении заданных показателей быстродействия и надежности в полном диапазоне эксплуатационных воздействий. Часто определяющим требованием является возможность размещения кода управляющей программы во внутренней памяти микропроцессора, что позволяет обеспечить ее защиту. На этом этапе окончательно определяется тип микропроцессорной БИС и важнейших схем обрамления (flash-памяти, ПЛИС, программируемых интерфейсов, АЦП и т. п.).

Содержание этапов разработки исходного текста программы, трансляции и отладки логических связей на модели существенно зависит от используемых системных средств. В настоящее время ресурсы микропроцессоров и даже 8-разрядных микроконтроллеров достаточны для поддержки программирования на языках высокого уровня. Это позволяет использовать все преимущества структурного программирования, разрабатывать программное обеспечение как проект с использованием раздельно транслируемых модулей.

Одновременно продолжают широко использоваться языки уровня ассемблера, особенно при необходимости обеспечить контролируемые интервалы времени. Задачи предобработки данных часто требуют использования вычислений с плавающей точкой, трансцендентных функций. В настоящее время одним из мощных средств разработки программного обеспечения для микропроцессоров и контроллеров являются интегрированные кросс-системы программирования на языках высокого уровня типа Паскаль, Си. Такие системы позволяют резко сократить затраты времени на создание и коррекцию программного обеспечения, что весьма важно, поскольку на рис. 35 видно, что эти этапы составляют внутренний, наиболее часто повторяющийся цикл в последовательности этапов разработки микропроцессорной системы.

Другой внутренний цикл, выполняемый параллельно, составляют этапы создания аппаратуры: разработка общей принципиальной схемы и разводка топологии плат, монтаж макета и его автономная отладка. Эти этапы можно считать завершенными после того, как “оживает” магистраль микропроцессорной системы и через нее можно обратиться к памяти и блокам ввода-вывода. Время выполнения этих этапов зависит от имеющегося набора опробованных функционально-топологических модулей и квалификации разработчика. Распространенными системами проектирования (CAD – computer aided design), используемыми на этапе ввода принципиальной схемы и разработки топологии являются PCAD (ECSEL EDA) и OrCad. Эффективность их использования значительно зависит от имеющегося у разработчика объема библиотек используемых элементов.

Этап совместной отладки аппаратуры и программного обеспечения в реальном масштабе времени является самым трудоемким и обязательно требует использования таких высокопроизводительных средств (development tools), как схемный эмулятор, эмулятор ПЗУ, логический анализатор и генератор программируемых последовательностей. Выбор одного из перечисленных средств обусловлен используемым методом отладки. Этап завершается, когда аппаратура и программное обеспечение совместно обеспечивают выполнение всех шагов алгоритма работы системы. В конце этапа код программы управления “зашивается” с помощью программатора в энергонезависимую память и проверяется работа микропроцессора без участия эмулятора. Отладка на этом этапе ведется в лабораторных условиях с питанием от источника, обеспечивающего максимальную защиту аппаратуры. Часть внешних источников информации может моделироваться аппаратно программным способом.

Этап интеграции микропроцессора в объект управления заключается в повторении работ по совместной отладке аппаратуры и управляющей программы, но при работе в собственном отсеке изделия, питания от штатного источника, с информацией от штатных устройств. Осложнения, как правило, возникают из-за электромагнитной несовместимости исполнительных устройств, разработанных ранее. Эту проблему можно решить с помощью программного резервирования, но только при наличии резерва памяти и программ.

Испытания изделия с микропроцессорным контроллером можно разделить на комплексные и специальные. Особенностью комплексных испытаний является то, что для наблюдения за микропроцессорным контроллером в реальных условиях не всегда применимы лабораторные средства отладки. Автономные отладочные средства менее развиты и при этом существенно дороже. Специальные испытания (на электромагнитную совместимость, климатические и т. п.) проводятся по обычным

методикам. После успешного проведения испытаний появляется файл с окончательной версией кода управляющей программы для программатора или для завода-изготовителя микроконтроллеров, который осуществляет массовое программирование внутренней памяти программ.



Рис. 35. Основные этапы проектирования микропроцессорной системы

## ЛИТЕРАТУРА

1. *Корнеев В. В., Киселев А. И.* Современные микропроцессоры. СПб.: БХБ-Петербург, 2003. 440 с.
2. *Мураховский В. И., Евсеев Г. А.* Железо персонального компьютера. Практическое руководство. М.: ДЕСС КОМ, 2001. 656 с.
3. *Рудометов Е., Рудометов В.* Устройство мультимедийного компьютера. СПб.: Питер, 2001. 512 с.
4. *Шагурин И. И.* Микропроцессоры и микроконтроллеры фирмы Motorola. М.: Радио и связь, 1998. 555 с.
5. *Гук М., Юров В.* Процессоры Pentium 4, Athlon и Duron. СПб.: Питер, 2001. 512 с.
6. *Частиков А. П.* Архитекторы компьютерного мира. СПб.: БХБ-Петербург, 2002. 384 с.
7. *Таненбаум Э.* Архитектура компьютера. СПб: Питер, 2002. 704 с.
8. *Скотт Мюллер.* Модернизация и ремонт ПК. М.: Вильямс, 2001. 1182 с.
9. *Солеменчук В.* Аппаратные средства персональных компьютеров. СПб.: БХБ-Петербург, 2003. 502 с.
10. *Бродин В. Б., Шагурин И. И.* Микроконтроллеры. Архитектура, программирование, интерфейс. М.: ЭКОМ, 1999. 400 с.
11. *Каспер Э.* Программирование на языке Ассемблера для микроконтроллеров семейства i8051. СПб.: Москва, 2003. 191 с.
12. Электронные компоненты // № 5 (2002).
13. <http://www.ixbt.com>.
14. <http://www.gaw.ru>.
15. <http://www.cec-mc.ru>.
16. <http://www.hw.by>.
17. <http://phyton.ru>.
18. <http://www.kv.by>.
19. <http://www.elvin.ru>.

Учебное издание

**Шалатонин Иван Алексеевич**

**МИКРОПРОЦЕССОРЫ  
И ПЭВМ**

**Курс лекций**

В авторской редакции

Технический редактор *Г. М. Романчук*

Корректор *Л. Н. Масловская*

Ответственный за выпуск *Т. М. Турчиняк*

---

Подписано в печать 23.04.2004. Формат 60×84/16. Бумага офсетная.  
Гарнитура Таймс. Печать офсетная. Усл. печ. л. 8,37. Уч.-изд. л. 7,92.  
Тираж 100 экз. Зак.

Белорусский государственный университет.  
Лицензия на осуществление издательской деятельности  
№ 02330/0056804 от 02.03.2004.  
220050, Минск, проспект Франциска Скорины, 4.

Отпечатано с оригинала-макета заказчика.  
Республиканское унитарное предприятие  
«Издательский центр Белорусского государственного университета».  
Лицензия ЛП № 461 от 14.08.2001.  
220030, Минск, ул. Красноармейская, 6.





## ШАЛАТОНИН Иван Алексеевич

Старший преподаватель кафедры кибернетики, исполнительный директор учебного центра «Белгосуниверситет – Motorola».

Окончил факультет радиофизики и электроники БГУ. Область научных интересов – встраиваемые микропроцессорные системы управления и контроля, предварительная обработка информации.

Автор более 50 опубликованных работ.

```
dec dword ptr [ebx+1Ch]
lea eax, [ebp+var_18C]
mov edx, 2
call sub_4B2538
dec dword ptr [ebx+1Ch]
lea eax, [ebp+var_188]
mov edx, 2
call sub_4B2538
dec dword ptr [ebx+1Ch]
lea eax, [ebp+var_184]
mov edx, 2
call sub_4B2538
dec dword ptr [ebx+1Ch]
lea eax, [ebp+var_180]
mov edx, 2
call sub_4B2538
pop eax
test al, al
jz loc_406E9A
mov word ptr [ebx+10h], 26Ch
push offset aIgnore_2 ;
mov edx, offset aActionWhenEx_0
lea eax, [ebp+var_190]
call sub_4B23D8
inc dword ptr [ebx+1Ch]
lea edx, [ebp+var_194]
mov ecx, [eax]
xor eax, eax
push ecx
mov [ebp+var_194], eax
push edx
inc dword ptr [ebx+1Ch]
call sub_409BA0
add esp, 0Ch
lea edx, [ebp+var_194]
```

ISBN 985-485-177-X



9 789854 851778